



HY17S68

User's Guide

8-Bit RISC-like Mixed Signal Microcontroller
Embedded High Resolution 19-Bit $\Sigma\Delta$ ADC
Low Noise OPAMP
Digital Multimeter Function

Table of Contents

1. 閱讀導覽	7
1.1. 關於這份操作手冊	7
1.2. 名詞定義, Terms and Definition	8
2. 中央處理器, CPU	10
2.1. 處理器核心, CPU Core	10
2.2. 記憶體, Memory	11
3. 震盪器、時脈源與功耗管理	25
3.1. 震盪器	25
3.2. CPU 及週邊電路時脈源	25
3.1. 暫存器說明-工作時脈源控制器	29
4. 重置, RESET	32
4.1. 重置事件說明	32
4.2. 狀態暫存器	33
4.3. 暫存器說明-重置狀態	35
5. 中斷, INTERRUPT	37
5.1. 暫存器說明-中斷	39
6. 硬體乘法器	45
7. 輸入/輸出埠, I/O	46
7.1. PORT 相關暫存器介紹	49
7.2. 蜂鳴器, Buzzer	49
7.3. 暫存器說明-PORT	50
8. 多功能比較器, MFC	59

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

8.1.	功能說明.....	59
8.2.	暫存器說明-MFC.....	62
9.	看門狗,WDT.....	65
9.1.	WDT 使用說明.....	65
9.2.	WDT 控制暫存器列表與說明 :	67
10.	電源系統,PWR.....	69
10.1.	VDDA 使用說明.....	70
10.2.	Voltage Reference Generator(VRG).....	71
10.3.	暫存器說明-PWR.....	72
11.	自動換檔多功能網路,MFN (HY17P60B 無此功能).....	76
11.1.	Analog Input Network (Only For HY17P68).....	77
11.2.	Capacitor array 使用說明.....	78
11.3.	暫存器說明- Multi-Function Network.....	79
12.	類比數位轉換器 ΣADC.....	82
12.1.	Σ ADC 使用說明.....	84
12.2.	類比通道輸入特性.....	89
12.3.	絕對溫度感測器,TPS.....	90
12.4.	暫存器說明- Σ ADC.....	92
13.	數位訊號處理,DSP.....	99
13.1.	Low Pass Filter & RMS Converter.....	99
13.2.	Peak Hold (Only for HY17P68).....	99
13.3.	暫存器說明- DSP.....	100
14.	運算放大器,OPAMP.....	103

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



14.1. 暫存器說明-OPAMP	103
15. 窗型比較器(HY17P60B 無此功能).....	105
15.1. 暫存器說明-Windows Comparator	106
16. 可程式化計數器	108
16.1. Frequency Counter 操作計算及如下 :	109
16.2. 計算範例說明.....	110
16.3. 暫存器說明-Frequency Counter	111
17. 計數器 A1,TMA1	113
17.1. 暫存器說明-TMA1	115
18. 16-BIT 計數器 B,TMB (16-BIT TIMERB)	116
18.1. TMB 四種計數模式	118
18.2. PWM 脈衝寬度調變	125
18.3. TMB1 控制暫存器列表與說明 :	142
19. 同步串列通訊介面 SPI(ONLY FOR HY17P68).....	145
19.1. SPI 使用說明	146
19.2. SPI 主動模式	147
19.3. SPI 被動模式	149
19.4. SPI 主被動模組傳輸方式	152
19.5. 暫存器說明- SPI	153
20. 同步串列通訊介面 I²C.....	155
20.1. 數據傳輸速率計算	158
20.2. 計時功能(Time-Out)	158
20.3. I ² C 串列介面通訊流程圖	159

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



20.1. I ² C 暫存器說明	165
21. 增強型非同步串列通訊介面,EUART	169
21.1. EUART 使用說明	170
21.2. 串列傳輸速率發生器 (BRG)	171
21.3. 硬體同位元檢查	173
21.4. EUART 非同步模式	174
21.5. 暫存器說明- UART	179
22. 液晶驅動器,LCD	181
22.1. LCD 使用說明	182
22.2. LCD 輸出波形	183
22.3. 暫存器說明-LCD	184
23. 內建 EPROM, BIE	189
23.1. 暫存器說明- BIE	190
24. 修訂記錄	192

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

注意：

- 1、本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新 <http://www.hycontek.com>。
- 2、本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- 3、本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- 4、請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- 5、本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- 6、本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- 7、本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計並採用安全指標，這樣可以避免事故的發生。
- 8、本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

1. 閱讀導覽

1.1. 關於這份操作手冊

本文件所述的應用訊息及其他類似內容敘述僅為提供使用者便利，紘康對於內容的使用與因而引起的後果並不負擔相關責任。規格內容隨時可被更新訊息所替代，使用者有責任必需承擔並確保應用符合規範。

未經紘康授權，不得將紘康產品使用于生命維持系統中作為關鍵器件。紘康有不需事先通知即可修改產品的權力，產品最新訊息，請參考我們的網站：

<http://www.hycontek.com>

注意:

- ◆ 本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新。
- ◆ 本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- ◆ 本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- ◆ 請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- ◆ 本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- ◆ 本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- ◆ 本公司一直致力於提高產品的品質和可靠性，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計，採用安全指標，這樣可以避免事故的發生。
- ◆ 本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

1.2. 名詞定義, Terms and Definition

1.2.1. 常用詞彙索引

1MW	1MegaWord	
1KB	1KiloByte	
ADC	Analog to Digital Converter	類比數位轉換器
Bit	bit	位元
BOR	Brown-Out Reset	
BSR	Bank Select Register	
Byte	Byte	位元組
CCP	Capture and Compare	擷取器與比較器
CPU	Central Processing Unit	中央處理器
DAC	Digital-to-Analog Converter	數位類比轉換器
DM	Data Memory	資料記憶體
ECAP	Enhance Comparator	增強型比較器
FSR	File Select Register	間接定址指標暫存器
GPR	General Purpose Register	一般用途暫存器
HAO	High Accuracy Oscillator	高精度震盪器
LNOP	Low Noise OP AMP	低雜訊放大器
LPO	Low Power Oscillator	低功率消耗震盪器
LSB	Least Significant Bit	最低有效位元
MEM	Memory	記憶體
MPM	Main Program Memory	
MSB	Most Significant Bit	最高有效位元
OTP	One Time Program-EPROM	一次性寫入記憶體
PC	Program Counter	程式計數器
PPF	PWM and PFD	脈波寬度調整器與頻率輸出調整器
$\Sigma\Delta$ ADC	Sigma-Delta ADC	類比數位轉換器
SR	Special Register	
SRAM	Static Random Access Memory	靜態隨機存取記憶體
STK	Stack	堆疊
WDT	Watch Dog Timer	看門狗計時器
WREG	Work Register	工作暫存器

1.2.2. 暫存器相關字彙

[]	Register length	暫存器長度
< >	Register value	暫存器內容
ABC[7:0]	ABC register had 0 to 7bit	ABC 暫存器總共有 8 位元
ABC<111>	ABC register had 3bit and value had 111 of binary	ABC 暫存器總共有 3 位元，內容為二進制 111
ABC<11x>	x: can be neglected, it can be set as 1 or 0	ABC 暫存器總共有 3 位元，內容為二進制，可為 110 或 111
rw	Read/Write	可讀可寫
r	Read only	唯讀
r0	Read as 0	讀值只有 0
r1	Read as 1	讀值只有 1
w	Write only	唯寫
w0	Write as 0	寫入值只有 0
w1	Write as 1	寫入值只有 1
h0	cleared by Hardware	硬體 置<0>
h1	set by Hardware	硬體 置<1>
u0	cleared by User	使用者 設置<0>
u1	set by User	使用者 設置<1>
-	Not use	未使用
!	users are forbidden to change	使用者禁止變更
u	unchanged	無法改變
x	unknown	未知
d	depends on condition	依照設定條件

2. 中央處理器, CPU

2.1. 處理器核心, CPU Core

中央處理器的核心 CPU Core(H08)為了使其有較高的執行效率·採用了 Harvard architecture 理念·將程式記憶體與資料記憶體分別獨立且程式記憶體的位址·增加了使用者撰寫程式的便利性。

CPU 特色包含：

- ◆ 程式記憶體與資料記憶體各自獨立設計架構·使得指令執行速度提升且提高 CPU 效率。
- ◆ 最多 71 個操作指令包含 16-bit 查表、8x8 硬體乘法器、資料記憶體區塊切換與堆疊控制
- ◆ 一個指令完成暫存器 A 至暫存器 B 的資料搬移且不改變工作暫存器(Work register)的資料
- ◆ 一個指令完成最長 16-bit 的 FSR 暫存器資料搬移與定址 1MW 程式記憶體的查表指令。
- ◆ 資料記憶體的操作包含程式計數器(PC)、狀態暫存器(Status)與堆疊暫存器(Stack)的資料搬移。
- ◆ 處理器核心為精簡版 H08D 核心。

2.2. 記憶體,Memory

記憶體的構成分為兩種，一為程式記憶體由 OTP 構成另一為資料記憶體由 SRAM 構成。在不同型號的產品上，所規劃的記憶體大小會不一樣，故閱讀各產品的說明書時必須特別留意該產品的規格說明。

程式記憶體：

主記憶體區(Main Program Memory,MPM)

程式計數器(Program Counter,PC)

堆疊(Stack,STK)

資料記憶體：

特殊暫存器(Special Register,SR)

一般暫存器(General Purpose Register,GPR)

記憶體相關暫存器摘要：(x：表示由多個暫存器組成)

PC[13:0]	PCHSR[4:0],PCLATH[5:0],PCLATL[7:0]
TOS[13:0]	TOSH[4:0],TOSL[7:0]
FSRx[10:0]	FSRxH[2:0],FSRxL[7:0]
INDFx	INDF0[7:0],INDF1[7:0],INDF2[7:0]
POINCx	POINC0[7:0], POINC1[7:0], POINC2[7:0]
PODECx	PODEC0[7:0], PODEC1[7:0], PODEC2[7:0]
PRINCx	PRINC0[7:0], PRINC1[7:0], PRINC2[7:0]
PLUSWx	PLUSW0[7:0], PLUSW1[7:0], PLUSW2[7:0]
SKCN	SKFL[0],SKOV[0],SKUN[0],SKPRT[4:0]
PSTAT	BOR[0],PD[0],TO[0],IDL[0],RST[0], SKERR[0],BOR2LV[0],GCRSTIF[0]
BSRCN	BSR[2:0]

2.2.1. 程式記憶體, Program Memory

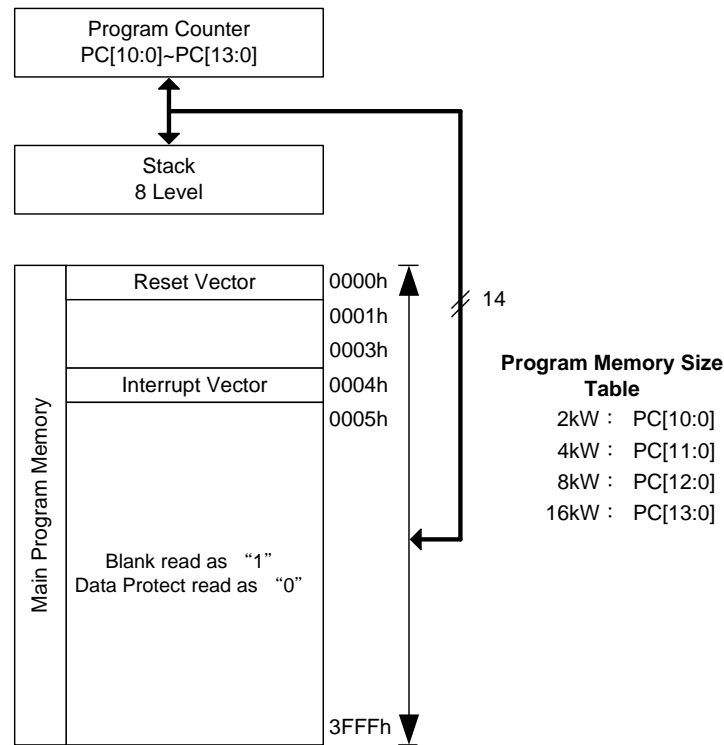


圖 2-1 程式記憶體架構圖

2.2.2. 主記憶體, MPM

主記憶體架構如下：

- ◆ 中斷服務向量位置(Interrupt Vector)
- ◆ 重置向量位置(Reset Vector)

定址能力由 0x0000h 至 0x3FFFh，總計容量為 16384 字組，依不同型號產品大小會有所不同。

晶片在未進行程式寫入時，所有位址的資料型態均為 1；寫入後，位址將依寫入的資料型態呈現 1 或 0。必需注意，程式開發時若模擬軟體(HYIDE)的組譯選項有設置燒錄保護功能，則晶片在燒錄所能讀出的位址資料型態皆為 0。

2.2.3. 程式計數器, PC

程式計數器 PC 由位移暫存器 PCSR、緩衝暫存器 PCLAT 組成，如圖 2-2。

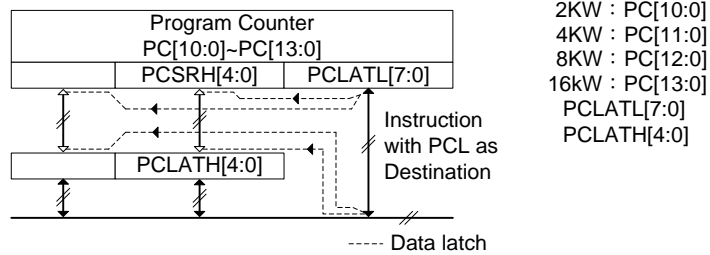


圖 2-2 程式計數器架構圖

程式計數器 PC[13:0] 在開發工具所使用的晶片具有 14 位元的資料長度，由兩個特殊暫存器 PCSRH [4:0] 與 PCLATL [7:0] 組成。其中 PCLATL [7:0] 與 PCLATH [4:0] 可直接讀/寫，而 PCSRH [4:0] 無法直接讀/寫，必須透過緩衝暫存器 PCLATH [4:0] 做間接讀/寫。

- ◆ 讀取 PC[13:0]，必須先讀取 PCLATL [7:0] 接著讀取 PCLATH [4:0] 才能取得正確資料，順序反之則將讀取到不正確的資料。
- ◆ 寫入 PC[13:0]，必須先寫入 PCLATH [4:0] 最後再寫 PCLATL [7:0]，順序反之會寫入不正確的資料。

2.2.4. 堆疊,STK

堆疊 STK 主要由堆疊指標控制暫存器 SKCN、堆疊錯誤旗標 SKERR (Stack Error) 與堆疊錯誤重置控制器 SKRST 組成。

當堆疊發生溢位與欠位時可能導致程式有不預期的執行結果，必要時可透過設置重新啟動晶片。在程式開發過程中，透過軟體設置可將堆疊重置控制位元 SKRST¹ 設置 <1>，當堆疊發生欠位或溢位時會產生重置信號並將 SKERR 置 <1> 後重新啟動晶片。

- 滿位：SKFL 置 <1>，PC[13:0] 不受影響。
- 欠位：SKUN 置 <1>，PC[13:0] 移至 0x00000h 位置堆疊指標 SKPRT 指向 0 Level。若 SKRST 設置 <1>，則欠位後會產生重置信號且 SKERR 置 <1>，重置後 SKUN 置 <0>。
- 溢位：SKOV 置 <1>，PC[13:0] 不受影響但 SKPRT 仍停滯於最後一層且會壓入新的數值，即滿位後會保存最近一次壓入的資料。若 SKRST 設置 <1>，則溢位後產生重置信號且 SKERR 置 <1>，重置後 SKOV 置 <0>。
- 錯誤：SKERR 置 <1>，晶片已發生堆疊錯誤。若 SKRST 設置 <1>，則溢位後產生重置信號且 SKERR 置 <1>，重置後 SKUN、SKOV 置 <0>。

¹ SKRST 為堆疊錯誤產生重置信號控制位元，無法直接讀/寫只能在程式發展階段透過開發軟體的設置。即程式開發階段必須選定是否在堆疊錯誤時產生重置信號，若選定重置則晶片供電後該位元即被設置 1，反之設置 <0>。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

2.2.5. 暫存器說明-程式記憶體控制器

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1											
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition											
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	R/W
018h	SKCN	SKFL	SKUN	SKOV	-	-	SKPRT[2:0]			000..000	u\$. .\$\$\$
01Ah	PCLATH	-	-	PC[13]	PC[12]	PC[11]	PC[10]	PC[9]	PC[8] 0000 0000
01Bh	PCLATL	PC Low Byte for PC[7:0]								0000 0000	0000 0000
02Ch	PSTATUS	POR	PD	TO	IDL	RST	SKERR	MCO	-	\$000 \$00.	uu\$u u\$u.

表 2-1 程式記憶體控制暫存器

SKCN: 堆疊控制器

位元	名稱	描述
Bit7	SKFL	堆疊滿位旗標 <0> 未發生。 <1> 已發生。
Bit6	SKUN	堆疊欠位旗標 <0> 未發生。 <1> 已發生。
Bit5	SKOV	堆疊溢位旗標 <0> 未發生。 <1> 已發生。
Bit3~0	SKPRT[2:0]	堆疊指標暫存器 <000> 第 0 層 · TOS[13:0]=0x0000h ⋮ <110> 第 6 層 <111> 第 7 層

PCLATH : 程式計數器高位元組 · PC[13:8]

PCLATL: 程式計數器低位元組 · PC[7:0]

PSTAT: 狀態暫存器

位元	名稱	描述
Bit2	SKERR	堆疊錯誤產生重置旗標 <0> 未發生。 <1> 已發生。

2.2.6. 資料記憶體,DM

資料記憶體 DM 由特殊暫存器 Specially Register,SR 與一般暫存器 General Purpose Register,GPR 組成。且以每 256byte 為一個區塊。區塊 0 與區塊 1 較為特殊。這兩個區塊各自包含了 128byte 的特殊暫存器與 128byte 一般暫存器。而其他的區塊則 256byte 全為一般暫存器如 圖 2-3。

Bank 0 BSR<000>	Special Register I 128 byte	000h 07Fh
	General purpose RAM 128 byte	080h 0FFh
Bank 1 BSR<001>	General purpose RAM 128 byte	100h 17Fh
	Specially Register II 128 byte	180h 1FFh
Bank 2 BSR<010>	General purpose RAM	200h 02FFh
Bank 3 BSR<011>	General purpose RAM	300h 03FFh
Bank 4 BSR<100>	General purpose RAM	400h 4FFh

圖 2-3 資料記憶體架構圖

2.2.7. 記憶體與指令

H08 指令集可分為 A、B、D 三版本其在記憶體運用有很大的差異性，例如定址能力、硬體乘法器、查表指令、支援功能與參數的定義，在此僅說明指令記憶體參數的定義。詳細的指令參數說明請參見指令集,Instruction 章節。

指令集中帶有位址運算功能的指令至多會有“f”、“d”、“a”等三個參數。

“f”是指資料(Data)或資料暫存器位址(Data Memory Address)。

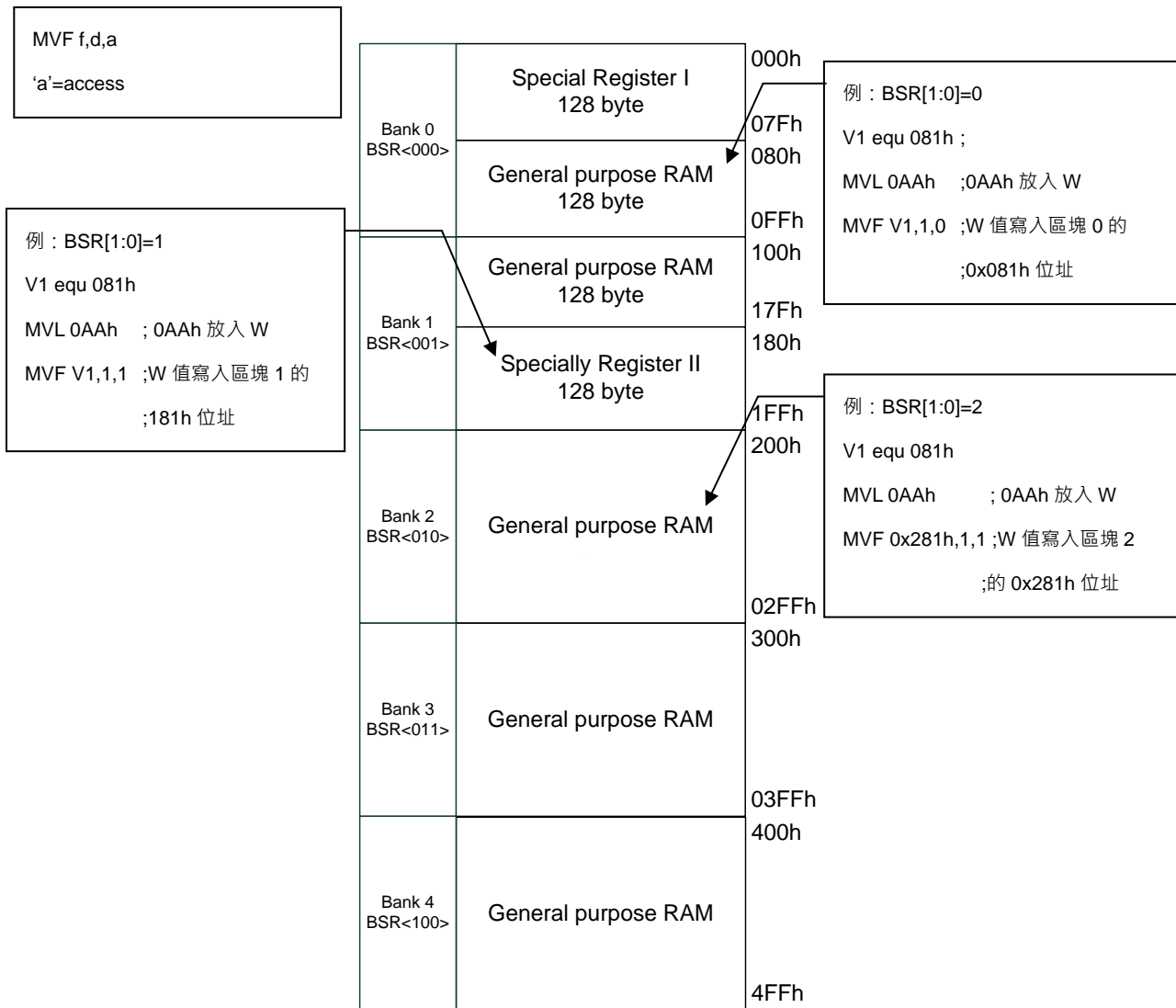
“d”是指運算後的資料要存放地方。d=0 存於 WREG register、d=1 存於 Data Memory Register。

“a”是指定記憶體操作的區塊；a=0 操作於區塊 0、a=1 操作於 BSR[2:0]指定區塊。

2.2.8. 區塊選擇控制暫存器

資料記憶體規劃為每 256byte 為一個區塊即 000h ~ 0FFh 為一區塊，若欲讀/寫位址 0FFh 以後的資料暫存器，則需正確的設置區塊控制暫存器 BSR[2:0]與指令的參數“a”，說明如下：

- ◆ 當 a = 0 時，無論 BSR[2:0]的指定何區塊，指令對資料記憶體的讀/寫只會在區塊 0。
- ◆ 當 a = 1 時，H08D CPU Core 的指令，對資料記憶體的讀/寫會依照 BSR[2:0]所指定的區塊。



範例 2-4 區塊選擇器範例程式與資料記憶體關係

2.2.9. 特殊暫存器

特殊暫存器包含 CPU Core 與週邊功能的相關暫存器，主要有控制功能暫存器與資料傳回暫存器。若對資料暫存器內未定義的位址或位址用之位元進行讀取，所讀取到的資料為 0。

在特殊暫存器中專用於搭配指令的暫存器亦有數個，但在此只介紹兩種常用的暫存器一為工作暫存器 WREG，另一為間接定址暫存器 FSR。其餘在此未介紹的特殊暫存器將分散於各章節做詳盡的說明。

2.2.10. 工作暫存器, WREG

工作暫存器簡稱 W 為搭配指令使用最為頻繁的暫存器，舉凡資料搬移、運算與判斷等等。

2.2.11. 間接定址暫存器, FSR 與 INDF

FSR 間接定址暫存器由指標暫存器 FSR0[10:0]、FSR1[10:0]、FSR2[10:0]與索引暫存器 INDF0[7:0]、INDF1[7:0]、INDF2[7:0]組成，由於功能相當故只針對 FSR0 做說明。

FSR0[10:0]可分為 FSR0H[2:0]與 FSR0L[7:0]兩個暫存器，不需設置 BSR[2:0]即能定址不同區塊的位址；且透過特殊指令，可達到使用一個指令即可寫入 16-bit 資料。

INDF0[7:0]為索引暫存器，即是可讀取 FSR0[10:0]所指向資料記憶體位址的資料。

值得注意的是 H08D 指令集支援加強型索引暫存器，功能描述如下：

- ◆ POINC0[7:0]: 當透過指令讀/寫 POINC0[7:0]暫存器時會發生以下事件
 - 先傳回目前 FSR0[10:0]所指到位址的內容。
 - 然後指標暫存器 FSR0[10:0]的數值加一指向下一個位址。
- ◆ PODEC0[7:0]: 當透過指令讀/寫 PODEC0[7:0]暫存器時會發生以下事件
 - 先傳回目前 FSR0[10:0]所指到位址的內容。
 - 然後指標暫存器 FSR0[10:0]的數值減一指向上一個位址。
- ◆ PRINC0[7:0]: 當透過指令讀/寫 PRINC0[7:0]暫存器時會發生以下事件
 - 先將指標暫存器 FSR0[10:0]的數值加一指向下一個位址。
 - 再傳回目前 FSR0[10:0]所指到位址的內容。
- ◆ PLUSW0 [7:0]: 當透過指令讀/寫 PLUSW0 [7:0]暫存器時會發生以下事件
 - 先將指標暫存器 FSR0[10:0]的數值加上工作暫存器 W 的內容。
 - 再傳回目前 FSR0[10:0]所指到位址的內容。其中 W 的內容為帶有符號位的數值即 $\pm 128d$ 。

2.2.12. 一般暫存器, General Purpose Register

一般暫存器 GPR 為使用者進行資料儲存、運算、旗標設置等等自由規劃區域。

2.2.13. 暫存器說明-資料記憶體控制器

“_”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1											
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition											
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	R/W
000h	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	***** 1 1 1 1 1 1 1
001h	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
002h	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	***** 1 1 1 1 1 1 1
003h	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
004h	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	***** 1 1 1 1 1 1 1
005h	INDF1	Contents of FSR1 to address data memoryvalue of FSR0 not changed								xxxx xxxx	***** 1 1 1 1 1 1 1
006h	POINC1	Contents of FSR1 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
007h	PODEC1	Contents of FSR1 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	***** 1 1 1 1 1 1 1
008h	PRINC1	Contents of FSR0 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
009h	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	***** 1 1 1 1 1 1 1
00Ah	INDF2	Contents of FSR2 to address data memoryvalue of FSR2 not changed								xxxx xxxx	***** 1 1 1 1 1 1 1
00Bh	POINC2	Contents of FSR2 to address data memoryvalue of FSR2 post-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
00Ch	PODEC2	Contents of FSR2 to address data memoryvalue of FSR2 post-decremented								xxxx xxxx	***** 1 1 1 1 1 1 1
00Dh	PRINC2	Contents of FSR2 to address data memoryvalue of FSR2 pre-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
00Eh	PLUSW2	Contents of FSR2 to address data memoryvalue of FSR2 offset by W								xxxx xxxx	***** 1 1 1 1 1 1 1
00Fh	FSR0H	-	-	-	-	-	FSR0[10]	FSR0[9]	FSR0[8]	... xxxx	-,-,-,-,***** 1 1 1 1 1 1 1
010h	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	***** 1 1 1 1 1 1 1
011h	FSR1H	-	-	-	-	-	FSR1[10]	FSR1[9]	FSR1[8]xxx	-,-,-,-,***** 1 1 1 1 1 1 1
012h	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	***** 1 1 1 1 1 1 1
013h	FSR2H	-	-	-	-	-	FSR2[10]	FSR2[9]	FSR2[8]xxx	-,-,-,-,***** 1 1 1 1 1 1 1
014h	FSR2L	Indirect Data Memory Address Pointer 0 Low Byte,FSR2[7:0]								xxxx xxxx	***** 1 1 1 1 1 1 1
016h	TOSH	-	-	TOS[13]	TOS[12]	TOS[11]	TOS[10]	TOS[9]	TOS[8]	..xx xxxx	-,-,-,-,***** 1 1 1 1 1 1 1
017h	TOSL	Top-of-Stack Low Byte (TOS[7:0])								xxxx xxxx	***** 1 1 1 1 1 1 1
029h	WREG	Working Register								xxxx xxxx	***** 1 1 1 1 1 1 1
02Ah	BSRCN	-	-	-	-	-	BSR[2]	BSR[1]	BSR[0]	... xxxx	-,-,-,-,***** 1 1 1 1 1 1 1

表 2-2 資料記憶體控制暫存器

INDFx/POINCx/PODECx/PRINCx/PLUSWx: 不同功能性的索引暫存器(x=0、1、2)

INDFx[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

POINCx[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

PODECx[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

PRINCx[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

PLUSWx[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

FSRx: 間接定址的指標暫存器(x=0、1、2)

FSRxH[2:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

FSRxL[7:0]: 詳見 2.2.11 間接定址暫存器,FSR 與 INDF 說明

WREG: 工作暫存器

WREG[7:0]: 詳見 2.2.10 工作暫存器,WREG 說明

BSRCN: 記憶體區塊讀/寫控制暫存器

位元	名稱	描述
----	----	----

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

Bit2~0	BSR[2:0]	記憶體讀/寫區塊指標暫存器 <000> 區塊 0 · 位址 0x000h~0x0FFh <001> 區塊 1 · 位址 0x100h~0x1FFh <010> 區塊 2 · 位址 0x200h~0x2FFh · <011> 區塊 3 · 位址 0x300h~0x3FFh · <100> 區塊 4 · 位址 0x400h~0x4FFh ·
--------	----------	--

2.2.1. 暫存器列表-資料記憶體

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
000H	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
001H	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
002H	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
003H	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
004H	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
005H	INDF1	Contents of FSR1 to address data memoryvalue of FSR1 not changed								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
006H	POINC1	Contents of FSR1 to address data memoryvalue of FSR1 post-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
007H	PODEC1	Contents of FSR1 to address data memoryvalue of FSR1 post-decremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
008H	PRINC1	Contents of FSR1 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
009H	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR1 offset by W								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00AH	INDF2	Contents of FSR2 to address data memoryvalue of FSR2 not changed								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00BH	POINC2	Contents of FSR2 to address data memoryvalue of FSR2 post-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00CH	PODEC2	Contents of FSR2 to address data memoryvalue of FSR2 post-decremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00DH	PRINC2	Contents of FSR2 to address data memoryvalue of FSR2 pre-incremented								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00EH	PLUSW2	Contents of FSR2 to address data memoryvalue of FSR2 offset by W								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
00FH	FSR0H	-	-	-	-	-	-	-	-	FSR0[10:8] xxxx uuu	*.*.*.*.*
010H	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
011H	FSR1H	-	-	-	-	-	-	-	-	FSR1[10:8]xxx uuu	*.*.*.*.*
012H	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR1[7:0]								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
013H	FSR2H	-	-	-	-	-	-	-	-	FSR2[10:8]xxx uuu	*.*.*.*.*
014H	FSR2L	Indirect Data Memory Address Pointer 0 Low Byte,FSR2[7:0]								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
015H	TOSU	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*.*.*.*.*	
016H	TOSH	Top-of-Stack High Byte (TOS[13:8])								.xxx xxxx	.uuu uuuu	*.*.*.*.*	
017H	TOSL	Top-of-Stack Low Byte (TOS[7:0])								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
018H	SKCN	SKFL	SKUN	SKOV	SKPRT[4:0]					0000 0000	u\$\$\$ \$\$\$\$	rw0,rw0,rw0,*.*.*.*	
019H	PCLATU	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*.*.*.*.*	
01AH	PCLATH	PC High Byte for PC[13:8]								.00 0000	.00 0000	*.*.*.*.*	
01BH	PCLATL	PC Low Byte for PC[7:0]								0000 0000	0000 0000	*.*.*.*.*	
01CH	TBLPTRU	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*.*.*.*.*	
01DH	TBLPTRH	-	-	Program Memory Table Pointer High Byte (TBLPTR[13:8])						.xx xxxx	.uuu uuuu	*.*.*.*.*	
01EH	TBLPTRL	Program Memory Table Pointer Low Byte (TBLPTR[7:0])								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
01FH	TBLDH	Program Memory Table Latch High Byte								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
020H	TBLDL	Program Memory Table Latch Low Byte								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
021H	PRODH	Product Register of Multiply High Byte								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
022H	PRODL	Product Register of Multiply Low Byte								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
023H	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	CTIE	E1IE	E0IE	0000 0000	0uuu uuuu	*.*.*.*.*	
024H	INTE1	TA1IE	SPIIE	TXIE	RCIE	I2CERIE	I2CIE	E3IE	E2IE	0000 0000	uuuu uuuu	*.*.*.*.*	
025H	INTE2	MFCIE	CMPOIE	CMPHOIE	CMPLOIE	CTBOVE	RMSIE	LPFIE	BOR2IE	.000 0000	.uuu uuuu	*.*.*.*.*	
026H	INTF0	-	TA1CIF	ADIF	WDTIF	TB1IF	CTF	E1IF	E0IF	.000 0000	.uuu uuuu	*.*.*.*.*	
027H	INTF1	TA1IF	SPIIF	TXIF	RCIF	I2CERIF	I2CIF	E3IF	E2IF	0000 0000	uuuu uuuu	*.*.*.*.*	
028H	INTF2	MFCIF	CMPIF	CMPHIF	CMLIF	CTBOV	RMSF	LPFF	BOR2IF	0000 0000	uuuu uuuu	*.*.*.*.*	
029H	WREG	Working Register								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
02AH	BSRCN	-	-	-	-	-	-	BSR[2:0]	 xxxx uuuu	*.*.*.*.*	
02BH	MSTAT	-	-	-	C	DC	N	OV	Z	... x xxxx	... u uuuu	*.*.*.*.*	
02CH	PSTAT	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRstIF	\$000 \$000	uu\$u u\$uu	rw0,rw0,rw0,rw0,rw0,rw0,rw0,rw0	
02DH	BIECN	1	BLKSEL	-	ENBVD	VPPHV	ENBCP	BIEWR	BIERD	1.00 \$000	1.00 \$uuu	r1,*.*.*.*.*	
02EH	BIEARH	-	-	BIE High Byte Address Register as BIEA[13:8]						0.xx xxxx	u.uu uuuu	*.*.*.*.*	
02FH	BIEARL	BIE Low Byte Address Register as BIEA[7:0]								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
030H	BIEDRH	BIE High Byte Data Register								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
031H	BIEDRL	BIE Low Byte Data Register								xxxx xxxx	uuuu uuuu	*.*.*.*.*	
032H	PWRCN	ENBGR	LDOC[2:0]			LDOM[1:0]		ENLDO	CSFON	1000 0000	1uuu u0uu	*.*.*.*.*,wr0,wr0,*	
033H	PWRCN1	ENREFO	ENCMP	ENCNTI	ENCTR	ENVS	SAGND[2:0]			0000 0000	uuuu uuuu	*.*.*.*.*	
034H	PWRCN2	ENPUMP	VGGS	CHP_CKS[1]	CHP_CKS[0]	ENFIR	LDOPL	ENTPS	-	0000 0000	uuuu uuuu	*.*.*.*.*	
035H	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]		CUPS		0000 0000	uuuu uuuu	*.*.*.*.*	
036H	OSCCN1	CCOPT	LCPS	DADC[1:0]		DTMB[1:0]		TMBS	LCDS	0000 0000	uuuu uu.	*.*.*.*.*	
037H	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0001	uuuu uu01	*.*.*.*.*	

表 2-3 資料記憶體列表

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with 19-Bit ΣADC/Low Noise OPAMP & DMM Function



“-”no use,“r”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1

“\$”for event status,“-”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W					
038H	CSFCN0	SKRST	HAOTR[6:0]								.1.....	*****				
039H	CSFCN1	BUSCKS	-	-	BOR_TH[2:0]			BORS	ENBOR2	0000 0011	uuuu uuuu	*****					
03AH	WDTCN	ENBZ	BZS	DBZ[1:0]		ENWDT	DWDT[2:0]			0000 0000	uuuu \$000	-.***rw1,***					
03BH	AD1CN0	ENAD1	ENCH	ENINXCH	VREGN	OSR[2:0]			CMFR	000. 0000	uuu. uuuu	*****					
03CH	AD1CN1	ENACM	VCMS	VCINS	TPSCH	TPSCP	ADGN[2:0]			xxxx xxxx	uuuu uuuu	*****					
03DH	AD1CN2	FilterN[1:0]		-	DAFM	DCSET[3:0]				xxxx xxxx	uuuu uuuu	*****					
03EH	AD1CN3	SAD1FP[3:0]			-	SAD1FN[2:0]				xxxx xxxx	uuuu uuuu	*****					
03FH	AD1CN4	AD1RHBUF	AD1RLBUF	AD1PBUF	AD1NBUF	INX[1:0]		VRIS	INIS	0000 0000	uuuu uuuu	*****					
040H	AD1CN5	SAD1RH[2:0]			SAD1RL[2:0]			SAD1I[1:0]		0000 0000	uuuu uuuu	*****					
041H	RMSCN	ENRMS	ENLPF	ENSQRE	LPFBW[1:0]		ENPKH	RSLPF	RSRMS	0000 0000	uuuu uuuu	*****					
042H	NET0	SDIO	SREFO	SFT1[1:0]		SFUVR[3:0]				0000 0000	uuuu uuuu	*****					
043H	NET1	SMODE[7:4]				SMODE[3:0]				0000 0000	uuuu uuuu	*****					
044H	NET2	SCMPRH[3:0]			SCMPRL[3:0]					0000 0000	uuuu uuuu	*****					
045H	NET3	SCMPI[2:0]		SCMPO	CMPO	CMPHO	CMPLO	CNTL_IF		0000 0000	uuuu uuuu	*****					
046H	PA1110	PS11	DS11	FS11	SS11	PS10	DS10	FS10	SS10	0000 0000	uuuu uuuu	*****					
047H	PA98	PS9	DS9	FS9	SS9	PS8	DS8	FS8	SS8	0000 0000	uuuu uuuu	*****					
048H	PA76	PS7	DS7	FS7	SS7	PS6	DS6	FS6	SS6	0000 0000	uuuu uuuu	*****					
049H	PA54	PS5	DS5	FS5	SS5	PS4	DS4	FS4	SS4	0000 0000	uuuu uuuu	*****					
04AH	PA32	PS3	DS3	FS3	SS3	PS2	DS2	FS2	SS2	0000 0000	uuuu uuuu	*****					
04BH	PA10	PS1	DS1	FS1	SS1	PS0	DS0	FS0	SS0	0000 0000	uuuu uuuu	*****					
04CH	CTAU	CTA[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
04DH	CTAH	CTA[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
04EH	CTAL	CTA[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
04FH	CTBU	CTB[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
050H	CTBH	CTB[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
051H	CTBL	CTB[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
052H	CTCU	CTC[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
053H	CTCH	CTC[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
054H	CTCL	CTC[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
055H	PKHMAXU	PKHMAX[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
056H	PKHMAXH	PKHMAX[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
057H	PKHMAXL	PKHMAX[2:0]								-	-	-	-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
058H	PKHMINU	PKHMIN[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
059H	PKHMINH	PKHMIN[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
05AH	PKHMINL	PKHMIN[2:0]								-	-	-	-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
05BH	RMSDATA4	RMS[37:30]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
05CH	RMSDATA3	RMS[29:22]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
05DH	RMSDATA2	RMS[21:14]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
05EH	RMSDATA1	RMS[13:6]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
05FH	RMSDATA0	RMS[5:0]								-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r			
060H	LPFDATAU	LPF[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
061H	LPFDATAH	LPF[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
062H	LPFDATAL	LPF[2:0]								-	-	-	-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
063H	AD1DATAU	AD1[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
064H	AD1DATAH	AD1[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r					
065H	AD1DATAL	AD1[2:0]								-	-	-	-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
066H	OP1CN0	ENOP1	SOP1P[2:0]			OP1CHOP[1:0]		HS	OPS1	0000 0000	uuuu uuuu	*****					
067H	ACC	Capacitor array								0000 0000	uuuu uuuu	*****					
068H	TMA1CN	ENTMA1	TMACL1	TMAS1	DTMA1[2:0]			-	-	0000 00.0	u0uu uu.u	*rw1,*,*,*,*					
069H	TMA1R	TMA1 counter Register								0000 0000	uuuu uuuu	w0,rw0,rw0,rw0,rw0,rw0					
06AH	TMA1C	TMA1C counter Register								0000 0000	uuuu uuuu	w0,rw0,rw0,rw0,rw0,rw0,rw0					
06BH	PT1	PT1.7	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	xxxx xxxx	uuuu uuuu	*****					
06CH	PT1IN	IN1.7	IN1.6	IN1.5	IN1.4	IN1.3	IN1.2	IN1.1	IN1.0	0000 0000	uuuu uuuu	*****					
06DH	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****					
06EH	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*****					
06FH	PT1M1				INTEG1[1:0]			INTEG0[1:0]		0000 0000	uuuu uuuu	*****					
070H	PT1INT	INTEG7	INTEG6	INTEG5	INTEG4	INTEG3	INTEG2	-	-	0000 0000	uuuu uuuu	*****					
071H	PT1INTE	INTE1.7	INTE1.6	INTE1.5	INTE1.4	-	-	-	-	0000 0000	uuuu uuuu	*****					
072H	PT1INTF	INTF1.7	INTF1.6	INTF1.5	INTF1.4	-	-	-	-	0000 0000	uuuu uuuu	*****					

表 2-4 資料記憶體列表(續)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣADC/Low Noise OPAMP & DMM Function



“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1

“\$”for event status, “-”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
073H	PT2	PT2.7	PT2.6	PT2.5	PT2.4	PT2.3	PT2.2	PT2.1	PT2.0	xxxx xxxx	uuuu uuuu	*****	
074H	PT2IN	IN2.7	IN2.6	IN2.5	IN2.4	IN2.3	IN2.2	IN2.1	IN2.0	0000 0000	uuuu uuuu	*****	
075H	TRISC2	TC2.7	TC2.6	TC2.5	TC2.4	TC2.3	TC2.2	TC2.1	TC2.0	0000 0000	uuuu uuuu	*****	
076H	PT2PU	PU2.7	PU2.6	PU2.5	PU2.4	PU2.3	PU2.2	PU2.1	PU2.0	0000 0000	uuuu uuuu	*****	
077H	PT2INT	INTG2.7	INTG2.6	INTG2.5	INTG2.4	INTG2.3	INTG2.2	INTG2.1	INTG2.0	0000 0000	uuuu uuuu	*****	
078H	PT2INTE	INTE2.7	INTE2.6	INTE2.5	INTE2.4	INTE2.3	INTE2.2	INTE2.1	INTE2.0	0000 0000	uuuu uuuu	*****	
079H	PT2INTF	INTF2.7	INTF2.6	INTF2.5	INTF2.4	INTF2.3	INTF2.2	INTF2.1	INTF2.0	0000 0000	uuuu uuuu	*****	
07AH	MFCCN0	CPRH[1:0]		MFCO	CPIS	CPOR	CPDF	CMPHS	ENMFC	0000 0000	uuuu uuuu	*,r,*****	
07BH	MFCCN1	CPRL[2:0]			-	CPPS[1:0]		CPNS[1:0]		0000 0000	uuuu uuuu	*****	
07CH	MFCCN2	-	-	-	CPDA[4:0]						0000 0000	uuuu uuuu	*****
07DH	MFCCN3	-	-	-	CPDM[4:0]						0000 0000	uuuu uuuu	*****
180H	LDCCN1	ENLCP	LCDV[2:0]			ENLB	SELCLK	LCDBL	ENLCD	0000 0000	uuuu uuuu	*****	
181H	LDCCN2									0000 0000	uuuu uuuu	*****	
182H	LDCCN3	SCM3[1:0]		SCM2[1:0]		SCM1[1:0]		SCM0[1:0]		0000 0000	uuuu uuuu	*****	
183H	LDCCN4	SSG21	SSG20	SSG19	SSG18	SSG17	SSG16	SSG15	SSG14	0000 0000	uuuu uuuu	*****	
184H	LDCCN5				SSG37		SSG36	SSG35	SSG34	0000 0000	uuuu uuuu	*****	
185H	LDCCN6	SSG5[1:0]		SSG4[1:0]		SSG3[1:0]		SSG02[1:0]		0000 0000	uuuu uuuu	*****	
186H	LDCCN7	SSG9[1:0]		SSG8[1:0]		SSG7[1:0]		SSG6[1:0]		0000 0000	uuuu uuuu	*****	
187H	LDCCN8	SSG13[1:0]		SSG12[1:0]		SSG11[1:0]		SSG10[1:0]		0000 0000	uuuu uuuu	*****	
188H	LDCCN9	SSG25[1:0]		SSG24[1:0]		SSG23[1:0]		SSG22[1:0]		0000 0000	uuuu uuuu	*****	
189H	LDCCN10	SSG29[1:1]		SSG28[1:1]		SSG27[1:1]		SSG26[1:1]		0000 0000	uuuu uuuu	*****	
18AH	LDCCN11	SSG33[1:1]		SSG32[1:1]		SSG31[1:1]		SSG30[1:1]		0000 0000	uuuu uuuu	*****	
18BH	LCD0	LCD SEG3[4:7] data				LCD SEG2[3:0] data				xxxx xxxx	uuuu uuuu	*****	
18CH	LCD1	LCD SEG5[4:7] data				LCD SEG4[3:0] data				xxxx xxxx	uuuu uuuu	*****	
18DH	LCD2	LCD SEG7[4:7] data				LCD SEG6[3:0] data				xxxx xxxx	uuuu uuuu	*****	
18EH	LCD3	LCD SEG9[4:7] data				LCD SEG8[3:0] data				xxxx xxxx	uuuu uuuu	*****	
18FH	LCD4	LCD SEG11[4:7] data				LCD SEG10[3:0] data				xxxx xxxx	uuuu uuuu	*****	
190H	LCD5	LCD SEG13[4:7] data				LCD SEG12[3:0] data				xxxx xxxx	uuuu uuuu	*****	
191H	LCD6	LCD SEG15[4:7] data				LCD SEG14[3:0] data				xxxx xxxx	uuuu uuuu	*****	
192H	LCD7	LCD SEG17[4:7] data				LCD SEG16[3:0] data				xxxx xxxx	uuuu uuuu	*****	
193H	LCD8	LCD SEG19[4:7] data				LCD SEG18[3:0] data				xxxx xxxx	uuuu uuuu	*****	
194H	LCD9	LCD SEG21[4:7] data				LCD SEG20[3:0] data				xxxx xxxx	uuuu uuuu	*****	
195H	LCD10	LCD SEG23[4:7] data				LCD SEG22[3:0] data				xxxx xxxx	uuuu uuuu	*****	
196H	LCD11	LCD SEG25[4:7] data				LCD SEG24[3:0] data				xxxx xxxx	uuuu uuuu	*****	
197H	LCD12	LCD SEG27[4:7] data				LCD SEG26[3:0] data				xxxx xxxx	uuuu uuuu	*****	
198H	LCD13	LCD SEG29[4:7] data				LCD SEG28[3:0] data				xxxx xxxx	uuuu uuuu	*****	
199H	LCD14	LCD SEG31[4:7] data				LCD SEG30[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19AH	LCD15	LCD SEG33[4:7] data				LCD SEG32[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19BH	LCD16	LCD SEG35[4:7] data				LCD SEG34[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19CH	LCD17	LCD SEG37[4:7] data				LCD SEG36[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19DH	LCD18	LCD SEG39[4:7] data				LCD SEG38[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19EH	LCD19	LCD SEG41[4:7] data				LCD SEG40[3:0] data				xxxx xxxx	uuuu uuuu	*****	
19FH	PT3	PT3.7	PT3.6	PT3.5	PT3.4	PT3.3	PT3.2	PT3.1	PT3.0	xxxx xxxx	uuuu uuuu	*****	
1A0H	PT3IN	IN3.7	IN3.6	IN3.5	IN3.4	IN3.3	IN3.2	IN3.1	IN3.0	0000 0000	uuuu uuuu	*****	
1A1H	TRISC3	TC3.7	TC3.6	TC3.5	TC3.4	TC3.3	TC3.2	TC3.1	TC3.0	0000 0000	uuuu uuuu	*****	
1A2H	PT3PU	PU3.7	PU3.6	PU3.5	PU3.4	PU3.3	PU3.2	PU3.1	PU3.0	0000 0000	uuuu uuuu	*****	
1A3H	PT3M1	PM3.7 ENPCMP0									0000 0000	uuuu uuuu	*****
1A4H	PT4	-	-	-				PT4.2	PT4.1	PT4.0	xxxx xxxx	uuuu uuuu	*****
1A5H	PT4IN	-	-	-				IN3.2	IN3.1	IN3.0	xxx0 0000	uuuu uuuu	*****
1A6H	TRISC4	-	-	-				TC4.2	TC4.1	TC4.0	xxx0 0000	uuuu uuuu	*****
1A7H	PT4PU	-	-	-				PU4.2	PU4.1	PU4.0	xxx0 0000	uuuu uuuu	*****
1A8H	PT6	PT6.7	PT6.6	PT6.5	PT6.4	PT6.3	PT6.2	PT6.1	PT6.0	xxxx xxxx	uuuu uuuu	*****	
1A9H	PT6IN	IN6.7	IN6.6	IN6.5	IN6.4	IN6.3	IN6.2	IN6.1	IN6.0	0000 xxxx	uuuu uuuu	*****	
1AAH	TRISC6	TC6.7	TC6.6	TC6.5	TC6.4	TC6.3	TC6.2	TC6.1	TC6.0	0000 xxxx	uuuu uuuu	*****	
1ABH	PT6PU	PU6.7	PU6.6	PU6.5	PU6.4	PU6.3	PU6.2	PU6.1	PU6.0	0000 xxxx	uuuu uuuu	*****	
1ACH	PT7	PT7.7	PT7.6	PT7.5	PT7.4	PT7.3	PT7.2	PT7.1	PT7.0	xxxx xxxx	uuuu uuuu	*****	
1ADH	PT7IN	IN7.7	IN7.6	IN7.5	IN7.4	IN7.3	IN7.2	IN7.1	IN7.0	0000 0000	uuuu uuuu	*****	
1AEH	TRISC7	TC7.7	TC7.6	TC7.5	TC7.4	TC7.3	TC7.2	TC7.1	TC7.0	0000 0000	uuuu uuuu	*****	
1AFH	PT7PU	PU7.7	PU7.6	PU7.5	PU7.4	PU7.3	PU7.2	PU7.1	PU7.0	0000 0000	uuuu uuuu	*****	

表 2-5 資料記憶體列表(續)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1

“\$”for event status,“-”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
1B0H	PT8	PT8.7	PT8.6	PT8.5	PT8.4	PT8.3	PT8.2	PT8.1	PT8.0	xxxx xxxx	uuuu uuuu	*****	
1B1H	PT8IN	IN8.7	IN8.6	IN8.5	IN8.4	IN8.3	IN8.2	IN8.1	IN8.0	0000 0000	uuuu uuuu	*****	
1B2H	TRISC8	TC8.7	TC8.6	TC8.5	TC8.4	TC8.3	TC8.2	TC8.1	TC8.0	0000 0000	uuuu uuuu	*****	
1B3H	PT8PU	PU8.7	PU8.6	PU8.5	PU8.4	PU8.3	PU8.2	PU8.1	PU8.0	0000 0000	uuuu uuuu	*****	
1B4H	PT9	PT9.7	PT9.6	PT9.5	PT9.4	PT9.3	PT9.2	PT9.1	PT9.0	xxxx xxxx	uuuu uuuu	*****	
1B5H	PT9IN	IN9.7	IN9.6	IN9.5	IN9.4	IN9.3	IN9.2	IN9.1	IN9.0	0000 0000	uuuu uuuu	*****	
1B6H	TRISC9	TC9.7	TC9.6	TC9.5	TC9.4	TC9.3	TC9.2	TC9.1	TC9.0	0000 0000	uuuu uuuu	*****	
1B7H	PT9PU	PU9.7	PU9.6	PU9.5	PU9.4	PU9.3	PU9.2	PU9.1	PU9.0	0000 0000	uuuu uuuu	*****	
1B8H	PT10	PT10.7	PT10.6	PT10.5	PT10.4	PT10.3	PT10.2	PT10.1	PT10.0	xxxx xxxx	uuuu uuuu	*****	
1B9H	PT10IN	IN10.7	IN10.6	IN10.5	IN10.4	IN10.3	IN10.2	IN10.1	IN10.0	0000 0000	uuuu uuuu	*****	
1BAH	TRISC10	TC10.7	TC10.6	TC10.5	TC10.4	TC10.3	TC10.2	TC10.1	TC10.0	0000 0000	uuuu uuuu	*****	
1BBH	PT10PU	PU10.7	PU10.6	PU10.5	PU10.4	PU10.3	PU10.2	PU10.1	PU10.0	0000 0000	uuuu uuuu	*****	
1C0H	SSPCN0	ENSSP	CKP	CKE	SMP	-	-	SSPM[1:0]		0000 ..00	uuuu ..uu	*****	
1C1H	SSPSTA0	SSPBY	SSPOV	-	-	-	-	-	BF	00...0	uu...uu	*****	
1C2H	SSPBUF0	SSP Receive/Transmit Buffer Register								xxxx xxxx	uuuu uuuu	*****	
1C3H	CFG0	-	-	-	-	-	GCRst	ENI2CT	ENI2C	0000 0000uuuu	*****	
1C4H	ACT0	SLAVE	-	-	I2CER	START	STOP	I2CINT	ACK	0000 0000	uuuu uuuu	*****	
1C5H	STA0	MACTF	SACTF	RDBF	RWF	DFB	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	*****	
1C6H	CRG0	CRG[7:0]								0000 0000	uuuu uuuu	*****	
1C7H	TOC0	I2CTF	DI2C[2:0]			I2CTL[3:0]				0000 0000	uuuu uuuu	*****	
1C8H	RDB0	RDB[7:1]							RDB[0]	xxxx xxxx	uuuu uuuu	*****	
1C9H	TDB0	TDB0[7:1]							TDB0[0]	xxxx xxxx	uuuu uuuu	*****	
1CAH	SID0	SID0[7:1].The corresponding address of the 7-bit mode								SID0V[0]	0000 0000	uuuu uuuu	*****
1CBH	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0..0	uuuu u..u	*****	
1CCH	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	-.r,r,r,r,r,r,w0	
1CDH	BA0CN	-	-	-	-	ENCR	RC9	ENADD	ENABD 0000 uuuu	-.r,r,r,r,r,r	
1CEH	BG0RH	-	-	-	Baud Rate Generator Register High Byte					...X xxxx	...u uuuu	-.r,r,r,r,r,r	
1CFH	BG0RL	Baud Rate Generator Register Low Byte								xxxx xxxx	uuuu uuuu	*****	
1D0H	TX0R	UART Transmit Register								xxxx xxxx	uuuu uuuu	*****	
1D1H	RC0REG	UART Receive Register								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r	
1D2H	TB1Flag		PWM7A	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	.000 0000	.uuu uuuu	-.r,r,r,r,r,r,r	
1D3H	TB1CN0	ENTB1	TB1M[1:0]		TB1RT[1:0]		TB1CL	PWMO1	PWMO0	0000 0000	uuuu u0uu	*,*,*,*,*rw1,*	
1D4H	TB1CN1	PA1IV	PWMA1[2:0]			PA0IV	PWMA0[2:0]			0000 0000	uuuu uuuu	*****	
1D5H	TB1RH	TimerB1 counter Register [15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r	
1D6H	TB1RL	TimerB1 counter Register [7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r	
1D7H	TB1C0H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
1D8H	TB1C0L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
1D9H	TB1C1H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
1DAH	TB1C1L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
1DBH	TB1C2H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
1DCH	TB1C2L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
1DDH	TB1CN2	-	TC1S[1:0]		-	-	-	-	-	0000 0000	uuuu uuuu	uuuu uuuu	
1DEH	DGCON1	-	-	-	DGRST	DGDIV[2:0]			DGEN	0000 0000	uuuu uuuu	*****	
1DFH	DGCON2	-	-	DGRP[5:0]						0000 0000	uuuu uuuu	*****	
1E0H	DACCN0	DANS[1:0]		DAPS[1:0]		-	-	DALH	ENDA	0000 0000	uuuu uuuu	*****	
1E1H	DACCN1	DABIT[7:0]								0000 0000	uuuu uuuu	*****	
1E2H	FILTER	FreSpect		Frebit	ENSpect	-	-	-	-	0000 0000	uuuu uuuu	*****	
080h ~ 0FFh	SRAM as 128Byte								uuuu uuuu	uuuu uuuu	*****		
100h ~ 17Fh	SRAM as 128Byte								uuuu uuuu	uuuu uuuu	*****		
200h ~ 2FFh	SRAM as 256Byte								uuuu uuuu	uuuu uuuu	*****		
300h ~ 3FFh	SRAM as 256Byte, 300h~33Fh set for hardware sinewave first.								uuuu uuuu	uuuu uuuu	*****		
400h ~ 4FFh	SRAM as 256Byte								uuuu uuuu	uuuu uuuu	*****		

表 2-6 資料記憶體列表(續)

3. 震盪器、時脈源與功耗管理

HY17P 系列具有 HAO、LPO 兩個時脈源，如表 3-1。透過時脈控制器暫存器的設置可彈性的分配與管理 CPU 與週邊工作頻率，更能適當調整晶片消耗功率達到節約能源的目的。

時脈控制暫存器摘要：

OSCCN0 OSCS[1:0], DHS[1:0], DMS[2:0], CUPS

OSCCN1 LCPS, DADC[1:0], DTMB[1:0], TMBS, LCDS

OSCCN2 DLCD[1:0], ENXT, XTS[1:0], HAOM[1:0], ENHAO

符號	頻率	頻率源控制器 CLKCN[7:0]配置		指令執行狀態	
		ENHAO	HAOM[1:0]	SLP	IDLE
HAO	-	1	00	停止	震盪
	4.9152MHz	1	01	停止	震盪
	9.8304MHz	1	10	停止	震盪
	9.8304MHz	1	11	停止	震盪
LPO	14.5KHz	晶片上電後即起振		停止	震盪

表 3-1 內部 RC 震盪器參數、頻率控制器配置與指令狀態

3.1. 震盪器

3.1.1. HAO 震盪器

HAO 為內部高速 RC 震盪器，典型輸出頻率為 4.9152MHz/9.8304MHz。

HY17P 系列產品在 CPU 使用其他的震盪器作為工作時脈源時，可透過 ENHAO 設置<0>將 HAO 震盪器關閉。

3.1.2. LPO 震盪器

LPO 為內部低速 RC 震盪器，典型的輸出頻率為 14.5KHz。主要應用於低速省電的 CPU 工作模式時脈源。

HY17P 系列產品在執行 Sleep 指令後 LPO 震盪器會被關閉，而當晶片被喚醒時 LPO 將自動開啟振盪器。

3.2. CPU 及週邊電路時脈源

3.2.1. 時脈源分配

兩組震盪器輸出(HS_CK、LS_CK)會先經過前置工作時脈分配器進行啟用/停止、切換與預先除頻後再進入晶片的 CPU 與各週邊電路。如圖 3-1 所示。

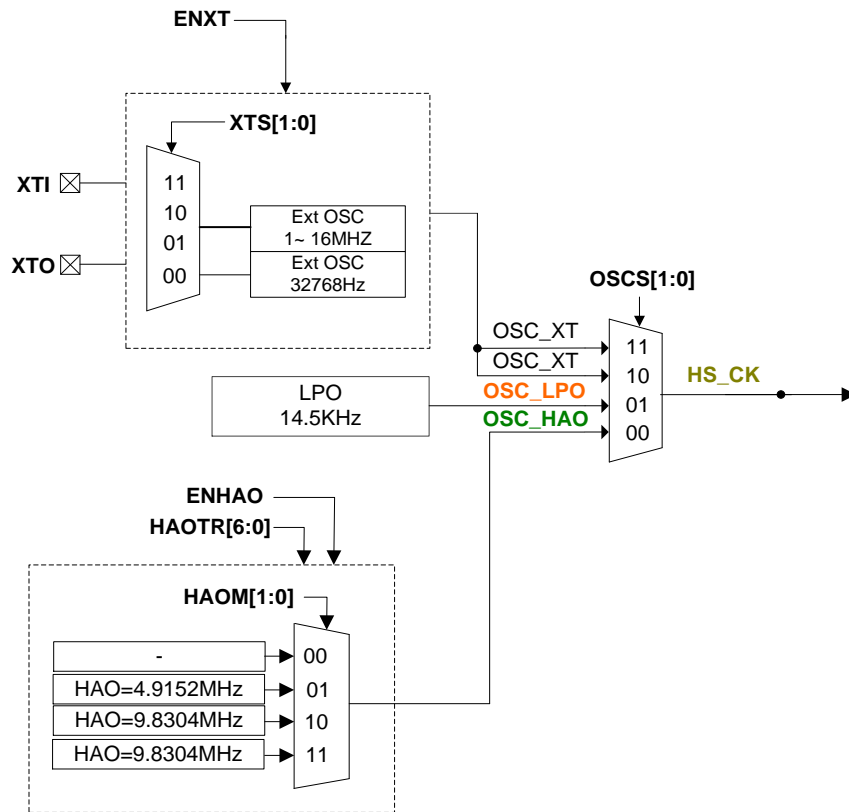


圖 3-1 前置工作時脈分配器

3.2.2. CPU 時脈源

CPU 有多種工作頻率可以選擇，透過 CPUS 可選擇工作頻率來自 HS_CK 或 DHS_CK。

指令工作頻率則採 1/4 的 CPU_CK 設計且分頻出 INTR_CK 的頻率源。

- 操作 $\Sigma\Delta$ ADC 時，建議 CPU 使用 HS_CK 後分頻當工作頻率，以得到較佳的性能。
- 當 CPU_CK 的頻率與指令執行週期，如表如圖 3-2。表 3-2 簡略列出 CPU 工作頻率與指令週期的關係。

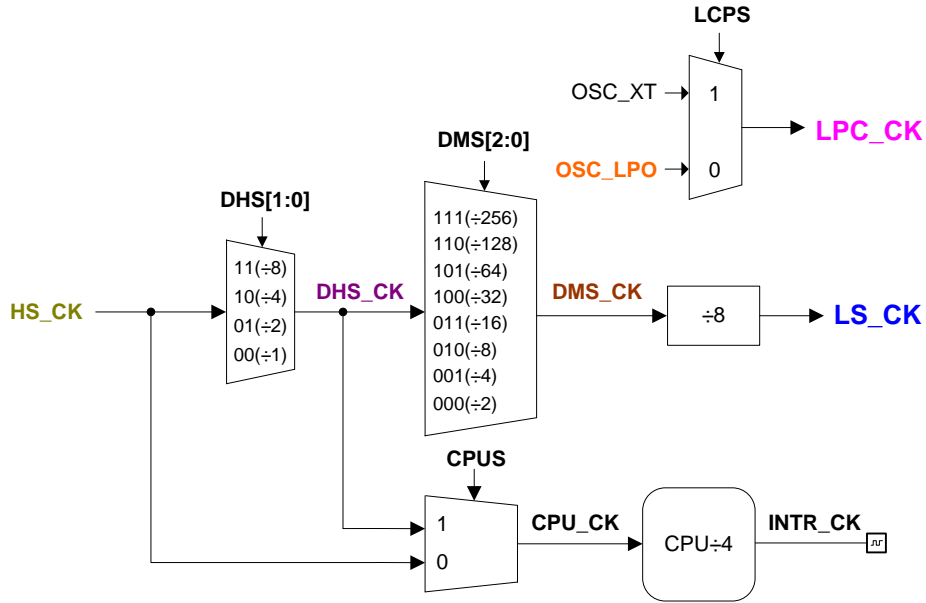


圖 3-2 CPU 與週邊工作時脈

工作頻率 CPU_CK	指令		
	CPU 頻率	頻率	週期
9.8304MHz	9.8304MHz	2.4576MHz	0.4069us
4.9152MHz	4.9152MHz	1.2288MHz	0.8138us
32.768KHZ	32.768KHZ	16.384KHz	122.07us
14.5KHz	14.5KHz	3.625KHz	275.86us

表 3-2 CPU 工作頻率與指令執行週期

3.2.3. CPU 周邊電路時脈源

HY17P6x 系列週邊電路的工作時脈係由不同的分配控制器與預除頻器進行配置，該配置將於各週邊單元作詳細說明故於此只附上週邊工作時脈配置圖，如圖 3-3。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

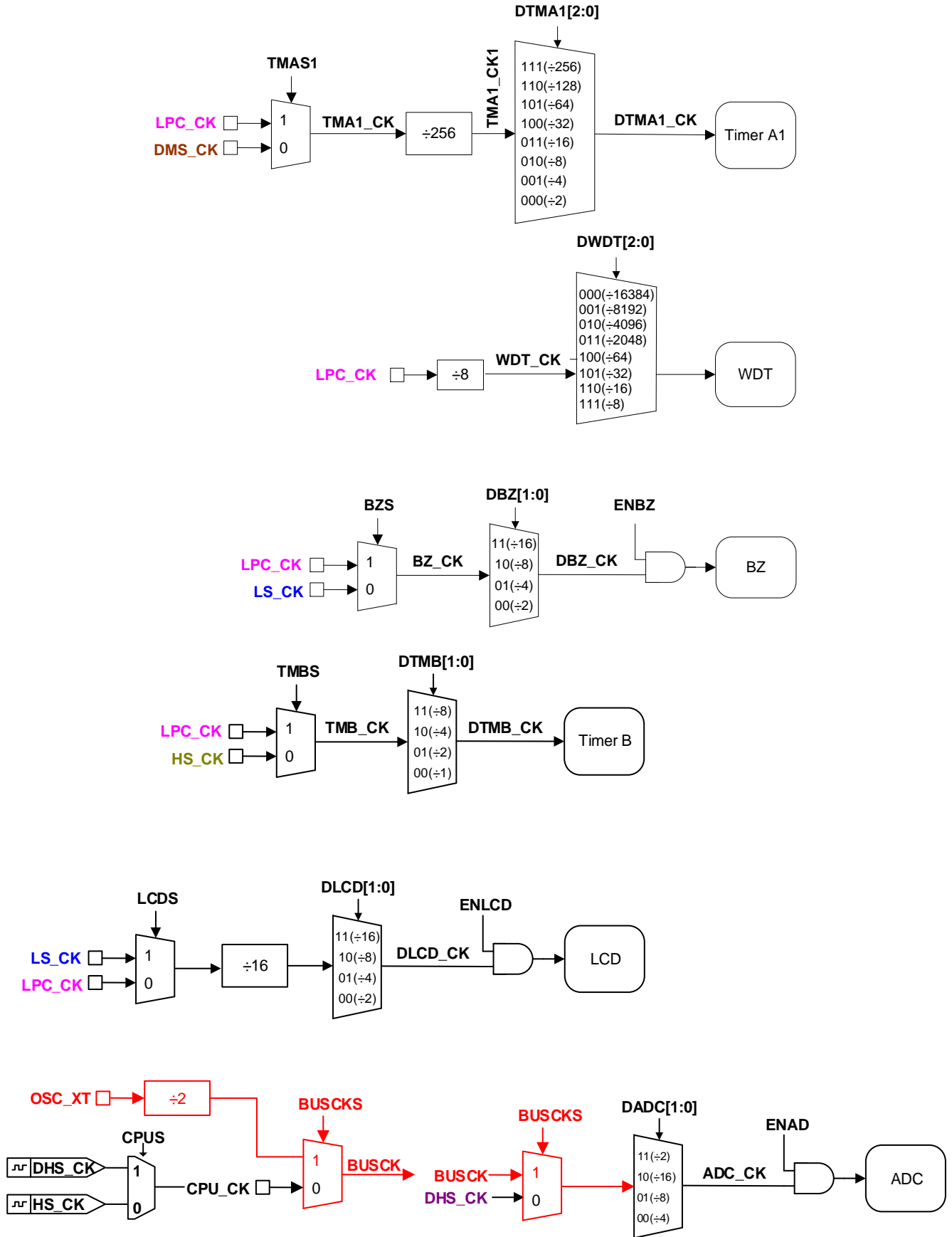


圖 3-3 週邊工作時脈配置圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

3.1. 暫存器說明-工作時脈源控制器

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1													
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
032H	PWRCN								CSFON	0000 0000	uuuu u00u	*,*,**,*,wr0,wr0,*	
035H	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]			CUPS	0000 0000	uuuu uuuu	*,*,**,*,*	
036H	OSCCN1		LCPS	DADC[1:0]		DTMB[1:0]		TMBS	LCDS	0000 0000	uuuu uuuu	*,*,**,*,-	
037H	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0011	uuuu uu11	*,*,**,*,*,*r	
038H	CSFCN0			HAOTR[5:0]						0u	-,-,-,-,-,-,*

表 3-3 工作時脈源控制暫存器

OSCCN0[7:0]：晶片工作頻率控制暫存器

位元	名稱	描述																				
Bit7~6	OSCS[1:0]	HS_CK 的頻率選擇器 <table border="1"> <thead> <tr> <th>OSCS[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>OSC_HAO</td> </tr> <tr> <td>01</td> <td>OSC_LPO</td> </tr> <tr> <td>10</td> <td>OSC_XT</td> </tr> <tr> <td>11</td> <td>OSC_XT</td> </tr> </tbody> </table>	OSCS[1:0]	Pre-scale	00	OSC_HAO	01	OSC_LPO	10	OSC_XT	11	OSC_XT										
OSCS[1:0]	Pre-scale																					
00	OSC_HAO																					
01	OSC_LPO																					
10	OSC_XT																					
11	OSC_XT																					
Bit5~4	DHS[1:0]	DHS_CK 的頻器分配選擇器 <table border="1"> <thead> <tr> <th>DHS[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>HS_CK ÷ 1</td> </tr> <tr> <td>01</td> <td>HS_CK ÷ 2</td> </tr> <tr> <td>10</td> <td>HS_CK ÷ 4</td> </tr> <tr> <td>11</td> <td>HS_CK ÷ 8</td> </tr> </tbody> </table>	DHS[1:0]	Pre-scale	00	HS_CK ÷ 1	01	HS_CK ÷ 2	10	HS_CK ÷ 4	11	HS_CK ÷ 8										
DHS[1:0]	Pre-scale																					
00	HS_CK ÷ 1																					
01	HS_CK ÷ 2																					
10	HS_CK ÷ 4																					
11	HS_CK ÷ 8																					
Bit3~1	DMS[2:0]	DMS_CK 的頻器分配選擇器 <table border="1"> <thead> <tr> <th>DMS[2:0]</th> <th>Pre-scale</th> <th>DMS[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>DHS_CK ÷ 2</td> <td>100</td> <td>DHS_CK ÷ 32</td> </tr> <tr> <td>001</td> <td>DHS_CK ÷ 4</td> <td>101</td> <td>DHS_CK ÷ 64</td> </tr> <tr> <td>010</td> <td>DHS_CK ÷ 8</td> <td>110</td> <td>DHS_CK ÷ 128</td> </tr> <tr> <td>011</td> <td>DHS_CK ÷ 16</td> <td>111</td> <td>DHS_CK ÷ 256</td> </tr> </tbody> </table>	DMS[2:0]	Pre-scale	DMS[2:0]	Pre-scale	000	DHS_CK ÷ 2	100	DHS_CK ÷ 32	001	DHS_CK ÷ 4	101	DHS_CK ÷ 64	010	DHS_CK ÷ 8	110	DHS_CK ÷ 128	011	DHS_CK ÷ 16	111	DHS_CK ÷ 256
DMS[2:0]	Pre-scale	DMS[2:0]	Pre-scale																			
000	DHS_CK ÷ 2	100	DHS_CK ÷ 32																			
001	DHS_CK ÷ 4	101	DHS_CK ÷ 64																			
010	DHS_CK ÷ 8	110	DHS_CK ÷ 128																			
011	DHS_CK ÷ 16	111	DHS_CK ÷ 256																			
Bit0	CUPS	CPU_CK 的頻率選擇器 <0>HS_CK <1>DHS_CK																				

OSCCN1[7:0]：晶片工作頻率控制暫存器

位元	名稱	描述
Bit6	LCPS	LPC_CK 的頻率選擇器 <0>OSC_LPO <1>OSC_XT

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述										
Bit5~4	DADC[1:0]	ADC_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DADC[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>DHS_CK ÷ 4</td> </tr> <tr> <td>01</td> <td>DHS_CK ÷ 8</td> </tr> <tr> <td>10</td> <td>DHS_CK ÷ 16</td> </tr> <tr> <td>11</td> <td>DHS_CK ÷ 2(only for HY17P68/HY17P60B)</td> </tr> </tbody> </table>	DADC[1:0]	Pre-scale	00	DHS_CK ÷ 4	01	DHS_CK ÷ 8	10	DHS_CK ÷ 16	11	DHS_CK ÷ 2(only for HY17P68/HY17P60B)
DADC[1:0]	Pre-scale											
00	DHS_CK ÷ 4											
01	DHS_CK ÷ 8											
10	DHS_CK ÷ 16											
11	DHS_CK ÷ 2(only for HY17P68/HY17P60B)											
Bit3~2	DTMB[1:0]	DTMB_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DTMB[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>TMB_CK ÷ 1</td> </tr> <tr> <td>01</td> <td>TMB_CK ÷ 2</td> </tr> <tr> <td>10</td> <td>TMB_CK ÷ 4</td> </tr> <tr> <td>11</td> <td>TMB_CK ÷ 8</td> </tr> </tbody> </table>	DTMB[1:0]	Pre-scale	00	TMB_CK ÷ 1	01	TMB_CK ÷ 2	10	TMB_CK ÷ 4	11	TMB_CK ÷ 8
DTMB[1:0]	Pre-scale											
00	TMB_CK ÷ 1											
01	TMB_CK ÷ 2											
10	TMB_CK ÷ 4											
11	TMB_CK ÷ 8											
Bit1	TMBS	TMB_CK 的頻率選擇器 <0>HS_CK <1>LPC_CK										
Bit0	LCDS	LCD_CK 的頻率選擇器。 <0> LPC_CK <1> LS_CK										

OSCCN2[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述										
Bit7~6	DLCD[1:0]	DLCD_CK 頻率分配控制器 注意：在 LCD Mode 時候 DLCD 為除頻分配控制器，但是在 LED Mode 時候 DLCD 為 LED Duty 選擇控制器 <table border="1"> <thead> <tr> <th>DLCD[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>LCD_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>LCD_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>LCD_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>LCD_CK ÷ 16</td> </tr> </tbody> </table>	DLCD[1:0]	Pre-scale	00	LCD_CK ÷ 2	01	LCD_CK ÷ 4	10	LCD_CK ÷ 8	11	LCD_CK ÷ 16
DLCD[1:0]	Pre-scale											
00	LCD_CK ÷ 2											
01	LCD_CK ÷ 4											
10	LCD_CK ÷ 8											
11	LCD_CK ÷ 16											
Bit5	ENXT	外部震盪器 XT 啟用控制器 <0>關閉外部 XT 震盪器 <1>啟用外部 XT 震盪器										

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述										
Bit4~3	XTS[1:0]	外部震盪器震盪頻率選擇器 <table border="1"> <thead> <tr> <th>XTS[1:0]</th> <th>外部震盪器頻率範圍</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>~ 32768Hz</td> </tr> <tr> <td>01</td> <td>~ 32768Hz</td> </tr> <tr> <td>10</td> <td>2M (low power)</td> </tr> <tr> <td>11</td> <td>2~ 16MHz</td> </tr> </tbody> </table>	XTS[1:0]	外部震盪器頻率範圍	00	~ 32768Hz	01	~ 32768Hz	10	2M (low power)	11	2~ 16MHz
XTS[1:0]	外部震盪器頻率範圍											
00	~ 32768Hz											
01	~ 32768Hz											
10	2M (low power)											
11	2~ 16MHz											
Bit2~1	HAOM[1:0]	內部震盪器 HAO 震盪頻率選擇器 <table border="1"> <thead> <tr> <th>HAOM[1:0]</th> <th>HAO 震盪頻率</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>保留</td> </tr> <tr> <td>01</td> <td>4.9152MHz</td> </tr> <tr> <td>10</td> <td>9.8304MHz</td> </tr> <tr> <td>11</td> <td>9.8304MHz</td> </tr> </tbody> </table>	HAOM[1:0]	HAO 震盪頻率	00	保留	01	4.9152MHz	10	9.8304MHz	11	9.8304MHz
HAOM[1:0]	HAO 震盪頻率											
00	保留											
01	4.9152MHz											
10	9.8304MHz											
11	9.8304MHz											
Bit0	ENHAO	內部 HAO 啟用控制位 <0> 停止 <1> 啟用										

CSFCN0[7:0]特殊控制位暫存器

位元	名稱	描述
Bit6~0	HAOTR	HAO 頻率中心調整控制器 <0000000>調整 34.00%(最大) . <1000000>中心點 0.00% . <1111111>調整 -34%(最小)

※ CSFCN0 在正常模式使用者可以操作，該位元具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。

CSFCN1: 特殊控制位暫存器 1

位元	名稱	描述
Bit7	BUSCK	BUS 頻率源選擇器(only for HY17P68/HY17P60B) <0> 頻率源選擇 CPU_CK <1> 頻率源選擇 OSC_XT

※ CSFCN1 在正常模式使用者可以操作，該位元具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。
重置事件只有 BOR/RST 才會清除該暫存器。

4. 重置,RESET

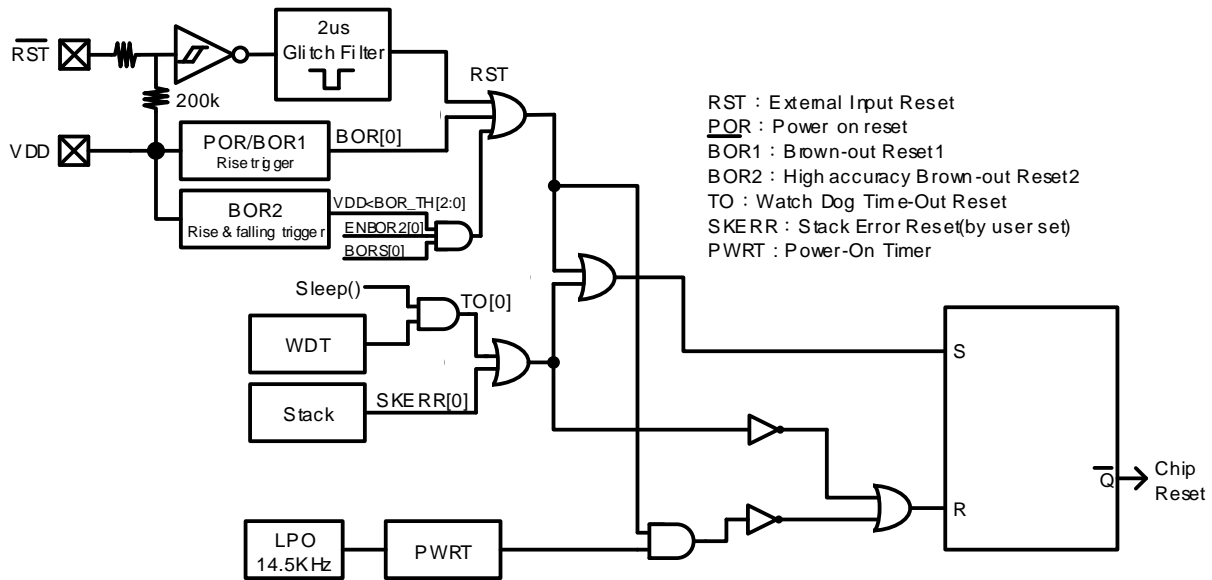


圖 4-1 重置方塊圖

這些重置事件可區分為硬體重置及軟體重置，說明如表 4-1。CPU 經重置後程式由 0000H 啟動。

重置種類	事件	符號	說明
硬體重置	BOR RST	A-RESET	CPU 重新啟動，須等待內部震盪器啟動計數完成後方能進入正常工作狀態。
軟體重置	WDT SKERR	I-RESET	僅清除部分暫存器，CPU 快速回到正常工作狀態。

表 4-1 重置等級表

4.1. 重置事件說明

4.1.1. BOR 電源干擾重置

當 CPU 在上電過程或電源受外界干擾時，CPU 會由不正常工作的過低工作電壓進入正常工作電壓。因此，如 CPU 在過低工作電壓時無法處於重置狀態，將會造成 CPU 當機使週邊電路工作異常。所以必須靠著 BOR 線路功能，在偵測到工作電壓受到干擾且電壓準位低於設計值，會產生重置信號使晶片進入重新啟動狀態，直至回復工作電壓才會解除重置信號使晶片進入正常工作模式。

4.1.2. BOR1 為省電 BOR

當發生 BOR 重置時，PSTAT[7:0]暫存器中的 BOR 旗標會被置<1>以記錄發生的事件。BOR1 線路會產生約 0.2uA 的電流消耗，無法透過程式或其他設置方式使其關閉。

4.1.3. BOR2 為精準 BOR

BOR2 預設會透過 POR/BOR1 觸發啟動，BOR2 功能可以透過軟件關閉。關閉位元 ENBOR2[0] 在 normal mode 使用者可以操作。該位元具有保護，需要連動開關啟動才可以有效設置。

觸發 BOR2 行為可以設定為晶片 Reset 或是中斷 BOR2IF 旗標。

控制位元 BORS[0]在正常模式使用者可以操作。該位元具有保護，需要連動開關 CSFON[0]啟動才可以有效設置。

4.1.4. SKERR 堆疊錯誤重置

程式發生堆疊溢位或欠位時會產生重置信號使晶片進入快速啟動狀態。當發生 SKERR 堆疊錯誤重置時 PSTAT[7:0]暫存器中的 SKERR 旗標會被置<1>以記錄發生的事件。詳細的操作說明請參見 *記憶體, Memory* 章節。

4.2. 狀態暫存器

晶片的操作狀態顯示於 PSTAT[7:0]重置暫存器，相互間關係如表 4-2。

“0”：未發生，“1”：已發生，“u”：不改變，“-”：未使用

名稱/狀態	位址	7	6	5	4	3	2	1	0
PSTAT	02CH	BOR	PD	TO	IDL	RST	SKERR	-	-
硬體重置 (A-RESET)	BOR	1	0	0	0	0	0	-	-
	RST	0	0	0	0	1	0	-	-
軟體重置 (I-RESET)	WDT	u	u	1	u	u	u	-	-
	SKERR	u	u	u	u	u	1	-	-

表 4-2 重置狀態旗標關係表

4.2.1. 重置狀態的時序圖

硬體重置信號發生後至晶片進入操作狀態的時序圖，如圖 4-2。不同重置信號信號發生後至晶片進入操作狀態的時間。

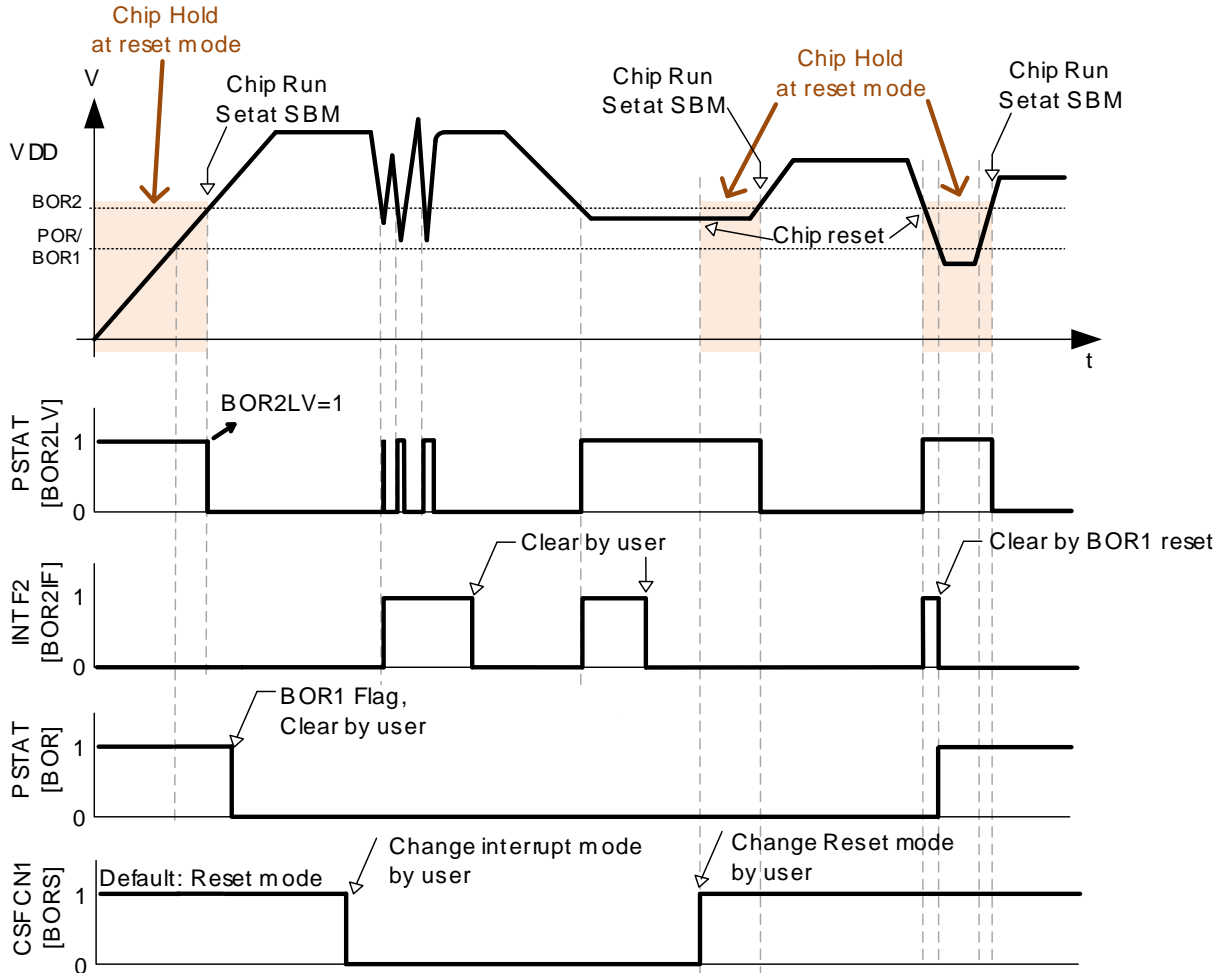


圖 4-2 重置及操作模式與狀態旗標時序圖

“-”：無定義

重置信號	延遲時間			操作狀態		
	符號	T1	T2	運行	待機	休眠
BOR	t_{RST}	T1 + T2		有效	有效	有效
SKERR	-	-		有效	無效	無效

Table 4-3 重置狀態的延遲時間與操作狀態關係表

*. BOR2 觸發後, Power up count:

$$1024 \text{ HAO} + 1024 \text{ LPO} = 1024 * (1/4.9152\text{MHz}) + 1024 * (1/14.5\text{KHz}) = 70.829\text{msec.}$$

T1 => LPO (14.5KHz)

T2 => HAO (4.9152MHz)

4.3. 暫存器說明-重置狀態

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
025H	INTE2								BOR2IE	.000 0000	.uuu uuuu	* * * * *
028H	INTF2								BOR2IF	0000 0000	uuuu uuuu	* * * * *
02CH	PSTAT	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRstIF	\$000 \$000	uu\$u u\$uu	rw0,rw0,rw0,rw0,rw0,rw0,rw0
032H	PWRCN								CSFON	1000 0000	1uuu u00u	* * * * *,wr0,wr0,*
038H	CSFCN0	SKRST								.1..	* * * * *
039H	CSFCN1	-	-	-	BOR_TH[2:0]		BORS	ENBOR2		0.00 0011	0.uu uuuu	* * * * *

表 4-4 重置暫存器

INTE2/INTF2: 詳見 中斷,Interrupt 章節

PSTAT: 狀態暫存器

位元	名稱	描述
Bit7	BOR	電源干擾重置旗標, <0> 清除需透過指令。 <1> BOR 發生作用時置<1>。
Bit6	PD	休眠狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 SLEEP 指令時置<1>。
Bit5	TO	看門狗 WDT 運行模式計數溢位旗標 <0>未發生 WDT 計數溢位事件 <1>已發生 WDT 重置事件；清除需透過 BOR、RST 或指令
Bit4	IDL	待機狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 IDLE 指令時置<1>。
Bit3	RST	外部 RST 引腳低電位重置事件旗標 <0> 未發生 RST 引腳重置事件 <1> 已發生 RST 引腳重置事件；清除需透過 BOR、或指令
Bit2	SKERR	堆疊錯誤重置旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 堆疊錯誤時置<1>。
Bit1	BOR2LV	BOR2 狀態旗標 <0> 表示 VDD 電壓>BOR_TH[2:0] <1> 表示 VDD 電壓<=BOR_TH[2:0]
Bit0	GCRstIF	I ² C Reset 命令旗標 <0> 未發生 <1> 已發生

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

CSFCN0: 特殊控制位暫存器 0

位元	名稱	描述
Bit7	SKRST	堆疊錯誤重置控制器 <0> 不啟用錯誤重置晶片 <1> 啟用錯誤重置晶片

※ CSFCN0 在正常模式使用者可以操作，該位元具有保護，需要須將 CSFON[0] 設為 1，才能修改此位元設定。

CSFCN1: 特殊控制位暫存器 1

位元	名稱	描述																											
Bit4~2	BOR_TH[2:0]	BOR2 偵測電壓設定																											
		<table border="1"><thead><tr><th>BOR_TH[2:0]</th><th>BOR2 電壓</th><th>說明</th></tr></thead><tbody><tr><td>000</td><td>1.7V</td><td>為晶片上電預設值</td></tr><tr><td>001</td><td>2.0V</td><td>當電池使用 1.5V*2, 則電池為 2V(=1V*2) 表示低電壓</td></tr><tr><td>010</td><td>2.2V</td><td></td></tr><tr><td>011</td><td>2.5V</td><td>for VDDA=2.4V mode, VDD>=2.45V</td></tr><tr><td>100</td><td>2.75V</td><td>當電池使用 1.5V*3, 則電池為 2.7V(=0.9V*3) 表示低電壓</td></tr><tr><td>101</td><td>3.0V</td><td>當電池使用 1.5V*3, 則電池為 3V(=1V*3) 表示低電壓</td></tr><tr><td>110</td><td>3.65V</td><td>當電池使用 1.5V*4, 則電池為 3.6V(=0.9V*4) 表示低電壓</td></tr><tr><td>111</td><td>4.0V</td><td>當電池使用 1.5V*4, 則電池為 4V(=1.0V*4) 表示低電壓</td></tr></tbody></table>	BOR_TH[2:0]	BOR2 電壓	說明	000	1.7V	為晶片上電預設值	001	2.0V	當電池使用 1.5V*2, 則電池為 2V(=1V*2) 表示低電壓	010	2.2V		011	2.5V	for VDDA=2.4V mode, VDD>=2.45V	100	2.75V	當電池使用 1.5V*3, 則電池為 2.7V(=0.9V*3) 表示低電壓	101	3.0V	當電池使用 1.5V*3, 則電池為 3V(=1V*3) 表示低電壓	110	3.65V	當電池使用 1.5V*4, 則電池為 3.6V(=0.9V*4) 表示低電壓	111	4.0V	當電池使用 1.5V*4, 則電池為 4V(=1.0V*4) 表示低電壓
		BOR_TH[2:0]	BOR2 電壓	說明																									
		000	1.7V	為晶片上電預設值																									
		001	2.0V	當電池使用 1.5V*2, 則電池為 2V(=1V*2) 表示低電壓																									
		010	2.2V																										
		011	2.5V	for VDDA=2.4V mode, VDD>=2.45V																									
		100	2.75V	當電池使用 1.5V*3, 則電池為 2.7V(=0.9V*3) 表示低電壓																									
		101	3.0V	當電池使用 1.5V*3, 則電池為 3V(=1V*3) 表示低電壓																									
110	3.65V	當電池使用 1.5V*4, 則電池為 3.6V(=0.9V*4) 表示低電壓																											
111	4.0V	當電池使用 1.5V*4, 則電池為 4V(=1.0V*4) 表示低電壓																											
Bit1	BORS	BOR2 行為設定 <0> BOR2 為中斷喚醒功能，BOR2IE=1 且 BOR2IF=1 時，產生中斷事件。 <1> BOR2 為晶片重置功能，BOR2IF=0 時重置晶片。為晶片上電預設值。																											
Bit0	ENBOR2	BOR2 啟用與關閉控制器 <0> 關閉 BOR2 <0> 啟用 BOR2																											

※ CSFCN1 在正常模式使用者可以操作，該位元具有保護，需要須將 CSFON[0] 設為 1，才能修改此位元設定。
重置事件只有 BOR/RST 才會清除該暫存器。

5. 中斷, Interrupt

中斷 Interrupt 由中斷啟用控制器 INTE 與中斷事件旗標 INTF 組成。中斷服務 Interrupt service 成立時若產生中斷事件，將使得程式計數器 PC 跳至程式記憶體的中斷向量位址 0004H 執行中斷服務程式。

中斷控制暫存器暫存器摘要：

INTE0	GIE, TA1CIE, ADIE, WDTIE, TB1IE, CTIE, E1IE, E0IE
INTE1	TA1IE, SPIIE, TXIE, RCIE, I2CERIE, I2CIE, E3IE, E2IE
INTE2	MFCIE, CMPOIE, CMPHOIE, CMPLOIE, CTBOVE, RMSIE, LPFIE, BOR2IE
INTF0	TA1CIF, ADIF, WDTIF, TB1IF, CTF, E1IF, E0IF
INTF1	TA1IF, SPIIF, TXIF, RCIF, I2CERIF, I2CIF, E3IF, E2IF
INTF2	MFCIF, CMPOIF, CMPHOIF, CMPLOIF, CTBOV, RMSF, LPFF, BOR2IF
PT1M1	INTEG1[1:0], INTEG0[1:0]
PT1INT	INTEG7, INTEG6, INTEG5, INTEG4, INTEG3, INTEG2
PT1INTE	INTE1.7, INTE1.6, INTE1.5, INTE1.4
PT1INTF	INTF1.7, INTF1.6, INTF1.5, INTF1.4

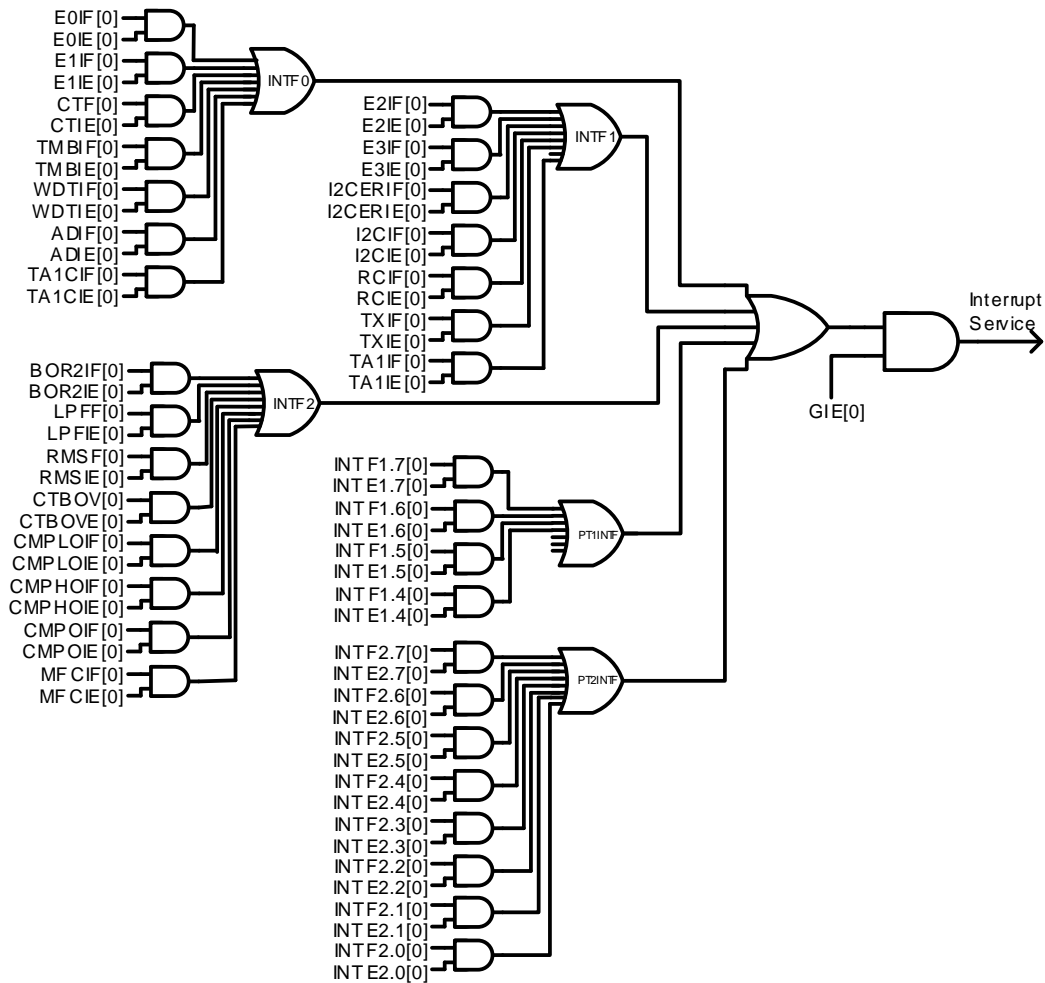


圖 5-1 中斷向量方塊圖

中斷服務事件的節制器共有兩層，最高層為中斷服務控制器 GIE、次一層為中斷事件的啟用控制位元。

- 啟用中斷事件只需將相對於中斷事件啟用控制器 $INTE_x[7:0]$ 的控制器設置<1>即可；反之，設置<0>則為關閉中斷事件。
- 啟用中斷服務只需將相對於中斷控制暫存器 $INTE0[7:0]$ 的中斷服務控制器 GIE 設置<1>即可；反之，設置<0>則為關閉中斷服務。

當進入中斷服務向量時 GIE 會自動被置<0>，在中斷服務程式執行完畢後欲返回中斷發生位址時可直接執行中斷返回指令 RETI，此時 GIE 將自動被置<1>；或執行返回指令 RET，此時 GIE 狀態維持 0。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

5.1. 暫存器說明-中斷

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	CTIE	E1IE	E0IE	0000 0000	0uuu uuuu	*****
024H	INTE1	TA1IE	SPIE	TXIE	RCIE	I2CERIE	I2CIE	E3IE	E2IE	0000 0000	uuuu uuuu	*****
025H	INTE2	MFCIE	CMPOIE	CMPHOIE	CMPLOIE	CTBOVE	RMSIE	LPFIE	BOR2IE	.000 0000	.uuu uuuu	*****
026H	INTF0	-	TA1CIF	ADIF	WDTIF	TB1IF	CTF	E1IF	E0IF	.000 0000	.uuu uuuu	*****
027H	INTF1	TA1IF	SPIF	TXIF	RCIF	I2CERIF	I2CIF	E3IF	E2IF	0000 0000	uuuu uuuu	***** r,r,**
028H	INTF2	MFCIF	CMPOIF	CMPHOIF	CMPLOIF	CTBOV	RMSF	LPPF	BOR2IF	0000 0000	uuuu uuuu	*****
06FH	PT1M1	-	-	-	-	INTEG1[1:0]		INTEG0[1:0]		0000 0000	uuuu uuuu	*****
070H	PT1INT	INTEG7	INTEG6	INTEG5	INTEG4	INTEG3	INTEG2	-	-	0000 0000	uuuu uuuu	*****
071H	PT1INTE	INTE1.7	INTE1.6	INTE1.5	INTE1.4	-	-	-	-	0000 0000	uuuu uuuu	*****
072H	PT1INTF	INTF1.7	INTF1.6	INTF1.5	INTF1.4	-	-	-	-	0000 0000	uuuu uuuu	*****
077H	PT2INT	INTG2.7	INTG2.6	INTG2.5	INTG2.4	INTG2.3	INTG2.2	INTG2.1	INTG2.0	0000 0000	uuuu uuuu	*****
078H	PT2INTE	INTE2.7	INTE2.6	INTE2.5	INTE2.4	INTE2.3	INTE2.2	INTE2.1	INTE2.0	0000 0000	uuuu uuuu	*****
079H	PT2INTF	INTF2.7	INTF2.6	INTF2.5	INTF2.4	INTF2.3	INTF2.2	INTF2.1	INTF2.0	0000 0000	uuuu uuuu	*****

表 5-1 中斷暫存器

INTE0: 中斷啟用控制暫存器 0

位元	名稱	描述
Bit7	GIE	中斷服務控制器 <0> 關閉。 <1> 啟用。
Bit6	TA1CIE	Timer-A1 比較事件啟用控制器 <0> 關閉。 <1> 啟用。(比較事件/計數器 A1)
Bit5	ADIE	ADC 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(類比數位轉換器, Σ ADC)
Bit4	WDTIE	Watch Dog 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(看門狗,WDT)
Bit3	TB1IE	Timer-B 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(計時/計數器 B,TMB)
Bit2	CTIE	Frequency Counter 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit1	E1IE	輸入引腳 1 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.1)
Bit0	E0IE	輸入引腳 0 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.0)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

INTE1: 中斷啟用控制暫存器 1

位元	名稱	描述
Bit7	TA1IE	Timer-A1 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(計時/計數器 A1,TMA1)
Bit6	SPIIE	SPI 中斷事件啟用控制器 (Only For HY17P68) <0> 關閉。 <1> 啟用。(通訊介面,SPI)
Bit5	TXIE	TX 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(通訊介面,EUART)
Bit4	RCIE	RC 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(通訊介面,EUART)
Bit3	I2CERIE	週邊 I ² C 錯誤中斷向量服務控制器 <0>關閉 I ² C 中斷向量服務 <1>啟用 I ² C 中斷向量服務
Bit2	I2CIE	週邊 I ² C 中斷向量服務控制器 <1>啟用 I ² C 中斷向量服務 <0>關閉 I ² C 中斷向量服務
Bit1	E3IE	輸入引腳 3 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.3)
Bit0	E2IE	輸入引腳 2 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.2)

INTE2: 中斷啟用控制暫存器 2

位元	名稱	描述
Bit7	MFCIE	MFC 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit6	CMPOIE	CMPO 中斷事件啟用控制器 (Only For HY17P68) <0> 關閉。 <1> 啟用。
Bit5	CMPHOIE	CMPHO 中斷事件啟用控制器 (Only For HY17P68) <0> 關閉。 <1> 啟用。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit4	CMPLOIE	CMPLO 中斷事件啟用控制器 (Only For HY17P68) <0> 關閉。 <1> 啟用。
Bit3	CTBOVE	CTB Over Flow 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit2	RMSIE	RMS Converter 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit1	LPFIE	Low Pass Filter 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit0	BOR2IE	BOR2 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。

INTF0: 中斷事件旗標暫存器 0

位元	名稱	描述
Bit6	TA1CIF	Timer-A1 比較事件旗標 <0> 關閉。 <1> 啟用。(比較事件/計數器 A1)
Bit5	ADIF	ADC 中斷事件旗標 <0> 未發生。 <1> 已發生。(類比數位轉換器, Σ ADC)
Bit4	WDTIF	Watch Dog 中斷事件旗標 <0> 未發生。 <1> 已發生。(看門狗,WDT)
Bit3	TB1IF	Timer-B 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 B,TMB)
Bit2	CTF	Frequency Counter 中斷事件旗標 <0> 未發生。 <1> 已發生。
Bit1	E1IF	輸入引腳 1 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.1)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit0	E0IF	輸入引腳 0 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.0)

INTF1: 中斷事件旗標暫存器 1

位元	名稱	描述
Bit7	TA1IF	Timer-A1 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 A1,TMA1)
Bit6	SPIIF	SPI 中斷事件旗標 (Only For HY17P68) <0> 未發生。 <1> 已發生。(通訊介面,SPI)
Bit5	TXIF	TX 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART1)
Bit4	RCIF	RC 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART1)
Bit3	I2CERIF	週邊 I ² C 錯誤中斷事件旗標控制器 <0>未發生 I ² C 中斷事件 <1>已發生 I ² C 中斷事件
Bit2	I2CIF	週邊 I ² C 中斷事件旗標控制器 <0>未發生 I ² C 中斷事件 <1>已發生 I ² C 中斷事件
Bit1	E3IF	輸入引腳 3 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.3)
Bit0	E2IF	輸入引腳 2 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.2)

INTF2: 中斷事件旗標暫存器 2

位元	名稱	描述
Bit7	MFCIF	MFC 狀態事件旗標 <0> 未發生。 <1> 已發生上升緣(0→1)變化。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit6	CMPIF	CMPO 狀態事件旗標 (Only For HY17P68) <0> 未發生。 <1> 已發生上升緣 (0→1) 變化。
Bit5	CMPHIF	CMPHO 狀態事件旗標 (Only For HY17P68) <0> 未發生。 <1> 已發生上升緣 (0→1) 變化。
Bit4	CMPLIF	CMPLO 狀態事件旗標 (Only For HY17P68) <0> 未發生。 <1> 已發生上升緣 (0→1) 變化。
Bit3	CTBOV	CTB 狀態事件旗標 <0> 未發生 <1> 當 CTB[23:0] Over Flow 時，會被設為 1。
Bit2	RMSF	RMS Converter 中斷事件旗標 <0> 未發生。 <1> 已發生。
Bit1	LPFF	Low Pass Filter 中斷事件旗標 <0> 未發生。 <1> 已發生。
Bit0	BOR2IF	BOR2 中斷事件旗標 <0> 未發生。 <1> 已發生。

PT1M1: 數位輸出模式選擇暫存器 1

位元	名稱	描述										
Bit3~2	INTEG1[1:0]	PT1.x 中斷信號產生條件 (0≤x≤1)										
Bit1~0	INTEG0[1:0]	<table border="1"> <thead> <tr> <th>INTEGx[1:0]</th> <th>中斷信號產生條件</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>下降緣 (1→0)</td> </tr> <tr> <td>01</td> <td>上升緣 (0→1)</td> </tr> <tr> <td>10</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> <tr> <td>11</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> </tbody> </table>	INTEGx[1:0]	中斷信號產生條件	00	下降緣 (1→0)	01	上升緣 (0→1)	10	電位轉態 (0→1 或 1→0)	11	電位轉態 (0→1 或 1→0)
INTEGx[1:0]	中斷信號產生條件											
00	下降緣 (1→0)											
01	上升緣 (0→1)											
10	電位轉態 (0→1 或 1→0)											
11	電位轉態 (0→1 或 1→0)											

PT1INT: PT1 中斷信號產生條件

位元	名稱	描述
Bit7~2	INTEG.x	中斷事件啟用控制器 (2≤x≤7) <0> 下降緣 (1→0)。(預設) <1> 上升緣 (0→1)。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

PT1INTE: PT1 I/O 中斷事件啟用控制器

位元	名稱	描述
Bit7~4	INTE1.x	中斷事件啟用控制器 ($4 \leq x \leq 7$) <0>關閉。(預設) <1>啟用。

PT1INTF: PT1 I/O 中斷事件旗標

位元	名稱	描述
Bit7~4	INTF1.x	中斷事件旗標 ($4 \leq x \leq 7$) <0>關閉。(預設) <1>啟用。

PT2INT: PT2 I/O 中斷信號產生條件

位元	名稱	描述
Bit7~0	INTG2.x	中斷信號產生條件 ($0 \leq x \leq 7$) <0>下降緣 ($1 \rightarrow 0$) (預設) <1>上升緣 ($0 \rightarrow 1$)

PT2INTE: PT2 I/O 中斷事件啟用控制器

位元	名稱	描述
Bit7~0	INTE2.x	中斷事件啟用控制器 ($0 \leq x \leq 7$) <0>關閉。(預設) <1>啟用。

PT2INTF: PT2 I/O 中斷事件旗標

位元	名稱	描述
Bit7~0	INTF2.x	中斷事件旗標 ($0 \leq x \leq 7$) <0> 關閉。(預設) <1> 啟用。

6. 硬體乘法器

H08D 指令集具有 8x8 硬體乘法器的處理指令“MULF 和 MULL”。8x8 硬體乘法器的運算結果會放至乘法器暫存器 PRODH[7:0]與 PRODL[7:0]且不會改變 PSTAT[7:0]狀態暫存器中的任何標誌。而 PRODH[7:0]與 PRODL[7:0]為唯讀暫存器，使用時必須注意。

硬體乘法器可進行有號數與無號數運算，如範例 6-1 與範例 6-2

例 1 : $V1 \times V2 = V$

```
MVL    V1
MVF    BUF0,1,0    ; V1值放入記憶體區塊0的 BUF0 暫存器
MVL    V2          ; V2值放入 W 暫存器。
MULF   BUF0,0     ; 執行 V1 x V2 並將運算結果放入 PRODH/L
```

範例 6-1 無號數運算

例 2 : $N1 \times N2 = N, s=7, B$

```
MVL    N1          ; N1 值放入 W 暫存器
MVF    BUF0,1,0    ; N1 值放入記憶體區塊0的 BUF0 暫存器
MVL    N2          ; N2 值放入 W 暫存器。
MVF    BUF1,1,0    ; N2 值放入 BUF1 暫存器。
MULF   BUF0,0     ; 執行 V1 x V2 並將運算結果放入PRODH/L
MVFF   PRODH,SWP   ; 將 PRODH 暫存器內的值放入 SWP 暫存器
BTSZ   BUF0,s      ; 判斷 N1，若為負數則
SUBF   SWP,1,0     ; 將 SWP - N2 放入 SWP 暫存器
MVF    BUF0,0,0    ; 將 N1 值放入 W 暫存器
BTSZ   BUF1,s      ; 判斷 N2，若為負數則
SUBF   SWP,1,0     ; 將 SWP - N1 放入 SWP運算處理後，N = SWP/PRODL
; -----
; N1=07Fh,N2=0FFh 乘法器運算後得到 PRODH/L = 7E81h
; 判斷 N1 是否為負數，若是負數則將 PRODH - N2
; 判斷 N2 是否為負數，若是負數則將 PRODH - N1
; 運算處理後即可得到有號數 N 的值
; 7Fh x FFh = 7Fh x ( 0FFh - 100h )
;           = 7Fh x 0FFh - 7Fh x 100h
;           = 7E81h - 7F00h
;           = FF81h
```

範例 6-2 有號數運算

7. 輸入/輸出埠, I/O

輸入/輸出埠 I/O 每個引腳為一個埠，可作數位的輸入與輸出通道。每個埠由一組暫存器做控制。

I/O 相關暫存器摘要：

PT	PT1[7:0], PT2[7:0], PT3[7:0], PT4[4:0], PT6[7:4], PT7[7:0], PT8[7:0], PT9[7:0], PT10[7:0], PT11[3:0]
PT1IN	PT1IN[7:0], PT2IN[7:0], PT3IN[7:0], PT4IN[4:0], PT6IN[7:4], PT7IN[7:0], PT8IN[7:0], PT9IN[7:0], PT10IN[7:0], PT11IN[3:0]
TRISC	TC1[7:0], TC2[7:0], TC3[7:0], TC4[4:0], TC6[7:4], TC7[7:0], TC8[7:0], TC9[7:0], TC10[7:0], TC11[3:0],
PTPU	PU1[7:0], PU2[7:0], PU3[7:0], PU4[4:0], PU6[7:4], PU7[7:0], PU8[7:0], PU9[7:0], PU10[7:0], PU11[3:0]

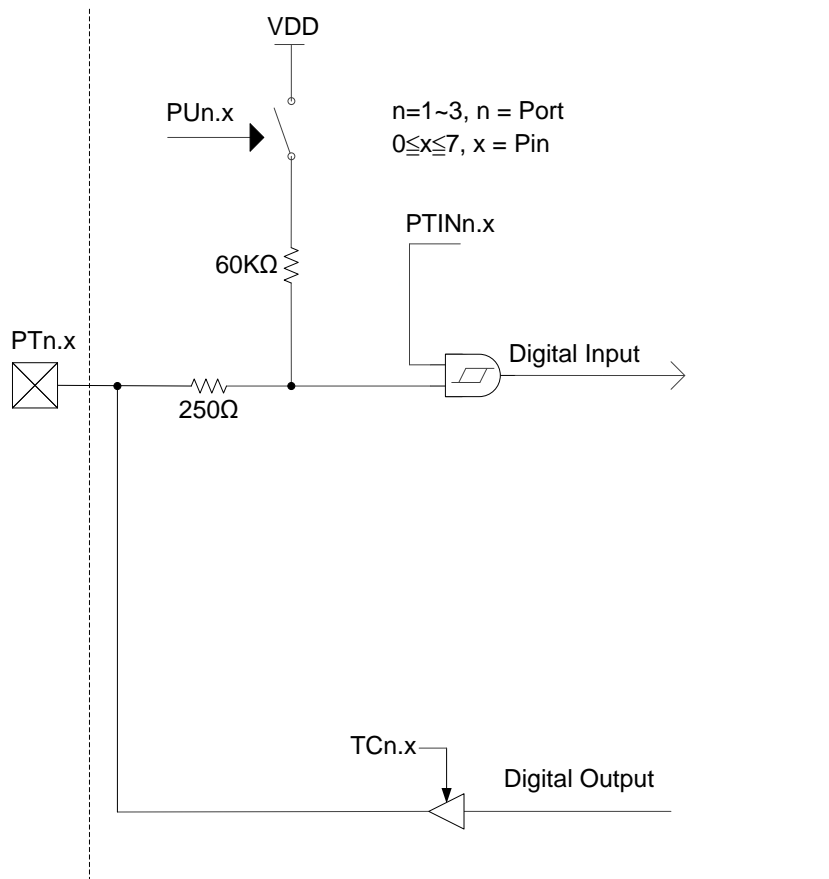


圖 7-1 I/O PORT1~4 架構方塊圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

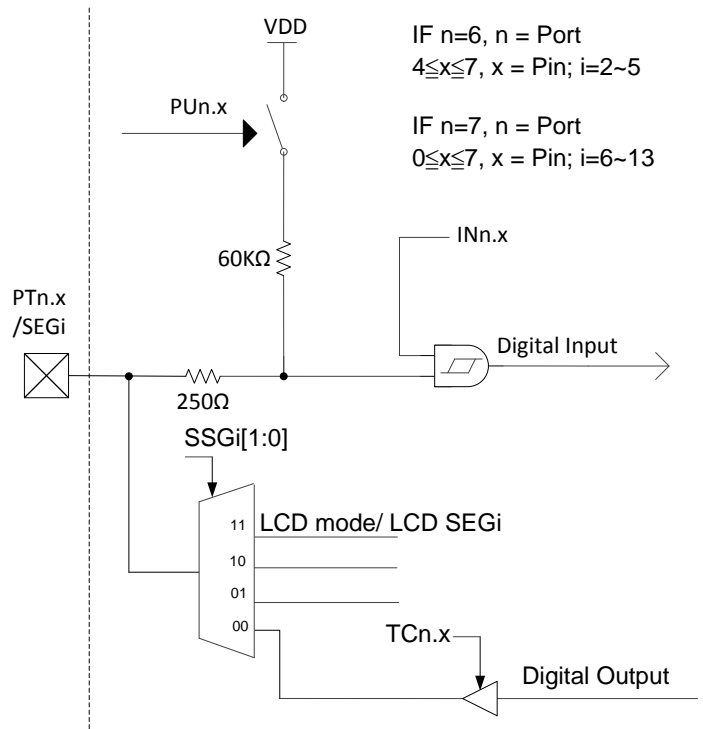
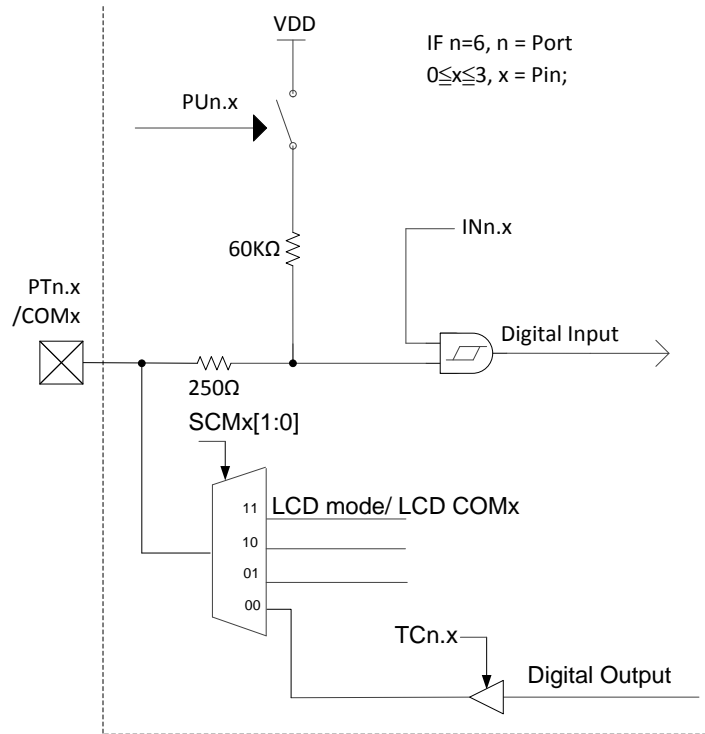


圖 7-2 I/O PORT6~7 架構方塊圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

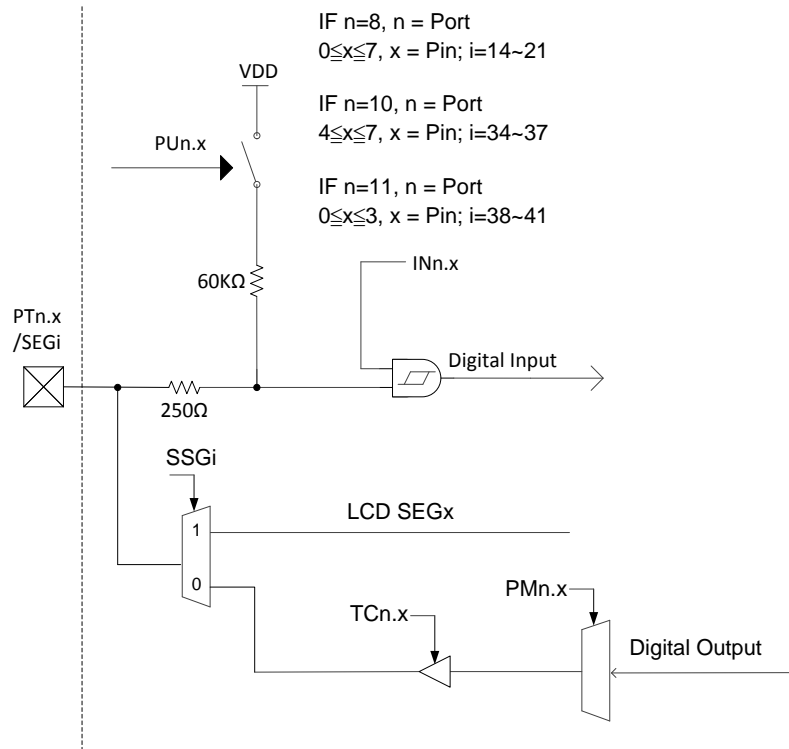


圖 7-3 I/O PORT8,10,11 架構方塊圖

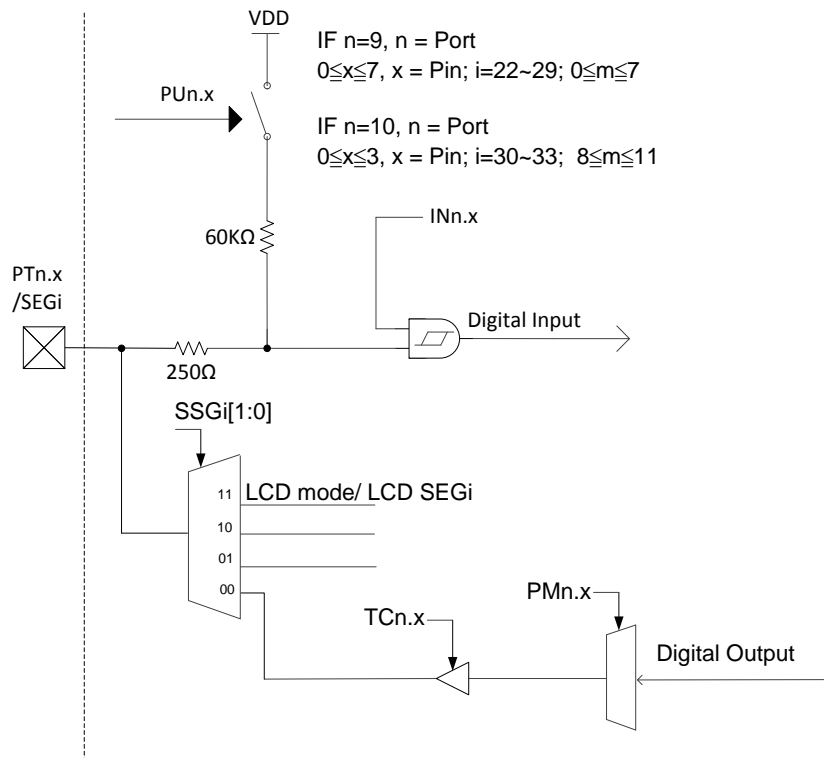


圖 7-4 I/O PORT9~10 架構方塊圖

7.1. PORT 相關暫存器介紹

PORT 主要提供數位的信號輸入與輸出引腳。

7.1.1. PTEG 中斷信號產生條件

I/O 外部輸入電位屬於何種變化時產生中斷信號，電位變化條件可分上升緣 (0→1) 變化、下降緣 (1→0) 變化與電位轉態 (0→1 或 1→0) 變化。

7.1.2. PTPU 上拉電阻控制暫存器

設定 I/O 上拉電阻功能是否啟用，設置<1>則 I/O 啟用、設置<0>斷開。在晶片進入休眠模式前，若 I/O 設置為數位輸入狀態且外部電路連接方式會造成 I/O 有浮接現象時即可啟用上拉電阻，以避免 I/O 浮接而導致晶片進入休眠模式後產生漏電流。

7.1.3. TC 輸入/輸出控制暫存器

選擇 I/O 為輸入或輸出，設置<1>I/O 為輸出狀態、設置<0>為輸入狀態。當 I/O 設定為輸入狀態，則在晶片進入休眠模式時必須給定一明確的輸入電位，不可讓 I/O 呈現浮接狀態，以避免造成晶片產生漏電現象。

7.1.4. PTIO 狀態控制暫存器

當 I/O 被設置為輸入則在相對的暫存器位置可以讀得目前 I/O 的狀態，讀值 1 則此時的 I/O 輸入高電位、讀值 0 則此時的 I/O 輸入低電位。

當 I/O 被設置為輸出則在相對的暫存器位置可以控制輸出狀態，設置<1>則 I/O 輸出為高電位、設置<0>則 I/O 輸出為低電位。

7.2. 蜂鳴器,Buzzer

BZ 可產生多種不同的頻率以推動外部蜂鳴器，由 BZS 選擇工作頻率源，BZ 工作頻率預除頻器 DBZ[2:0]可設置多種輸出頻率。

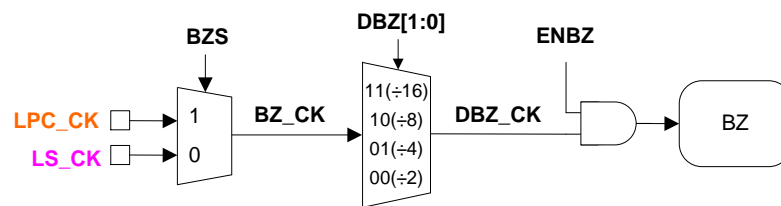


圖 7-5 BZ 方塊圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



7.3. 暫存器說明-PORT

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
06BH	PT1	PT1.7	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	xxxx xxxx	uuuu uuuu	*****
06CH	PT1IN	IN1.7	IN1.6	IN1.5	IN1.4	IN1.3	IN1.2	IN1.1	IN1.0	0000 0000	uuuu uuuu	*****
06DH	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****
06EH	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*****
06FH	PT1M1	-	-	-	-	INTEG1[1:0]		INTEG0[1:0]		0000 0000	uuuu uuuu	*****
070H	PT1INT	INTEG7	INTEG6	INTEG5	INTEG4	INTEG3	INTEG2	-	-	0000 0000	uuuu uuuu	*****
071H	PT1INTE	INTE1.7	INTE1.6	INTE1.5	INTE1.4	-	-	-	-	0000 0000	uuuu uuuu	*****
072H	PT1INTF	INTF1.7	INTF1.6	INTF1.5	INTF1.4	-	-	-	-	0000 0000	uuuu uuuu	*****
073H	PT2	PT2.7	PT2.6	PT2.5	PT2.4	PT2.3	PT2.2	PT2.1	PT2.0	xxxx xxxx	uuuu uuuu	*****
074H	PT2IN	IN2.7	IN2.6	IN2.5	IN2.4	IN2.3	IN2.2	IN2.1	IN2.0	0000 0000	uuuu uuuu	*****
075H	TRISC2	TC2.7	TC2.6	TC2.5	TC2.4	TC2.3	TC2.2	TC2.1	TC2.0	0000 0000	uuuu uuuu	*****
076H	PT2PU	PU2.7	PU2.6	PU2.5	PU2.4	PU2.3	PU2.2	PU2.1	PU2.0	0000 0000	uuuu uuuu	*****
077H	PT2INT	INTG2.7	INTG2.6	INTG2.5	INTG2.4	INTG2.3	INTG2.2	INTG2.1	INTG2.0	0000 0000	uuuu uuuu	*****
078H	PT2INTE	INTE2.7	INTE2.6	INTE2.5	INTE2.4	INTE2.3	INTE2.2	INTE2.1	INTE2.0	0000 0000	uuuu uuuu	*****
079H	PT2INTF	INTF2.7	INTF2.6	INTF2.5	INTF2.4	INTF2.3	INTF2.2	INTF2.1	INTF2.0	0000 0000	uuuu uuuu	*****
19FH	PT3	PT3.7	PT3.6	PT3.5	PT3.4	PT3.3	PT3.2	PT3.1	PT3.0	xxxx xxxx	uuuu uuuu	*****
1A0H	PT3IN	IN3.7	IN3.6	IN3.5	IN3.4	IN3.3	IN3.2	IN3.1	IN3.0	0000 0000	uuuu uuuu	*****
1A1H	TRISC3	TC3.7	TC3.6	TC3.5	TC3.4	TC3.3	TC3.2	TC3.1	TC3.0	0000 0000	uuuu uuuu	*****
1A2H	PT3PU	PU3.7	PU3.6	PU3.5	PU3.4	PU3.3	PU3.2	PU3.1	PU3.0	0000 0000	uuuu uuuu	*****
1A3H	PT3M1	PM3.7[0] ENPCMPO	-	-	-	-	-	-	-	0000 0000	uuuu uuuu	*****
1A4H	PT4	-	-	-	PT4.4	PT4.3	PT4.2	PT4.1	PT4.0	xxxx xxxx	uuuu uuuu	*****
1A5H	PT4IN	-	-	-	IN4.4	IN4.3	IN4.2	IN4.1	IN4.0	xxx0 0000	uuuu uuuu	*****
1A6H	TRISC4	-	-	-	TC4.4	TC4.3	TC4.2	TC4.1	TC4.0	xxx0 0000	uuuu uuuu	*****
1A7H	PT4PU	-	-	-	PU4.4	PU4.3	PU4.2	PU4.1	PU4.0	xxx0 0000	uuuu uuuu	*****
1A8H	PT6	PT6.7	PT6.6	PT6.5	PT6.4	-	-	-	-	xxxx xxxx	uuuu uuuu	*****
1A9H	PT6IN	IN6.7	IN6.6	IN6.5	IN6.4	-	-	-	-	0000 xxxx	uuuu uuuu	*****
1AAH	TRISC6	TC6.7	TC6.6	TC6.5	TC6.4	-	-	-	-	0000 xxxx	uuuu uuuu	*****
1ABH	PT6PU	PU6.7	PU6.6	PU6.5	PU6.4	-	-	-	-	0000 xxxx	uuuu uuuu	*****
1ACH	PT7	PT7.7	PT7.6	PT7.5	PT7.4	PT7.3	PT7.2	PT7.1	PT7.0	xxxx xxxx	uuuu uuuu	*****
1ADH	PT7IN	IN7.7	IN7.6	IN7.5	IN7.4	IN7.3	IN7.2	IN7.1	IN7.0	0000 0000	uuuu uuuu	*****
1AEH	TRISC7	TC7.7	TC7.6	TC7.5	TC7.4	TC7.3	TC7.2	TC7.1	TC7.0	0000 0000	uuuu uuuu	*****
1AFH	PT7PU	PU7.7	PU7.6	PU7.5	PU7.4	PU7.3	PU7.2	PU7.1	PU7.0	0000 0000	uuuu uuuu	*****
1B0H	PT8	PT8.7	PT8.6	PT8.5	PT8.4	PT8.3	PT8.2	PT8.1	PT8.0	xxxx xxxx	uuuu uuuu	*****
1B1H	PT8IN	IN8.7	IN8.6	IN8.5	IN8.4	IN8.3	IN8.2	IN8.1	IN8.0	0000 0000	uuuu uuuu	*****
1B2H	TRISC8	TC8.7	TC8.6	TC8.5	TC8.4	TC8.3	TC8.2	TC8.1	TC8.0	0000 0000	uuuu uuuu	*****
1B3H	PT8PU	PU8.7	PU8.6	PU8.5	PU8.4	PU8.3	PU8.2	PU8.1	PU8.0	0000 0000	uuuu uuuu	*****
1B4H	PT9	PT9.7	PT9.6	PT9.5	PT9.4	PT9.3	PT9.2	PT9.1	PT9.0	xxxx xxxx	uuuu uuuu	*****
1B5H	PT9IN	IN9.7	IN9.6	IN9.5	IN9.4	IN9.3	IN9.2	IN9.1	IN9.0	0000 0000	uuuu uuuu	*****
1B6H	TRISC9	TC9.7	TC9.6	TC9.5	TC9.4	TC9.3	TC9.2	TC9.1	TC9.0	0000 0000	uuuu uuuu	*****
1B7H	PT9PU	PU9.7	PU9.6	PU9.5	PU9.4	PU9.3	PU9.2	PU9.1	PU9.0	0000 0000	uuuu uuuu	*****
1B8H	PT10	PT10.7	PT10.6	PT10.5	PT10.4	PT10.3	PT10.2	PT10.1	PT10.0	xxxx xxxx	uuuu uuuu	*****
1B9H	PT9IN	IN9.7	IN9.6	IN9.5	IN9.4	IN9.3	IN9.2	IN9.1	IN9.0	0000 0000	uuuu uuuu	*****
1BAH	TRISC10	TC10.7	TC10.6	TC10.5	TC10.4	TC10.3	TC10.2	TC10.1	TC10.0	0000 0000	uuuu uuuu	*****
1BBH	PT10PU	PU10.7	PU10.6	PU10.5	PU10.4	PU10.3	PU10.2	PU10.1	PU10.0	0000 0000	uuuu uuuu	*****
1BCH	PT11	-	-	-	-	PT11.3	PT11.2	PT11.1	PT11.0	xxxx xxxx	uuuu uuuu	*****
1BDH	PT11IN	-	-	-	-	IN11.3	IN11.2	IN11.1	IN1.0	xxxx 0000	uuuu uuuu	*****
1BEH	TRISC11	-	-	-	-	TC11.3	TC11.2	TC11.1	TC11.0	xxxx 0000	uuuu uuuu	*****
1BFH	PT11PU	-	-	-	-	PU11.3	PU11.2	PU11.1	PU11.0	xxxx 0000	uuuu uuuu	*****

表 7-1 PORT 控制暫存器

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

INTE0/INTF0: 詳見 中斷,Interrupt 章節

INTE0/INTE1/PT1INTE/PT2INTE: 詳見 中斷,Interrupt 章節

/INTF0/INTF1/PT1INTF/PT2INTF: 詳見 中斷,Interrupt 章節

WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述																				
Bit7	ENBZ	蜂鳴器 BZ 啟用與關閉控制器 <0>關閉 <1>啟用																				
Bit6	BZS	蜂鳴器 BZ 工作頻率選擇器 <0>LS_CK <1>LPC_CK																				
Bit5~4	DBZ[1:0]	蜂鳴器輸出頻率控制器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DBZ[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>BZ_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>BZ_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>BZ_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>BZ_CK ÷ 16</td> </tr> </tbody> </table>	DBZ[1:0]	Pre-scale	00	BZ_CK ÷ 2	01	BZ_CK ÷ 4	10	BZ_CK ÷ 8	11	BZ_CK ÷ 16										
DBZ[1:0]	Pre-scale																					
00	BZ_CK ÷ 2																					
01	BZ_CK ÷ 4																					
10	BZ_CK ÷ 8																					
11	BZ_CK ÷ 16																					
Bit3	ENWDT[0]	WDT 計數器啟用與關閉控制器 <0> 關閉 <1> 啟用																				
Bit2~0	DWDT[2:0]	看門狗 WDT_CK 工作頻率選擇器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DWDT[2:0]</th> <th>Pre-scale</th> <th>DWDT[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>WDT_CK ÷ 256 ÷ 64</td> <td>100</td> <td>WDT_CK ÷ 64</td> </tr> <tr> <td>001</td> <td>WDT_CK ÷ 256 ÷ 32</td> <td>101</td> <td>WDT_CK ÷ 32</td> </tr> <tr> <td>010</td> <td>WDT_CK ÷ 256 ÷ 16</td> <td>110</td> <td>WDT_CK ÷ 16</td> </tr> <tr> <td>011</td> <td>WDT_CK ÷ 256 ÷ 8</td> <td>111</td> <td>WDT_CK ÷ 8</td> </tr> </tbody> </table>	DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale	000	WDT_CK ÷ 256 ÷ 64	100	WDT_CK ÷ 64	001	WDT_CK ÷ 256 ÷ 32	101	WDT_CK ÷ 32	010	WDT_CK ÷ 256 ÷ 16	110	WDT_CK ÷ 16	011	WDT_CK ÷ 256 ÷ 8	111	WDT_CK ÷ 8
DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale																			
000	WDT_CK ÷ 256 ÷ 64	100	WDT_CK ÷ 64																			
001	WDT_CK ÷ 256 ÷ 32	101	WDT_CK ÷ 32																			
010	WDT_CK ÷ 256 ÷ 16	110	WDT_CK ÷ 16																			
011	WDT_CK ÷ 256 ÷ 8	111	WDT_CK ÷ 8																			

PT1: PT1 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT1.x	PT1.x 引腳的狀態旗標與控制器 · $0 \leq x \leq 7$ <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PT1.x</th> <th>當 TC1x 設置<0></th> <th>當 TC1x 設置<1></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>PT1.x 輸入為低電位(L)</td> <td>PT1.x 輸出低電位(L)</td> </tr> <tr> <td>1</td> <td>PT1.x 輸入為高電位(H)</td> <td>PT1.x 輸出高電位(H)</td> </tr> </tbody> </table>	PT1.x	當 TC1x 設置<0>	當 TC1x 設置<1>	0	PT1.x 輸入為低電位(L)	PT1.x 輸出低電位(L)	1	PT1.x 輸入為高電位(H)	PT1.x 輸出高電位(H)
PT1.x	當 TC1x 設置<0>	當 TC1x 設置<1>									
0	PT1.x 輸入為低電位(L)	PT1.x 輸出低電位(L)									
1	PT1.x 輸入為高電位(H)	PT1.x 輸出高電位(H)									

PT1IN: PT1 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN1.x	PT1.x 引腳數位輸入控制器 · $0 \leq x \leq 7$ <0> 關閉數位輸入功能

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

		<1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)·必須要使用 IN1.x·才能正常改變 PT1.x 狀態.
--	--	---

TRISC1: PT1 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC1.x	PT1.x 引腳輸出特性控制器 · $0 \leq x \leq 7$ <0> 關閉輸出功能 · 引腳只為輸入特性 <1> 啟用輸出功能 · 引腳為輸出/輸入特性

PT1PU: PT1 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU1.x	PT1.x 引腳上拉電阻控制器 · $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT1M1: 數位輸出模式選擇暫存器 1

位元	名稱	描述
Bit3~2	INTEG1[1:0]	PT1.x 中斷信號產生條件 ($0 \leq x \leq 1$)
Bit1~0	INTEG0[1:0]	INTEGx[1:0] 中斷信號產生條件
		00 下降緣 (1→0)
		01 上升緣 (0→1)
		10 電位轉態 (0→1 或 1→0)
		11 電位轉態 (0→1 或 1→0)

PT1INT: I/O 中斷信號產生條件

位元	名稱	描述
Bit7~2	INTEGx	中斷信號產生條件 ($2 \leq x \leq 7$) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

PT2: PT2 引腳狀態旗標與控制暫存器

位元	名稱	描述
Bit7~0	PT2.x	PT2.x 引腳的狀態旗標與控制器 · $0 \leq x \leq 7$
		PT2.x 當 TC2x 設置<0> 當 TC2x 設置<1>
		0 PT2.x 輸入為低電位(L) PT2.x 輸出低電位(L)
		1 PT2.x 輸入為高電位(H) PT2.x 輸出高電位(H)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

PT2IN: PT2 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN2.x	PT2.x 引腳數位輸入控制器， $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)，必須要使用 IN2.x，才能正常改變 PT2.x 狀態。

TRISC2: PT2 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC2.x	PT2.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性

PT2PU: PT2 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU2.x	PT2.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT2INT: I/O 中斷信號產生條件

位元	名稱	描述
Bit7~0	INTEGx	中斷信號產生條件 ($0 \leq x \leq 7$) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

PT3: PT3 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT3.x	PT3.x 引腳的狀態旗標與控制器， $0 \leq x \leq 7$ <table border="1"><thead><tr><th>PT3.x</th><th>當 TC3.x 設置<0></th><th>當 TC3.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>PT3.x 輸入為低電位(L)</td><td>PT3.x 輸出低電位(L)</td></tr><tr><td>1</td><td>PT3.x 輸入為高電位(H)</td><td>PT3.x 輸出高電位(H)</td></tr></tbody></table>	PT3.x	當 TC3.x 設置<0>	當 TC3.x 設置<1>	0 (預設)	PT3.x 輸入為低電位(L)	PT3.x 輸出低電位(L)	1	PT3.x 輸入為高電位(H)	PT3.x 輸出高電位(H)
PT3.x	當 TC3.x 設置<0>	當 TC3.x 設置<1>									
0 (預設)	PT3.x 輸入為低電位(L)	PT3.x 輸出低電位(L)									
1	PT3.x 輸入為高電位(H)	PT3.x 輸出高電位(H)									

TRISC3: PT3 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC3.x	PT3.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0>關閉輸出功能，引腳只為輸入特性(預設) <1>啟用輸出功能，引腳為輸出/輸入特性

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

PT3IN: PT3 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN3.x	PT3.x 引腳數位輸入控制器， $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)，必須要使用 IN3.x，才能正常改變 PT3.x 狀態。

PT3PU: PT3 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU3.x	PT3.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉(預設) <1>啟用

PT3M1: PT3 數位輸出模式選擇暫存器 1

位元	名稱	描述
Bit7	PM3.7 ENPCMPO	PT3.7 引腳輸出選擇控制器 <0> 關閉，PT3.7 引腳為一般 I/O。(預設) <1> 啟用 CMPO 由 PT3.7 輸出。 設定 CMPO 由 PT3.7 輸出同時需要設定 PT3.7 為 Output。

PT4: PT4 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit2~0	PT4.x	PT4.x 引腳的狀態旗標與控制器， $0 \leq x \leq 2$ <table border="1"><thead><tr><th>PT4.x</th><th>當 TC4.x 設置<0></th><th>當 TC4.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>PT4.x 輸入為低電位(L)</td><td>PT4.x 輸出低電位(L)</td></tr><tr><td>1</td><td>PT4.x 輸入為高電位(H)</td><td>PT4.x 輸出高電位(H)</td></tr></tbody></table>	PT4.x	當 TC4.x 設置<0>	當 TC4.x 設置<1>	0 (預設)	PT4.x 輸入為低電位(L)	PT4.x 輸出低電位(L)	1	PT4.x 輸入為高電位(H)	PT4.x 輸出高電位(H)
PT4.x	當 TC4.x 設置<0>	當 TC4.x 設置<1>									
0 (預設)	PT4.x 輸入為低電位(L)	PT4.x 輸出低電位(L)									
1	PT4.x 輸入為高電位(H)	PT4.x 輸出高電位(H)									

TRISC4: PT4 引腳特性控制暫存器

位元	名稱	描述
Bit2~0	TC4.x	PT4.x 引腳輸出特性控制器， $0 \leq x \leq 2$ <0>關閉輸出功能，引腳只為輸入特性(預設) <1>啟用輸出功能，引腳為輸出/輸入特性

PT4IN: PT4 引腳輸入控制暫存器

位元	名稱	描述
Bit2~0	IN4.x	PT4.x 引腳數位輸入控制器， $0 \leq x \leq 2$ <0> 關閉數位輸入功能

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

		<1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)·必須要使能 IN4.x·才能正常改變 PT4.x 狀態.
--	--	---

PT4PU: PT4 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit2~0	PU4.x	PT4.x 引腳上拉電阻控制器· $0 \leq x \leq 2$ <0>關閉(預設) <1>啟用

PT6: PT6 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT6.x	PT6.x 引腳的狀態旗標與控制器· $0 \leq x \leq 7$ <table border="1"><thead><tr><th>PT6.x</th><th>當 TC6.x 設置<0></th><th>當 TC6.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>-</td><td>PT6.x 輸出低電位(L)</td></tr><tr><td>1</td><td>-</td><td>PT6.x 輸出高電位(H)</td></tr></tbody></table>	PT6.x	當 TC6.x 設置<0>	當 TC6.x 設置<1>	0 (預設)	-	PT6.x 輸出低電位(L)	1	-	PT6.x 輸出高電位(H)
PT6.x	當 TC6.x 設置<0>	當 TC6.x 設置<1>									
0 (預設)	-	PT6.x 輸出低電位(L)									
1	-	PT6.x 輸出高電位(H)									

PT6IN: PT6 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN6.x	PT6.x 引腳數位輸入控制器· $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)·必須要使能 IN6.x·才能正常改變 PT6.x 狀態.

TRISC6: PT6 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC6.x	PT6.x 引腳輸出特性控制器· $0 \leq x \leq 7$ <0>關閉輸出功能·引腳只為輸入特性(預設) <1>啟用輸出功能·引腳為輸出/輸入特性

PT6PU: PT6 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU6.x	PT6.x 引腳上拉電阻控制器· $0 \leq x \leq 7$ <0>關閉 <1>啟用

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

PT7: PT7 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT7.x	PT7.x 引腳的狀態旗標與控制器， $0 \leq x \leq 7$									
		<table border="1"><thead><tr><th>PT7.x</th><th>當 TC7.x 設置<0></th><th>當 TC7.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>-</td><td>PT7.x 輸出低電位(L)</td></tr><tr><td>1</td><td>-</td><td>PT7.x 輸出高電位(H)</td></tr></tbody></table>	PT7.x	當 TC7.x 設置<0>	當 TC7.x 設置<1>	0 (預設)	-	PT7.x 輸出低電位(L)	1	-	PT7.x 輸出高電位(H)
		PT7.x	當 TC7.x 設置<0>	當 TC7.x 設置<1>							
		0 (預設)	-	PT7.x 輸出低電位(L)							
1	-	PT7.x 輸出高電位(H)									
0 (預設)	-	PT7.x 輸出低電位(L)									
1	-	PT7.x 輸出高電位(H)									

PT7IN: PT7 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN7.x	PT7.x 引腳數位輸入控制器， $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)，必須要使能 IN7.x，才能正常改變 PT7.x 狀態。

TRISC7: PT7 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC7.x	PT7.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0>關閉輸出功能，引腳只為輸入特性(預設) <1>啟用輸出功能，引腳為輸出/輸入特性

PT7PU: PT7 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU7.x	PT7.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT8: PT8 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT8.x	PT8.x 引腳的狀態旗標與控制器， $0 \leq x \leq 7$									
		<table border="1"><thead><tr><th>PT8.x</th><th>當 TC8.x 設置<0></th><th>當 TC8.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>-</td><td>PT8.x 輸出低電位(L)</td></tr><tr><td>1</td><td>-</td><td>PT8.x 輸出高電位(H)</td></tr></tbody></table>	PT8.x	當 TC8.x 設置<0>	當 TC8.x 設置<1>	0 (預設)	-	PT8.x 輸出低電位(L)	1	-	PT8.x 輸出高電位(H)
		PT8.x	當 TC8.x 設置<0>	當 TC8.x 設置<1>							
		0 (預設)	-	PT8.x 輸出低電位(L)							
1	-	PT8.x 輸出高電位(H)									
0 (預設)	-	PT8.x 輸出低電位(L)									
1	-	PT8.x 輸出高電位(H)									

PT8IN: PT8 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN8.x	PT8.x 引腳數位輸入控制器， $0 \leq x \leq 7$ <0> 關閉數位輸入功能

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

		<1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時), 必須要使能 IN8.x, 才能正常改變 PT8.x 狀態.
--	--	---

TRISC8: PT8 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC8.x	PT8.x 引腳輸出特性控制器, $0 \leq x \leq 7$ <0>關閉輸出功能, 引腳只為輸入特性(預設) <1>啟用輸出功能, 引腳為輸出/輸入特性

PT8PU: PT8 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU8.x	PT8.x 引腳上拉電阻控制器, $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT9: PT9 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT9.x	PT9.x 引腳的狀態旗標與控制器, $0 \leq x \leq 7$ <table border="1"><thead><tr><th>PT7.x</th><th>當 TC9.x 設置<0></th><th>當 TC9.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>-</td><td>PT7.x 輸出低電位(L)</td></tr><tr><td>1</td><td>-</td><td>PT7.x 輸出高電位(H)</td></tr></tbody></table>	PT7.x	當 TC9.x 設置<0>	當 TC9.x 設置<1>	0 (預設)	-	PT7.x 輸出低電位(L)	1	-	PT7.x 輸出高電位(H)
PT7.x	當 TC9.x 設置<0>	當 TC9.x 設置<1>									
0 (預設)	-	PT7.x 輸出低電位(L)									
1	-	PT7.x 輸出高電位(H)									

PT9IN: PT9 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN9.x	PT9.x 引腳數位輸入控制器, $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時), 必須要使能 IN9.x, 才能正常改變 PT9.x 狀態.

TRISC9: PT9 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC9.x	PT9.x 引腳輸出特性控制器, $0 \leq x \leq 7$ <0>關閉輸出功能, 引腳只為輸入特性(預設) <1>啟用輸出功能, 引腳為輸出/輸入特性

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

PT9PU: PT9 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU9.x	PT9.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT10: PT10 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit7~0	PT10.x	PT10.x 引腳的狀態旗標與控制器， $0 \leq x \leq 7$									
		<table border="1"><thead><tr><th>PT10.x</th><th>當 TC10.x 設置<0></th><th>當 TC10.x 設置<1></th></tr></thead><tbody><tr><td>0 (預設)</td><td>-</td><td>PT10.x 輸出低電位(L)</td></tr><tr><td>1</td><td>-</td><td>PT10.x 輸出高電位(H)</td></tr></tbody></table>	PT10.x	當 TC10.x 設置<0>	當 TC10.x 設置<1>	0 (預設)	-	PT10.x 輸出低電位(L)	1	-	PT10.x 輸出高電位(H)
		PT10.x	當 TC10.x 設置<0>	當 TC10.x 設置<1>							
		0 (預設)	-	PT10.x 輸出低電位(L)							
1	-	PT10.x 輸出高電位(H)									

PT10IN: PT10 引腳輸入控制暫存器

位元	名稱	描述
Bit7~0	IN10.x	PT10.x 引腳數位輸入控制器， $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能 注意: IO 當作輸出模式時(即想要讀取輸出狀態時)· 必須要使能 IN10.x· 才能正常改變 PT10.x 狀態.

TRISC10: PT10 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC10.x	PT10.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0>關閉輸出功能，引腳只為輸入特性(預設) <1>啟用輸出功能，引腳為輸出/輸入特性

PT10PU: PT10 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU10.x	PT10.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

8. 多功能比較器, MFC

晶片內嵌一個低功耗、軌對軌輸入的多功能比較器(Multi-Function Comparator，以下簡稱 MFC)，用來做為類比訊號的比較。具有中斷功能，當產生比較結果時，可產生中斷信號，增加用戶的操作性。它可以有不同的組態設計不同的應用。

- ◆ MFC 特性包括：
 - 軌對軌輸入範圍。
 - 低運作電流。
 - 2uS 尖峰脈衝過濾器。
 - 內建 32 節點的 5 位元數位電阻器。

MFC 相關暫存器摘要：

MFCCN0 CPRH[1:0], MFCO, CPIS, CPOR, CPDF, CMPHS, ENMFC

MFCCN1 CPRL[2:0], CPPS[1:0], CPNS[1:0]

MFCCN2 CPDA[4:0]

MFCCN3 CPDM[4:0]

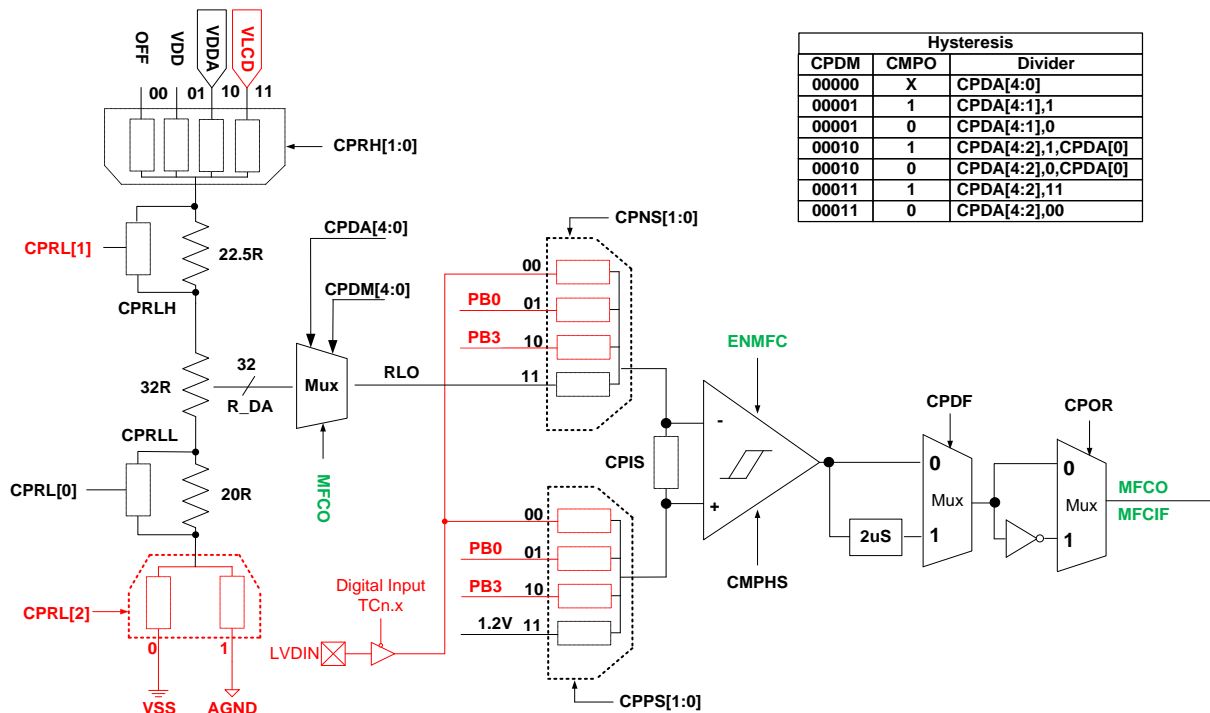


圖 8-1 低電壓檢測方塊圖

8.1. 功能說明

8.1.1. 多工輸入通道選擇器

比較器的輸入通道由兩部份組成，一為比較器的輸入通道，由控制器 CPPS[1:0] CPNS[1:0]設置選擇，分別設置比較器的正向輸入通道與負向輸入通道；控制位元 CPIS 置<1>，使得比較器的正向輸入

端與負向輸入端短路；反之，CPIS 被置<0>則不短路比較器可正常工作。

8.1.2. 內置多節點電阻器與電阻節點選擇器

比較器內建一個多節點電阻器，電阻分為三部份：22.5R、32R 與 20R。在 32R 電阻處接入一個 32 段的電阻節點選擇器，將 32R 的電阻等分為 32 個節點，可以透過控制器 CPDA[4:0]與 CPDM[4:0]的設置，可選擇不同的電阻節點，輸出不同的電壓值到比較器的輸入通道 RLO。而控制位元 CPRLH、CPRLI 被置<1>，可使得 22.5R 與 20R 電阻被短路，可調節電阻節點電壓值。多節點電阻器不同電壓源可透過控制器 CPRH[1:0]設置選擇，增加節點電壓的輸出範圍。

遲滯控制器 CPDM[4:0]是與節點選擇器 CPDA[4:0]是聯動的，遲滯控制器 CPDM[4:0]的每一位元對應控制著控制器 CPDA[4:0]的每一位元的遲滯功能的開啟與關閉。當遲滯控制器 CPDM[4:0]的對應位元被置<1>，則節點控制器 CPDA[4:0]的對應位元就會開啟遲滯功能，且該位元的狀態值與比較器的輸出狀態值是一致，即 CPDA[X]=MFCO。這樣就會出項節點選擇器的在兩個節點之間來回切換。當使用遲滯控制器時，必將 CPOR[0]設為 1。

CPDM[4:0]	MFCO	CPDA[4:0]	CPDM[4:0]	MFCO	CPDA[4:0]
	輸出狀態	遲滯切換區間		輸出狀態	遲滯切換區間
00000	0	uuuuu	10000	0	0uuuu
	1	uuuuu		1	1uuuu
00001	0	uuuu0	10001	0	0uuu0
	1	uuuu1		1	1uuu1
00010	0	uuu0u	10010	0	0uu0u
	1	uuu1u		1	1uu1u
00011	0	uuu00	10011	0	0uu00
	1	uuu11		1	1uu11
00100	0	uu0uu	10100	0	0u0uu
	1	uu1uu		1	1u1uu
00101	0	uu0u0	10101	0	0u0u0
	1	uu1u1		1	1u1u1
00110	0	uu00u	10110	0	0u00u
	1	uu11u		1	1u11u
00111	0	uu000	10111	0	0u000
	1	uu111		1	1u111
01000	0	u0uuu	11000	0	00uuu
	1	u1uuu		1	11uuu
01001	0	u0uu0	11001	0	00uu0
	1	u1uu1		1	11uu1
01010	0	u0u0u	11010	0	00u0u
	1	u1u1u		1	11u1u

CPDM[4:0]	MFCO	CPDA[4:0]	CPDM[4:0]	MFCO	CPDA[4:0]
	輸出狀態	遲滯切換區間		輸出狀態	遲滯切換區間
01011	0	u0u00	1011	0	00u00
	1	u1u11		1	11u11
01100	0	u00uu	11100	0	000uu
	1	u11uu		1	111uu
01101	0	u00u0	11101	0	000u0
	1	u11u1		1	111u1
01110	0	u000u	11110	0	0000u
	1	u111u		1	1111u
01111	0	u0000	11111	0	00000
	1	u1111		1	11111

'u' 代表不改變

表 8-1 遲滯控制 CPDM[4:0]配置與數值

8.1.3. 比較器中斷輸出

比較器輸出為數字輸出。MFCO 可以觸發中斷旗標。當 MFCO 訊號由 0→1 Edge 觸發中斷事件，MFCIF[0]會被置<1>。MFCIF[0]可以清除為 0。下一次需要等 MFCO 訊號從 1→0→1 時，才會再發生中斷事件。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

8.2. 暫存器說明-MFC

“.”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
07AH	MFCCN0	CPRH[1:0]		MFCO	CPIS	CPOR	CPDF	CMPHS	ENMFC	0000 0000	uuuu uuuu	*,r,*,*,*,*
07BH	MFCCN1	CPRL[2:0]			-	CPPS[1:0]		CPNS[1:0]		0000 0000	uuuu uuuu	*,*,*,*,*,*
07CH	MFCCN2	-	-	-	CPDA[4:0]				0000 0000	uuuu uuuu	*,*,*,*,*,*	
07DH	MFCCN3	-	-	-	CPDM[4:0]				0000 0000	uuuu uuuu	*,*,*,*,*,*	

表 8-1 MFC 控制暫存器

MFCCN0: MFC 控制暫存器 0

位元	名稱	描述										
Bit7~6	CPRH[1:0]	比較器內建階梯電阻器電壓源選擇 <table border="1" data-bbox="470 739 1034 985"> <thead> <tr> <th>CPRH[1:0]</th> <th>電壓源</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>關閉 · 無電壓提供 · 處於高阻態</td> </tr> <tr> <td>01</td> <td>晶片工作電壓源 VDD 引腳</td> </tr> <tr> <td>10</td> <td>晶片穩壓電壓源 VDDA 引腳</td> </tr> <tr> <td>11</td> <td>晶片 LCD 電壓源 VLCD 引腳</td> </tr> </tbody> </table>	CPRH[1:0]	電壓源	00	關閉 · 無電壓提供 · 處於高阻態	01	晶片工作電壓源 VDD 引腳	10	晶片穩壓電壓源 VDDA 引腳	11	晶片 LCD 電壓源 VLCD 引腳
CPRH[1:0]	電壓源											
00	關閉 · 無電壓提供 · 處於高阻態											
01	晶片工作電壓源 VDD 引腳											
10	晶片穩壓電壓源 VDDA 引腳											
11	晶片 LCD 電壓源 VLCD 引腳											
Bit5	MFCO	比較器比較結果輸入轉出狀態 <0> 負向輸入信號>正向輸入信號 <1> 正向輸入信號>負向輸入信號										
Bit4	CPIS	比較器輸入端短路開關控制 <0> 短路開關斷開(Open=OFF) <1> 短路開關閉合(Closed=ON) (測試用 · 不建議使用)										
Bit3	CPOR	比較器數字輸出相位控制 <0> 正常輸出 <1> 反相輸出										
Bit2	CPDF	比較器輸出低通濾波器開啟控制 <0> 關閉 · 比較器輸出不經過 2uS 低通濾波器 <1> 開啟 · 比較器輸出經過 2uS 低通濾波器										
Bit1	CMPHS	比較器高速模式開啟控制 <0> 低功耗模式 <1> 正常模式										
Bit0	ENMFC	比較器功能開啟控制 <0> 關閉(輸出狀態為 0) <1> 開啟										

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

MFCCN1: MFC 控制暫存器 1

位元	名稱	描述										
Bit7	CPRL[2]	比較器內建階梯電阻接地開關控制 <0> 低節電阻接至 VSS。 <1> 低節電阻接至 AGND。										
Bit6	CPRL[1]	比較器內建階梯電阻(22.5R)短路開關控制 <0> 短路開關斷開，不短路低節電阻 <1> 短路開關閉合，短路低節電阻										
Bit5	CPRL[0]	比較器內建階梯電阻(20R)短路開關控制 <0> 短路開關斷開，不短路低節電阻 <1> 短路開關閉合，短路低節電阻										
Bit3~2	CPPS[1:0]	比較器正向輸入端選擇 <table border="1"><thead><tr><th>CPPS[1:0]</th><th>比較器正向輸入</th></tr></thead><tbody><tr><td>00</td><td>LVDIN 接腳</td></tr><tr><td>01</td><td>PB0</td></tr><tr><td>10</td><td>PB3</td></tr><tr><td>11</td><td>V12</td></tr></tbody></table>	CPPS[1:0]	比較器正向輸入	00	LVDIN 接腳	01	PB0	10	PB3	11	V12
CPPS[1:0]	比較器正向輸入											
00	LVDIN 接腳											
01	PB0											
10	PB3											
11	V12											
Bit1~0	CPNS[1:0]	比較器負向輸入端選擇 <table border="1"><thead><tr><th>CPNS[1:0]</th><th>比較器負向輸入</th></tr></thead><tbody><tr><td>00</td><td>LVDIN 接腳</td></tr><tr><td>01</td><td>PB0</td></tr><tr><td>10</td><td>PB3</td></tr><tr><td>11</td><td>RLO</td></tr></tbody></table>	CPNS[1:0]	比較器負向輸入	00	LVDIN 接腳	01	PB0	10	PB3	11	RLO
CPNS[1:0]	比較器負向輸入											
00	LVDIN 接腳											
01	PB0											
10	PB3											
11	RLO											

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

MFCCN2: MFC 控制暫存器 2

位元	名稱	描述			
Bit4~0	CPDA[4:0]	比較器內建多點電阻器的分壓節點設置.			
		CPDA[4:0]	分壓節點	CPDA[4:0]	分壓節點
		00000	0	10000	16/32(CPRLH-CPRL)
		00001	1/32(CPRLH-CPRL)	10001	17/32(CPRLH-CPRL)
		00010	2/32(CPRLH-CPRL)	10010	18/32(CPRLH-CPRL)
		00011	3/32(CPRLH-CPRL)	10011	19/32(CPRLH-CPRL)
		00100	4/32(CPRLH-CPRL)	10100	20/32(CPRLH-CPRL)
		00101	5/32(CPRLH-CPRL)	10101	21/32(CPRLH-CPRL)
		00110	6/32(CPRLH-CPRL)	10110	22/32(CPRLH-CPRL)
		00111	7/32(CPRLH-CPRL)	10111	23/32(CPRLH-CPRL)
		01000	8/32(CPRLH-CPRL)	11000	24/32(CPRLH-CPRL)
		01001	9/32(CPRLH-CPRL)	11001	25/32(CPRLH-CPRL)
		01010	10/32(CPRLH-CPRL)	11010	26/32(CPRLH-CPRL)
		01011	11/32(CPRLH-CPRL)	11011	27/32(CPRLH-CPRL)
		01100	12/32(CPRLH-CPRL)	11100	28/32(CPRLH-CPRL)
		01101	13/32(CPRLH-CPRL)	11101	29/32(CPRLH-CPRL)
01110	14/32(CPRLH-CPRL)	11110	30/32(CPRLH-CPRL)		
01111	15/32(CPRLH-CPRL)	11111	31/32(CPRLH-CPRL)		

MFCCN3: MFC 控制暫存器 3

位元	名稱	描述
Bit4	CPDM[4]	CPDA[4]輸出遲滯開啟控制，且 CPDA[4]的值受 MFCO 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[4]=MFCO
Bit3	CPDM[3]	CPDA[3]輸出遲滯開啟控制，且 CPDA[3]的值受 MFCO 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[3]=MFCO
Bit2	CPDM[2]	CPDA[2]輸出遲滯開啟控制，且 CPDA[2]的值受 MFCO 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[2]= MFCO
Bit1	CPDM[1]	CPDA[1]輸出遲滯開啟控制，且 CPDA[1]的值受 MFCO 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[1]= MFCO
Bit0	CPDM[0]	CPDA[0]輸出遲滯開啟控制，且 CPDA[0]的值受 MFCO 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[0]= MFCO

9. 看門狗,WDT

看門狗(Watch Dog，以下簡稱 WDT)顧名思義為晶片的看守者，主要用於產生喚醒事件。

- ◆ 運行模式
 - 看門狗計數器溢位產生重置信號，重新啟動晶片
 - 可用軟體清歸零時器
- ◆ 休眠模式
 - 看門狗 WDT 關閉，無法使用
- ◆ 待機模式
 - 看門狗計數器溢位產生中斷事件，喚醒晶片

WDT 相關暫存器摘要：

INTE0	GIE[0], WDTIE[0]
INTF0	WDTIF[0]
PSTAT	TO[0]
WDTCN	ENWDT[0], DWDT[2:0]

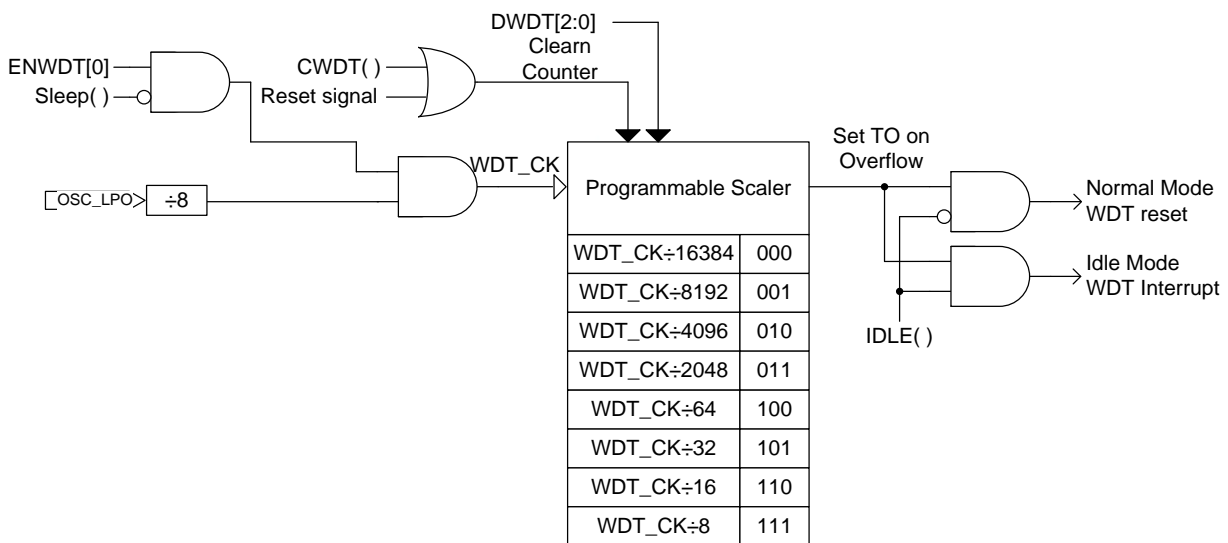


圖 9-1 看門狗方塊圖

9.1. WDT 使用說明

9.1.1. WDT 初始化設置

WDT 計時控制器 DWDT[2:0]可決定 WDT 計數器的工作頻率 WDT_CK 與溢位，計數器溢位後可產生 WDT 重置信號 TO 或中斷事件 WDTIF²。

9.1.2. WDT 中斷事件服務

WDT 中斷事件只能操作在晶片處於待機模式，當 WDTIE[0]與 GIE[0]設置<1>時 WDT 計數器溢位

² WDT 使用內部時脈源 LPO，故可操作在晶片處於運行 Normal Mode 與待機 Idle Mode 模式。運行模式下可用軟體歸零計數器使之不會因計數終了而重置晶片，但在待機模式下則無法透過任何方式使 WDT 計時器歸零。

後會產生中斷事件將 WDTIF[0]置<1>且程式計數器 PC 跳至中斷向量位置<0>x0004h。反之，WDTIE[0]與 GIE[0]設置<0>時不會產生任何中斷。

9.1.3. WDT 啟用

WDT 必須在晶片處於運行模式下啟用，即是將 WDT 啟用控制器 ENWDT[0]設置<1>以啟用 WDT。啟用後即無法用軟件再將 ENWDT[0]設置<0>，不論在運行模式或者待機模式都無法用軟件再將 ENWDT[0]設置<0>。DWDT[2:0]設定後，當發生 WDT 重置或中斷，DWDT 將會被清除為 000b，需要軟體重新再設定。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function



9.2. WDT 控制暫存器列表與說明：

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	EOIE	0000 0000	0uuu uuuu	*,*,*,*,*,*
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	EOIF	.000 0000	.uuu uuuu	*,*,*,*,*,*
02Ch	PSTAT	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRstIF	\$000 \$00.	uu\$u u\$u.	rw0,rw0,rw0,rw0,rw0,rw0,-
03Ah	WDTCN					ENWDT		DWDTCN[2:0]		0000 0000	uuuu \$000	-,*,*,* rw 1,*,*,*

表 9-1 WDT 相關暫存器

INTE0/INTF0: 詳見 中斷,Interrupt 章節

PSTAT[7:0]週邊狀態旗標暫存器

位元	名稱	描述
Bit7	BOR	電源干擾重置旗標, <0> 清除需透過指令。 <1> BOR 發生作用時置<1>。
Bit6	PD	休眠狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 SLEEP 指令時置<1>。
Bit5	TO	看門狗 WDT 運行模式計數溢位旗標 <0>未發生 WDT 計數溢位事件 <1>已發生 WDT 重置事件；清除需透過 BOR、RST 或指令
Bit4	IDL	待機狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 IDLE 指令時置<1>。
Bit3	RST	外部 RST 引腳低電位重置事件旗標 <0> 未發生 RST 引腳重置事件 <1> 已發生 RST 引腳重置事件；清除需透過 BOR、或指令
Bit2	SKERR	堆疊錯誤重置旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 堆疊錯誤時置<1>。
Bit1	BOR2LV	BOR2 狀態旗標 <0> 表示 VDD 電壓>BOR_TH[2:0] <1> 表示 VDD 電壓<=BOR_TH[2:0]
Bit0	GCRstIF	I2C Reset 命令旗標 <0> 未發生 <1> 已發生

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述																				
Bit7	ENBZ	蜂鳴器 BZ 啟用與關閉控制器 <0>關閉 <1>啟用																				
Bit6	BZS	蜂鳴器 BZ 工作頻率選擇器 <0>LS_CK <1>LPC_CK																				
Bit5~4	DBZ[1:0]	蜂鳴器輸出頻率控制器 <table border="1" data-bbox="486 649 794 896"> <thead> <tr> <th>DBZ[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>BZ_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>BZ_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>BZ_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>BZ_CK ÷ 16</td> </tr> </tbody> </table>	DBZ[1:0]	Pre-scale	00	BZ_CK ÷ 2	01	BZ_CK ÷ 4	10	BZ_CK ÷ 8	11	BZ_CK ÷ 16										
DBZ[1:0]	Pre-scale																					
00	BZ_CK ÷ 2																					
01	BZ_CK ÷ 4																					
10	BZ_CK ÷ 8																					
11	BZ_CK ÷ 16																					
Bit3	ENWDT[0]	WDT 計數器啟用與關閉控制器 <0> 關閉 <1> 啟用																				
Bit2~0	DWDT[2:0]	看門狗 WDT_CK 工作頻率選擇器 <table border="1" data-bbox="486 1093 1412 1339"> <thead> <tr> <th>DWDT[2:0]</th> <th>Pre-scale</th> <th>DWDT[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>WDT_CK ÷ 256 ÷ 64</td> <td>100</td> <td>WDT_CK ÷ 64</td> </tr> <tr> <td>001</td> <td>WDT_CK ÷ 256 ÷ 32</td> <td>101</td> <td>WDT_CK ÷ 32</td> </tr> <tr> <td>010</td> <td>WDT_CK ÷ 256 ÷ 16</td> <td>110</td> <td>WDT_CK ÷ 16</td> </tr> <tr> <td>011</td> <td>WDT_CK ÷ 256 ÷ 8</td> <td>111</td> <td>WDT_CK ÷ 8</td> </tr> </tbody> </table>	DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale	000	WDT_CK ÷ 256 ÷ 64	100	WDT_CK ÷ 64	001	WDT_CK ÷ 256 ÷ 32	101	WDT_CK ÷ 32	010	WDT_CK ÷ 256 ÷ 16	110	WDT_CK ÷ 16	011	WDT_CK ÷ 256 ÷ 8	111	WDT_CK ÷ 8
DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale																			
000	WDT_CK ÷ 256 ÷ 64	100	WDT_CK ÷ 64																			
001	WDT_CK ÷ 256 ÷ 32	101	WDT_CK ÷ 32																			
010	WDT_CK ÷ 256 ÷ 16	110	WDT_CK ÷ 16																			
011	WDT_CK ÷ 256 ÷ 8	111	WDT_CK ÷ 8																			

10. 電源系統, PWR

電源系統(Power System，以下簡稱 PWR)具備一個線性穩壓電源 VDDA 以及類比電路共地電源 ACM。其提供晶片類比週邊電路使用並可適當的用來驅動外部電路。

PWR 暫存器摘要：

PWRCN ENBGR[0], LDOC[2:0], LDOM[1:0], ENLDO[0]

PWRCN1 ENREFO[0], ENVS, SAGND[2:0]

PWRCN2 ENPUMP, VGGS

AD1CN1 ENBRCH[0]

AD1CN5 LDOPL[0]

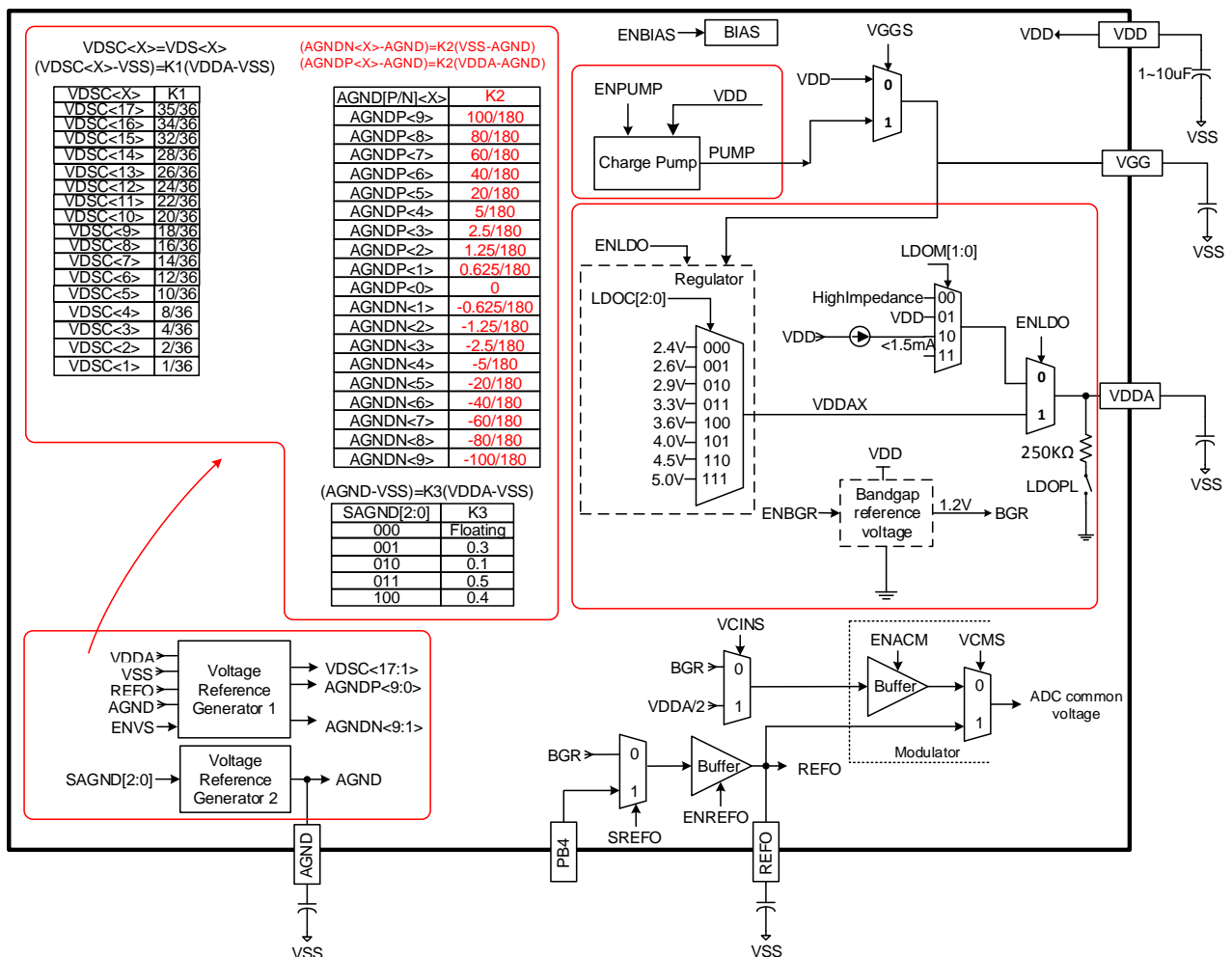


圖 10-1 Power System 方塊圖

10.1. VDDA 使用說明

10.1.1. VDDA 初始化設置：

穩壓選擇器 LDOC[2:0]可設置 VDDA 引腳輸出的電壓計可由 2.4V~5.0V，共有 8 段電壓。由於 VDDA 為一線性穩壓電源。

10.1.2. VDDA 使用外部偏壓：

VDDA 可採用外部輸入電壓設計，當使用者欲自行提供電壓源則必須由 VDDA 引腳外灌電壓方式輸入。採用此方式時必須關閉 VDDA，即 LDOM [1:0]設置 00。必須注意，此使用方式可能會影響類比電路的效能故需謹慎。

10.1.3. VDDA 啟用

ENLDO[0]設置<1>則會啟用 VDDA 穩壓器。啟動 VDDA 穩壓器須避免 $\Sigma\Delta$ ADC 處於啟用狀態，而且需要等到 VDDA 電壓穩定後才可以啟用 $\Sigma\Delta$ ADC。當外接 1 μ F(10 μ F)穩壓電容時約需要 500 μ S(5mS)的穩定時間。

10.2. Voltage Reference Generator(VRG)

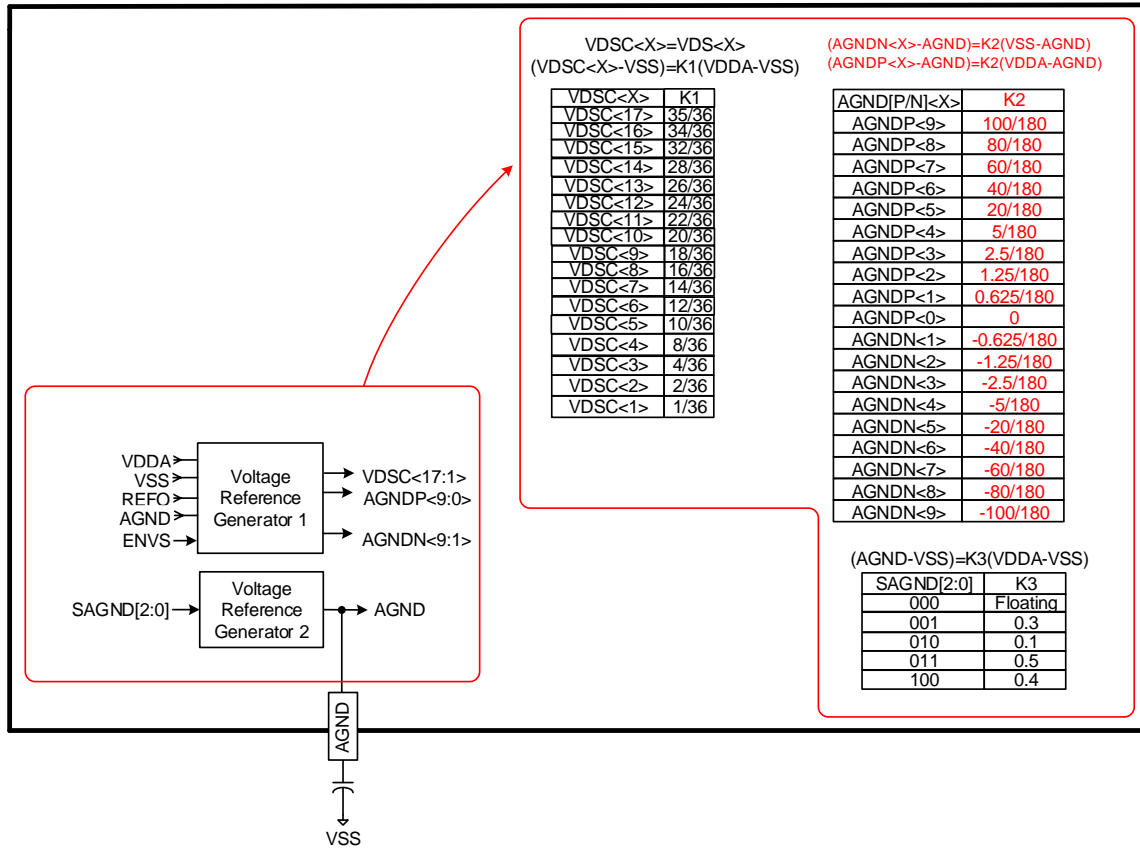
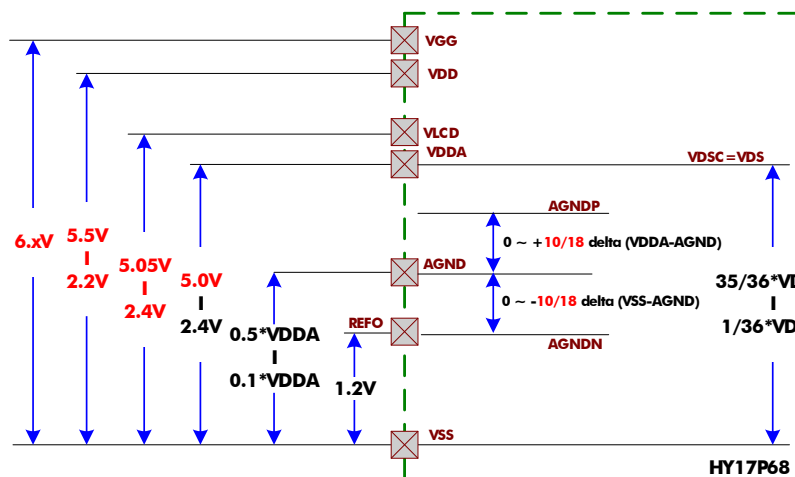


圖 10-2 Voltage Reference Generator(VRG)

Voltage reference generator(VRG)各種不同參考電壓，提供給 ADC 及 Comparator 使用。其中
 VDSC<N>(N=17~1)，為相對於(VDDA,VSS)電壓。
 AGNDP<N>(N=9~0)，為相對於(VDDA, AGND)電壓。
 AGNDN<N>(N=9~1)，為相對於(VSS,-AGND)電壓。

VDSC<N>為(VDDA,VSS)分壓得到的節點，AGNDP<N>為(VDDA, AGND)分壓得到的節點，AGNDN<N>為(VSS,-AGND)分壓得到的節點，所有相關電壓，請參考圖示。



HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



10.3. 暫存器說明-PWR

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
032H	PWRCN	ENBGR	LDOC[2:0]			LDM[1:0]		ENLDO	CSFON	1000 0000	1uuu u00u	*,*,*,*,w,r0,w,r0,*
033H	PWRCN1	ENREFO	ENCMP	ENCNT1	ENCTR	ENVS	SAGND2:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*
034H	PWRCN2	ENPUMP	VGGS	CHP_CKS[1:0]		ENFIR	LDOPL	ENTPS	-	0000 0000	uuuu uuuu	*,*,*,*,*,*
042H	NET0	SDIO	SREFO	SFT1<1:0>		SFUVR<3:0>			0000 0000	uuuu uuuu	*,*,*,*,*,*	

表 10-1 PWR 暫存器

PWRCN: 電源系統控制暫存器

位元	名稱	描述																				
Bit7	ENBGR	內部參考電壓控制器 <0> 關閉 <1> 啟用。當開啟 ADC 及 TPS 時，必須先設為'1'，後再開啟。 Note: 此 bit 與 HAO 為連動，故只要 HAO 為開啟的。就算此 bit 寫 0，實際上 BGR 還是開啟的																				
Bit6~4	LDOC[2:0]	VDDA 輸出電壓選擇器 當 ENLDO 為'1'時，此設定電壓才會輸出至 VDDA 接腳上。 <table border="1"> <thead> <tr> <th>LDOC[2:0]</th> <th>VDDA 輸出電壓</th> <th>LDOC[2:0]</th> <th>VDDA 輸出電壓</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>2.4V</td> <td>100</td> <td>3.6V</td> </tr> <tr> <td>001</td> <td>2.6V</td> <td>101</td> <td>4.0V</td> </tr> <tr> <td>010</td> <td>2.9V</td> <td>110</td> <td>4.5V</td> </tr> <tr> <td>011</td> <td>3.3V</td> <td>111</td> <td>5.0V</td> </tr> </tbody> </table>	LDOC[2:0]	VDDA 輸出電壓	LDOC[2:0]	VDDA 輸出電壓	000	2.4V	100	3.6V	001	2.6V	101	4.0V	010	2.9V	110	4.5V	011	3.3V	111	5.0V
LDOC[2:0]	VDDA 輸出電壓	LDOC[2:0]	VDDA 輸出電壓																			
000	2.4V	100	3.6V																			
001	2.6V	101	4.0V																			
010	2.9V	110	4.5V																			
011	3.3V	111	5.0V																			
Bit3~2	LDM[1:0]	VDDA 輸出選擇器 當 ENLDO 為'0'時，此設定才會輸出至 VDDA 接腳上。 <00> 關閉具高輸入阻抗模式 <01> 輸出 VDD 電壓 <10> Pull high to VDD by 1.5mA. (It is use to initial VDDA when a small current) <11> 保留																				
Bit1	ENLDO	內部線性穩壓器控制器 <0>關閉 <1>啟用																				
Bit0	CSFON	特殊控制位暫存器 <0>關閉 <1>啟用,需啟用才能正常控制狀態(HAOTR,BUSCK,SKRST, BORS)																				

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

PWRCN1: 電源系統控制暫存器

位元	名稱	描述
Bit7	ENREFO	開啟 REFO Buffer。 <0> 關閉，REFO 接腳為 Floating 狀態。 <1> 啟用。
Bit6	ENCMP	窗型比較器功能開啟控制 (Only For HY17P68) <0> 關閉。 <1> 啟用。
Bit5	ENCNTI	Frequency Counter 輸入源選擇 <0> CMPO <1> PCNTI
Bit4	ENCTR	Frequency Counter 啟用控制器 <0> 關閉，且清除 CTA[23:0]、CTB[23:0]、CTC[23:0]及 CTBOV 為 0。 <1> 開啟
Bit3	ENVS	Voltage Reference Generator 啟用控制。 <0> 關閉。 <1> 啟用。
Bit2~0	SAGND[2:0]	選擇 AGND 的電壓。 <000> 關閉 AGND Generator，且 AGND 接腳為 Floating 狀態 <001> 0.3xVDDA <010> 0.1xVDDA <011> 0.5xVDDA <100> 0.4xVDDA

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

PWRCN2: 電源系統控制暫存器 2

位元	名稱	描述										
Bit7	ENPUMP	啟動昇壓穩壓電源(VGG)控制 (Only For HY17P68) <0> 關閉(預設) <1> 啟動 ※啟動昇壓時，VGG 接腳必須外加電容，否則晶片會較大耗電流 ※啟動昇壓時，必須開啟 ADC(ENAD1=1)										
Bit6	VGGS	VGG 昇壓啟動選擇 (Only For HY17P68) <0> VGG=VDD(預設) <1> 啟動 VGG 昇壓功能，VGG \approx 2*VDD，ENPUMP 啟動後才有效。										
Bit5~4	CHPCKS[1:0]	ADC chop clock frequency select (Only For HY17P68/HY17P60B) <table border="1"><thead><tr><th>CHPCKS[1:0]</th><th>設定</th></tr></thead><tbody><tr><td>00</td><td>divdie by 128(預設)，在 DC 量測建議設置</td></tr><tr><td>01</td><td>divide by 16</td></tr><tr><td>10</td><td>divide by 8</td></tr><tr><td>11</td><td>不做 chop，在 AC 量測建議設置</td></tr></tbody></table>	CHPCKS[1:0]	設定	00	divdie by 128(預設)，在 DC 量測建議設置	01	divide by 16	10	divide by 8	11	不做 chop，在 AC 量測建議設置
CHPCKS[1:0]	設定											
00	divdie by 128(預設)，在 DC 量測建議設置											
01	divide by 16											
10	divide by 8											
11	不做 chop，在 AC 量測建議設置											
Bit3	ENFIR	AC 頻率補償啟用控制器位元 <0> 關閉(預設) <1> 啟用										
Bit2	LDOPL	內部 250k Ω 電阻下拉開關 <0>關閉 (預設) <1>啟用，使用內部 LDO 輸出，務必使 LDOPL 設為 1，否則結果會不如預期。										
Bit1	ENTPS	內部 TPS 啟用控制 <0> 關閉 <1> 啟用，需設置相對的 ADC 網路										

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

NET0: 量測網路設定控制暫存器 0

位元	名稱	描述																																				
Bit7	SDIO	PB0 與 PB2 短路控制位元 <0> Open。 <1> Short。																																				
Bit6	SREFO	REFO Buffer 的輸入源選擇控制 <0> 選擇內部 Band-gap Voltage Reference。(預設) <1> 選擇 PB4 接腳。																																				
Bit5~4	SFT1[1:0]	前置 Pre-filter 通道選擇控制 <table border="1" data-bbox="478 645 1042 891"> <thead> <tr> <th>SFT1[1:0]</th> <th>Pre-filter</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>100kΩ</td> </tr> <tr> <td>01</td> <td>10kΩ</td> </tr> <tr> <td>10</td> <td>0Ω ; Short</td> </tr> <tr> <td>11</td> <td>關閉 ; 不經過前置 Pre-filter 通道</td> </tr> </tbody> </table>	SFT1[1:0]	Pre-filter	00	100k Ω	01	10k Ω	10	0 Ω ; Short	11	關閉 ; 不經過前置 Pre-filter 通道																										
SFT1[1:0]	Pre-filter																																					
00	100k Ω																																					
01	10k Ω																																					
10	0 Ω ; Short																																					
11	關閉 ; 不經過前置 Pre-filter 通道																																					
Bit3~0	SFUVR[3:0]	選擇參考電壓源 (Only For HY17P68) <table border="1" data-bbox="478 943 1174 1382"> <thead> <tr> <th>SFUVR[3:0]</th> <th>參考電壓源</th> <th>SFUVR[3:0]</th> <th>參考電壓源</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>VDSC<17></td> <td>1000</td> <td>VDSC<1></td> </tr> <tr> <td>0001</td> <td>VDSC<16></td> <td>1001</td> <td>VDSC<2></td> </tr> <tr> <td>0010</td> <td>VDSC<15></td> <td>1010</td> <td>VDSC<3></td> </tr> <tr> <td>0011</td> <td>AGNDP<9></td> <td>1011</td> <td>AGNDN<9></td> </tr> <tr> <td>0100</td> <td>AGNDP<8></td> <td>1100</td> <td>AGNDN<8></td> </tr> <tr> <td>0101</td> <td>AGNDP<7></td> <td>1101</td> <td>AGNDN<7></td> </tr> <tr> <td>0110</td> <td>AGNDP<6></td> <td>1110</td> <td>AGNDN<6></td> </tr> <tr> <td>0111</td> <td>AGNDP<0></td> <td>1111</td> <td>PB5</td> </tr> </tbody> </table>	SFUVR[3:0]	參考電壓源	SFUVR[3:0]	參考電壓源	0000	VDSC<17>	1000	VDSC<1>	0001	VDSC<16>	1001	VDSC<2>	0010	VDSC<15>	1010	VDSC<3>	0011	AGNDP<9>	1011	AGNDN<9>	0100	AGNDP<8>	1100	AGNDN<8>	0101	AGNDP<7>	1101	AGNDN<7>	0110	AGNDP<6>	1110	AGNDN<6>	0111	AGNDP<0>	1111	PB5
SFUVR[3:0]	參考電壓源	SFUVR[3:0]	參考電壓源																																			
0000	VDSC<17>	1000	VDSC<1>																																			
0001	VDSC<16>	1001	VDSC<2>																																			
0010	VDSC<15>	1010	VDSC<3>																																			
0011	AGNDP<9>	1011	AGNDN<9>																																			
0100	AGNDP<8>	1100	AGNDN<8>																																			
0101	AGNDP<7>	1101	AGNDN<7>																																			
0110	AGNDP<6>	1110	AGNDN<6>																																			
0111	AGNDP<0>	1111	PB5																																			

11. 自動換檔多功能網路, MFN (HY17P60B 無此功能)

HY17P68 具有自動換檔多功能網路(Auto Range DMM Multi-Function Network, 以下簡稱 MFN) · 用於實現自動跳檔量測功能。

- ◆ 電壓/電阻/電容換檔量測
- ◆ 定電壓/定電流輸出
- ◆ 元件正負極性判別

MFN 暫存器摘要：

NET0	SDIO, SREFO, SFT1[1:0], SFUVR[3:0]
NET1	SMODE[7:0]
PA98	PS8, DS8, FS8, SS8
PA76	PS7, DS7, FS7, SS7, PS6, DS6, FS6, SS6
PA54	PS5, DS5, FS5, SS5, PS4, DS4, FS4, SS4
PA32	PS3, DS3, FS3, SS3, PS2, DS2, FS2, SS2
PA10	PS1, DS1, FS1, SS1, PS0, DS0, FS0, SS0
ACC	ACC[7:0]

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

11.1. Analog Input Network (Only For HY17P68)

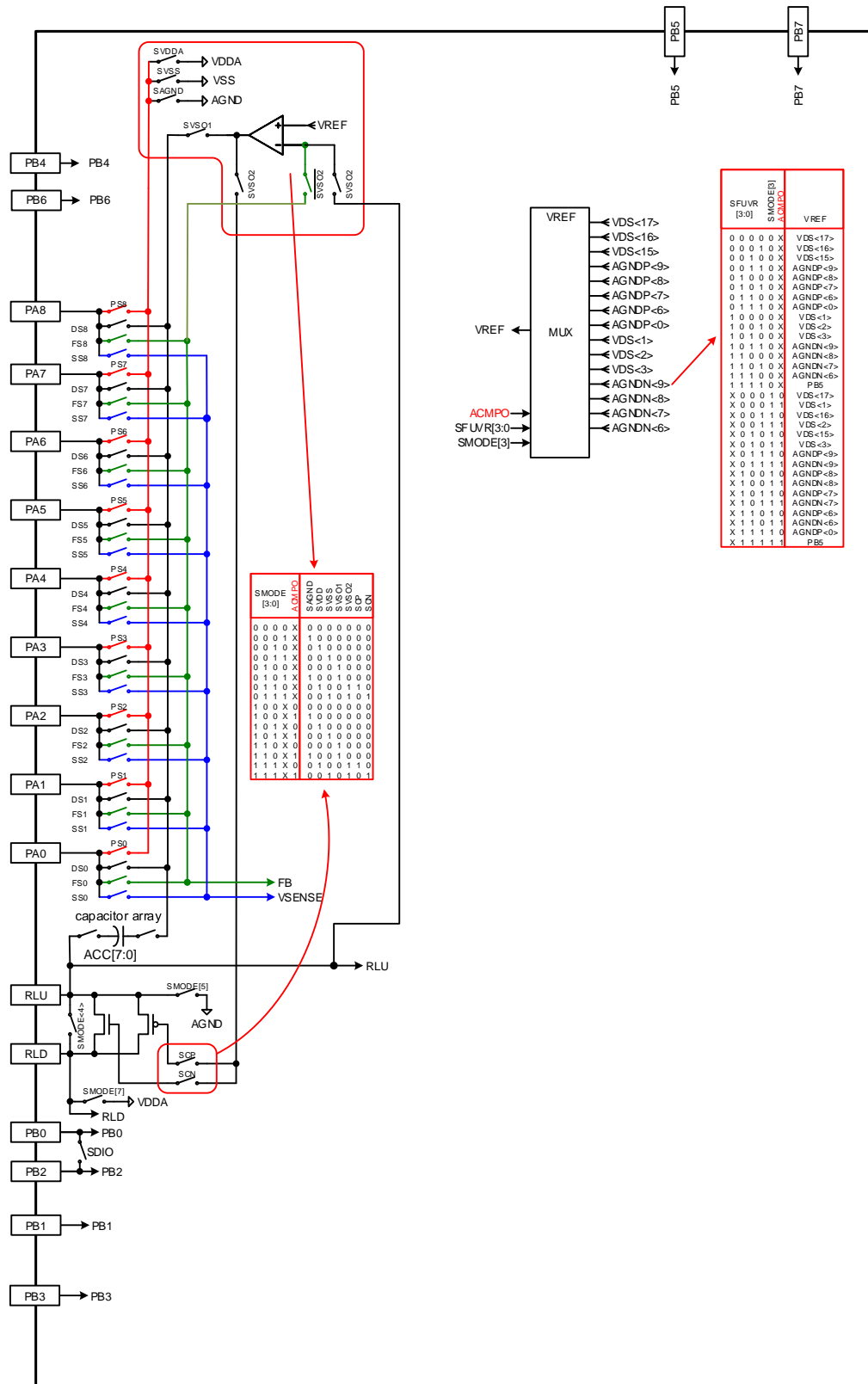


圖 11-1 Analog Input Network 方塊圖

11.2. Capacitor array 使用說明

Capacitor array 可做為 ACV 量測時的頻寬補償，其電容值如圖示。電容值大小由暫存器位元 ACC[7:0]控制。

$$capacitor\ array = ACC[7:0] \times 0.2pF$$

範例 1：

假設 ACC[7:0]=01010101b=85。

則總補償電容值：85*0.2 pF = 17 pF

範例 2：

假設 ACC[7:0]=01100011b=99。

則總補償電容值：99*0.2pF = 19.8 pF

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function

11.3. 暫存器說明- Multi-Function Network

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
42H	NET0	SDIO	SREFO	SFT1[1:0]		SFUVR[3:0]				0000 0000	uuuu uuuu	* * * * *
043H	NET1	SMODE[7:4]				SMODE[3:0]				0000 0000	uuuu uuuu	* * * * *
047H	PA98	-	-	-	-	PS8	DS8	FS8	SS8	0000 0000	uuuu uuuu	* * * * *
048H	PA76	PS7	DS7	FS7	SS7	PS6	DS6	FS6	SS6	0000 0000	uuuu uuuu	* * * * *
049H	PA54	PS5	DS5	FS5	SS5	PS4	DS4	FS4	SS4	0000 0000	uuuu uuuu	* * * * *
04AH	PA32	PS3	DS3	FS3	SS3	PS2	DS2	FS2	SS2	0000 0000	uuuu uuuu	* * * * *
04BH	PA10	PS1	DS1	FS1	SS1	PS0	DS0	FS0	SS0	0000 0000	uuuu uuuu	* * * * *
067H	ACC	Capacitor array								0000 0000	uuuu uuuu	* * * * *

表 11-1 Multi-Function Network 暫存器

PA98/PA76/PA54/PA32/PA10: 控制暫存器 (Only For HY17P68)

位元	PA98	PA76	PA54	PA32	PA10	描述
Bit7	-	PS7	PS5	PS3	PS1	PA<n>連接 Power 選擇控制位元。 (n=7,5,3,1) 1：連接。 0：斷開。
Bit6	-	DS7	DS5	DS3	DS1	PA<n>連接 OP3 輸出選擇控制位元。 (n=7,5,3,1) 1：連接。 0：斷開。
Bit5	-	FS7	FS5	FS3	FS1	PA<n>連接 Feedback 選擇控制位元。 (n=7,5,3,1) 1：連接。 0：斷開。
Bit4	-	SS7	SS5	SS3	SS1	PA<n>連接 Sense 端選擇控制位元。 (n=7,5,3,1) 1：連接。 0：斷開。
Bit3	PS8	PS6	PS4	PS2	PS0	PA<n>連接 Power 選擇控制位元。 (n=8,6,4,2,0) 1：連接。 0：斷開。
Bit2	DS8	DS6	DS4	DS2	DS0	PA<n>連接 OP3 輸出選擇控制位元。 (n=8,6,4,2,0) 1：連接。 0：斷開。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	PA98	PA76	PA54	PA32	PA10	描述
Bit1	FS8	FS6	FS4	FS2	FS0	PA<n>連接 Feedback 選擇控制位元。 (n=8,6,4,2,0) 1：連接。 0：斷開。
Bit0	SS8	SS6	SS4	SS2	SS0	PA<n>連接 Sense 端選擇控制位元。 (n=8,6,4,2,0) 1：連接。 0：斷開。

NET0: 量測網路設定控制暫存器 0

位元	名稱	描述																																				
Bit7	SDIO	PB0 與 PB2 短路控制位元 <0> Open。 <1> Short。																																				
Bit6	SREFO	REFO Buffer 的輸入源選擇控制 <0> 選擇內部 Band-gap Voltage Reference。(預設) <1> 選擇 PB4 接腳。																																				
Bit5~4	SFT1[1:0]	前置 Pre-filter 通道選擇控制 <table border="1" data-bbox="497 1131 1061 1377"> <thead> <tr> <th>SFT1[1:0]</th> <th>Pre-filter</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>100kΩ</td> </tr> <tr> <td>01</td> <td>10kΩ</td> </tr> <tr> <td>10</td> <td>0Ω ; Short</td> </tr> <tr> <td>11</td> <td>關閉；不經過前置 Pre-filter 通道</td> </tr> </tbody> </table>	SFT1[1:0]	Pre-filter	00	100k Ω	01	10k Ω	10	0 Ω ; Short	11	關閉；不經過前置 Pre-filter 通道																										
SFT1[1:0]	Pre-filter																																					
00	100k Ω																																					
01	10k Ω																																					
10	0 Ω ; Short																																					
11	關閉；不經過前置 Pre-filter 通道																																					
Bit3~0	SFUVR[3:0]	選擇參考電壓源(Only For HY17P68) <table border="1" data-bbox="497 1429 1465 1868"> <thead> <tr> <th>SFUVR[3:0]</th> <th>參考電壓源</th> <th>SFUVR[3:0]</th> <th>參考電壓源</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>VDSC<17></td> <td>1000</td> <td>VDSC<1></td> </tr> <tr> <td>0001</td> <td>VDSC<16></td> <td>1001</td> <td>VDSC<2></td> </tr> <tr> <td>0010</td> <td>VDSC<15></td> <td>1010</td> <td>VDSC<3></td> </tr> <tr> <td>0011</td> <td>AGNDP<9></td> <td>1011</td> <td>AGNDN<9></td> </tr> <tr> <td>0100</td> <td>AGNDP<8></td> <td>1100</td> <td>AGNDN<8></td> </tr> <tr> <td>0101</td> <td>AGNDP<7></td> <td>1101</td> <td>AGNDN<7></td> </tr> <tr> <td>0110</td> <td>AGNDP<6></td> <td>1110</td> <td>AGNDN<6></td> </tr> <tr> <td>0111</td> <td>AGNDP<0></td> <td>1111</td> <td>PB5</td> </tr> </tbody> </table>	SFUVR[3:0]	參考電壓源	SFUVR[3:0]	參考電壓源	0000	VDSC<17>	1000	VDSC<1>	0001	VDSC<16>	1001	VDSC<2>	0010	VDSC<15>	1010	VDSC<3>	0011	AGNDP<9>	1011	AGNDN<9>	0100	AGNDP<8>	1100	AGNDN<8>	0101	AGNDP<7>	1101	AGNDN<7>	0110	AGNDP<6>	1110	AGNDN<6>	0111	AGNDP<0>	1111	PB5
SFUVR[3:0]	參考電壓源	SFUVR[3:0]	參考電壓源																																			
0000	VDSC<17>	1000	VDSC<1>																																			
0001	VDSC<16>	1001	VDSC<2>																																			
0010	VDSC<15>	1010	VDSC<3>																																			
0011	AGNDP<9>	1011	AGNDN<9>																																			
0100	AGNDP<8>	1100	AGNDN<8>																																			
0101	AGNDP<7>	1101	AGNDN<7>																																			
0110	AGNDP<6>	1110	AGNDN<6>																																			
0111	AGNDP<0>	1111	PB5																																			

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

NET1: 量測網路設定控制暫存器 1 (Only For HY17P68)

位元	名稱	描述																																																																																																																																																									
Bit7	SMODE[7]	RLD 連接至 VDDA 控制位元。 <0> Open。 <1> Short。																																																																																																																																																									
Bit5	SMODE[5]	RLU 與 AGND 短路控制位元。 <0> Open。 <1> Short。																																																																																																																																																									
Bit4	SMODE[4]	RLU 與 RLD 短路控制位元。 <0> Open。 <1> Short。																																																																																																																																																									
Bit3~0	SMODE[3:0]	類比電壓/電流輸出控制位元 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>SMODE [3:0]</th> <th>ACMPO</th> <th>SAGND</th> <th>SVDD</th> <th>SVSS</th> <th>SVSO1</th> <th>SVSO2</th> <th>SCP</th> <th>SON</th> </tr> </thead> <tbody> <tr><td>0 0 0 0</td><td>X</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 0 0 1</td><td>X</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 0 1 0</td><td>X</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 0 1 1</td><td>X</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 1 0 0</td><td>X</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 1 0 1</td><td>X</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0 1 1 0</td><td>X</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>0 1 1 1</td><td>X</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1 0 0 X</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 0 0 X</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 0 1 X</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 0 1 X</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 1 0 X</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 1 0 X</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1 1 1 X</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>1 1 1 X</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> </tbody> </table>	SMODE [3:0]	ACMPO	SAGND	SVDD	SVSS	SVSO1	SVSO2	SCP	SON	0 0 0 0	X	0	0	0	0	0	0	0	0 0 0 1	X	1	0	0	0	0	0	0	0 0 1 0	X	0	1	0	0	0	0	0	0 0 1 1	X	0	0	1	0	0	0	0	0 1 0 0	X	0	0	0	1	0	0	0	0 1 0 1	X	1	0	0	1	0	0	0	0 1 1 0	X	0	1	0	0	1	1	0	0 1 1 1	X	0	0	1	0	1	0	1	1 0 0 X	0	0	0	0	0	0	0	0	1 0 0 X	1	1	0	0	0	0	0	0	1 0 1 X	0	0	1	0	0	0	0	0	1 0 1 X	1	0	0	1	0	0	0	0	1 1 0 X	0	0	0	1	0	0	0	0	1 1 0 X	1	1	0	0	1	0	0	0	1 1 1 X	0	0	1	0	0	1	1	0	1 1 1 X	1	0	0	1	0	1	0	1
SMODE [3:0]	ACMPO	SAGND	SVDD	SVSS	SVSO1	SVSO2	SCP	SON																																																																																																																																																			
0 0 0 0	X	0	0	0	0	0	0	0																																																																																																																																																			
0 0 0 1	X	1	0	0	0	0	0	0																																																																																																																																																			
0 0 1 0	X	0	1	0	0	0	0	0																																																																																																																																																			
0 0 1 1	X	0	0	1	0	0	0	0																																																																																																																																																			
0 1 0 0	X	0	0	0	1	0	0	0																																																																																																																																																			
0 1 0 1	X	1	0	0	1	0	0	0																																																																																																																																																			
0 1 1 0	X	0	1	0	0	1	1	0																																																																																																																																																			
0 1 1 1	X	0	0	1	0	1	0	1																																																																																																																																																			
1 0 0 X	0	0	0	0	0	0	0	0																																																																																																																																																			
1 0 0 X	1	1	0	0	0	0	0	0																																																																																																																																																			
1 0 1 X	0	0	1	0	0	0	0	0																																																																																																																																																			
1 0 1 X	1	0	0	1	0	0	0	0																																																																																																																																																			
1 1 0 X	0	0	0	1	0	0	0	0																																																																																																																																																			
1 1 0 X	1	1	0	0	1	0	0	0																																																																																																																																																			
1 1 1 X	0	0	1	0	0	1	1	0																																																																																																																																																			
1 1 1 X	1	0	0	1	0	1	0	1																																																																																																																																																			

12. 類比數位轉換器 $\Sigma\Delta$ ADC

$\Sigma\Delta$ ADC 為高解析度超取樣和差型類比數位轉換器(Over Sampling Sigma Delta Analog-to-Digital Converter) · 具有 24 位元的輸出 · 其包含多功能的輸入多工器、輸入緩衝器(Input Buffer)與前置低雜訊放大器(PGA, Programmable Gain Amplifier) · $\Sigma\Delta$ 調變器 ($\Sigma\Delta$ AD, Sigma Delta Modulator) · 梳狀濾波器(Comb Filter)等 4 部分 ·

- ◆ 多功能的輸入多工器
可切換選擇多組不同的輸入通道,單一晶片可做多種量測
輸入通道可做短路, 消除 ADC 的零點偏移
內置溫度感測電路輸出電壓
- ◆ $\Sigma\Delta$ 調變器
可調整輸入電壓放大倍率 · 倍率為 1/2~8 倍
可選擇參考電壓的倍率為 1 或 1/2
4 位元的直流輸入偏壓設定
- ◆ 梳狀濾波器(Comb filter)
可調整 OSR(Over Sampling Ratio)= 32~61440
支援 2nd + 3rd 架構
產生中斷事件

$\Sigma\Delta$ ADC 暫存器摘要 :

AD1CN0	ENAD1, ENCH[0], ENINXCH[0], VREGN, OSR[2:0], CMFR
AD1CN1	ENACM, VCMS, VCINS, TPSCP, TPSCH, ADGN[2:0]
AD1CN2	FilterN[1:0], DAFM[0], DCSET[3:0]
AD1CN3	SAD1FP[3:0], SAD1FN[2:0]
AD1CN4	AD1RHBUF, AD1RLBUF, AD1IPBUF, AD1INBUF, INX, VRIS, INIS
AD1CN5	SAD1RH[2:0], SAD1RL[2:0], SAD1I[1:0]

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

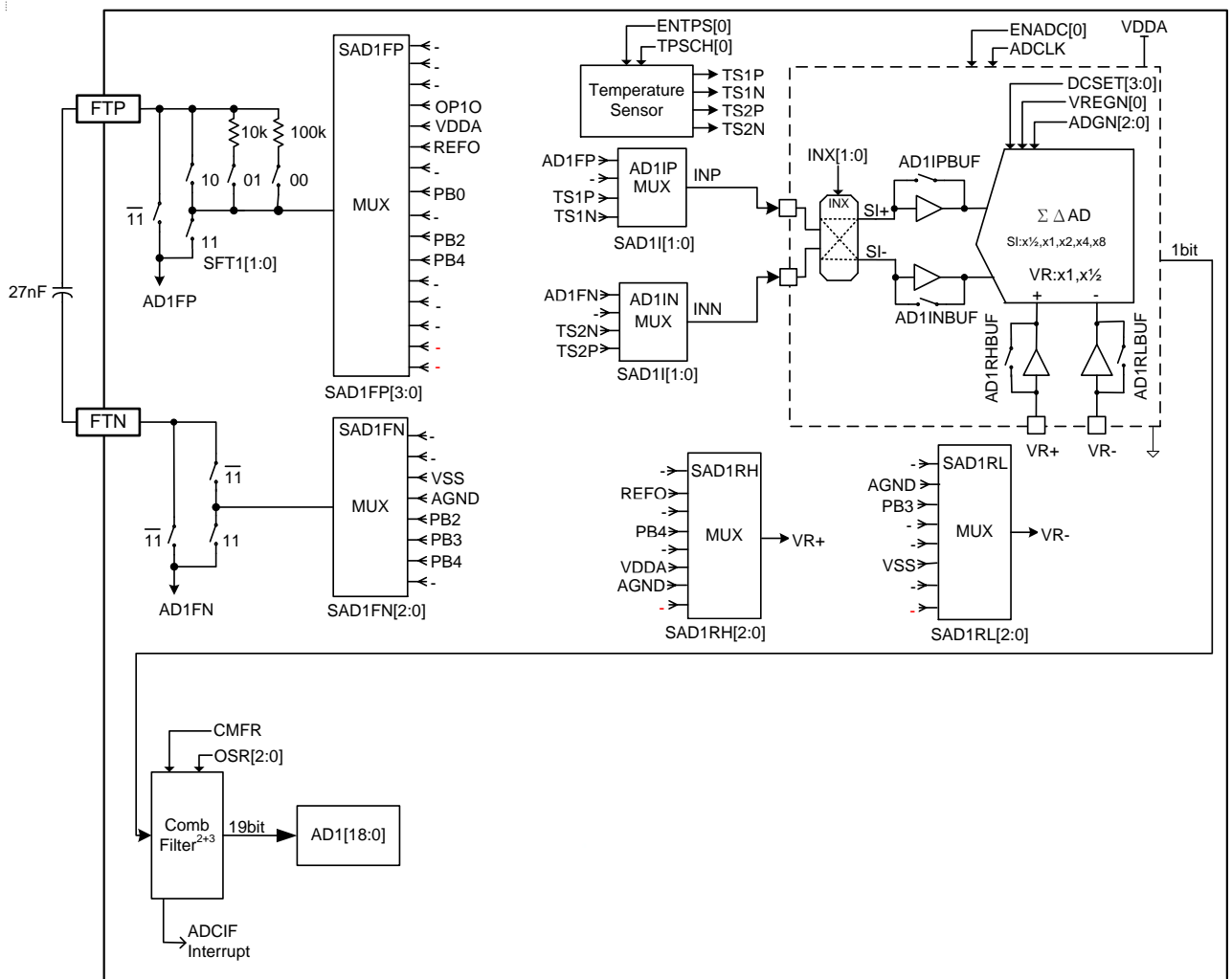


圖 12-1a HY17P60B $\Sigma\Delta$ ADC 方塊圖

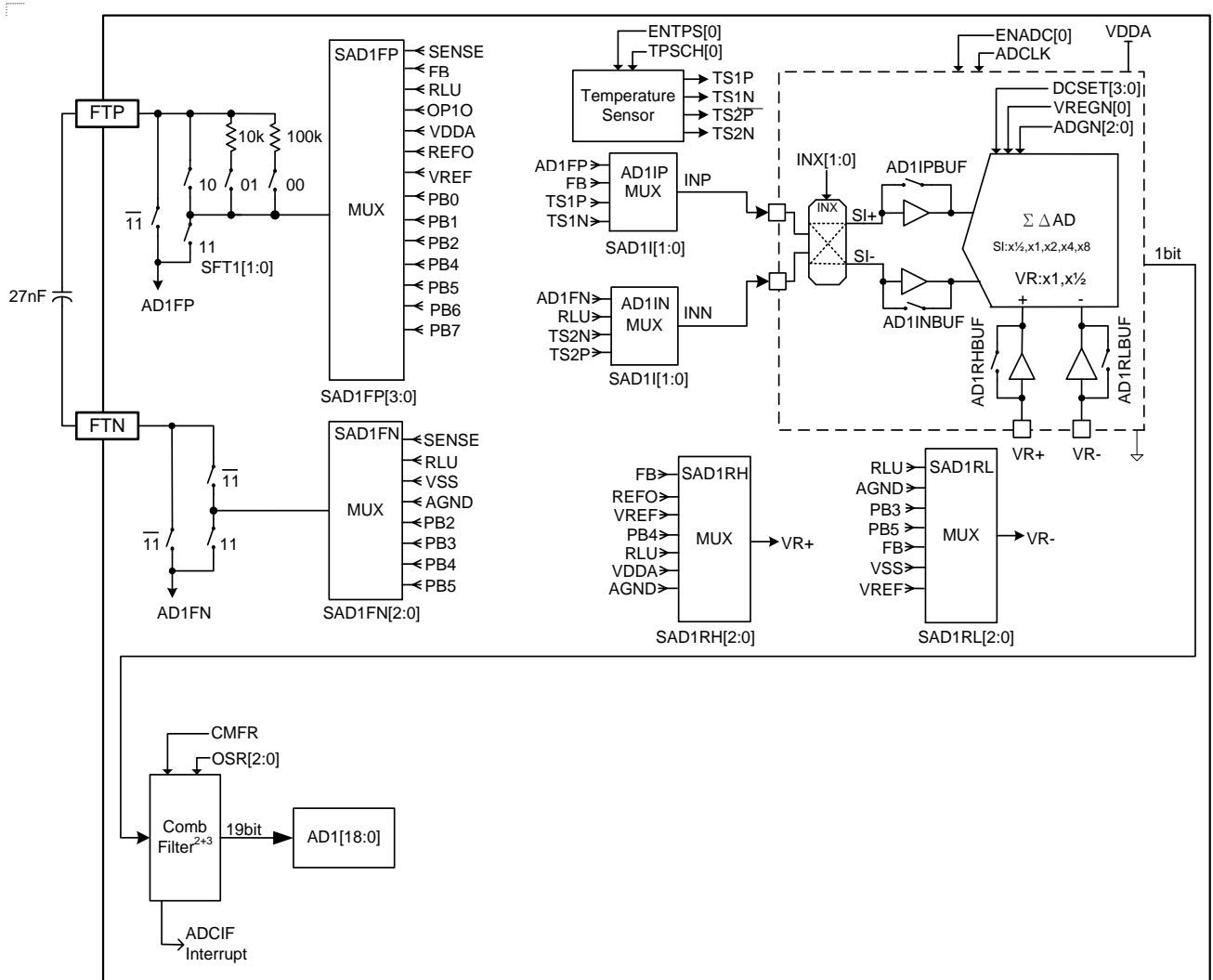


圖 12-1b HY17P68 $\Sigma\Delta$ ADC 方塊圖

12.1. $\Sigma\Delta$ ADC 使用說明

12.1.1. $\Sigma\Delta$ ADC 初始化設置

12.1.1.1. 工作頻率配置方式

$\Sigma\Delta$ ADC 的取樣頻率可經由取樣頻率選擇器 ADCCK[0]設置 $\Sigma\Delta$ ADC 的工作頻率由 DHS_CK 提供，其最高取樣頻率不可大於 1MHz。較快的取樣頻率可在相同的輸出速度下得到較好的解析度，但其輸入阻抗也會降低(參考: 12.2 類比通道輸入特性)。當 DHS_CK 頻率超過最大允許值時則必須透過取樣頻率預除頻器 DADC[1:0]進行頻率調整。

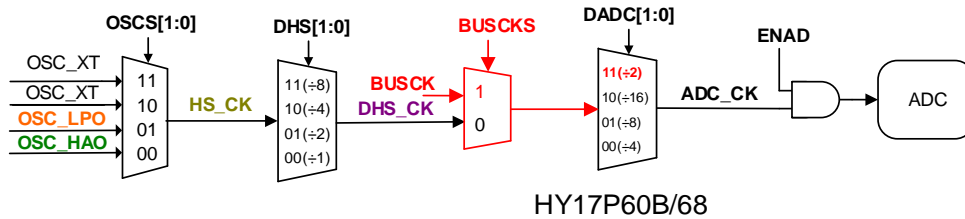


圖 12-2 $\Sigma\Delta$ ADC 工作頻率方塊圖

12.1.1.2. 多功能的輸入多工器配置方式

$\Sigma\Delta$ ADC 採用二階的 $\Sigma\Delta$ 調變器，其待測訊號及參考電壓都可經由已下設置進行倍率及偏壓調整。

- ΔVR_{\pm} 倍率調整器 VREGN[0]設置<1>時，會將參考電壓的信號進行 1/2 倍率的調整也因會改變輸入信號的 $\Delta SI_{\pm} = (SI+ - SI-)$ 與 $\Delta VR_{\pm} = (VR+ - VR-)$ 的比值；設置<0>則進行 1 倍調整。
- 輸入信號經倍率調整器 ADGN[2:0]的設置，最大可達 8 倍的信號放大倍率，如表 12-1(a)。
- 輸入信號 SI_{\pm} 透過直流輸入偏壓調整器 DCSET[3:0]，可調整輸入信號零點位置以增加量測範圍。偏壓方式採加權參考信號 VR_{\pm} 的倍率值，如表 12-1(b)。
- 信號測量時，需注意外部輸入信號阻抗與 ADC 匹配問題。詳細說明請參見 12.2 類比通道輸入特性。

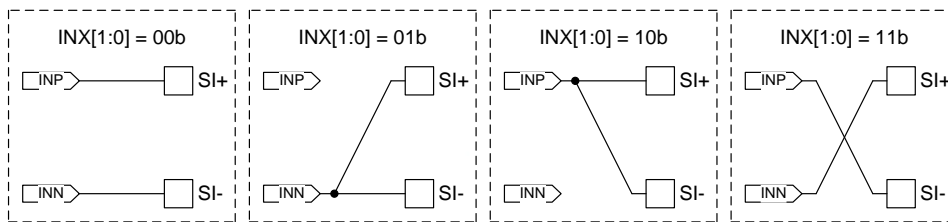


圖 12-3 INX 輸入信號轉置器四種組合方式

設置 輸入	ADGN[2:0]							
	000	001	010	011	100	101	110	111
AD Gain	RSVD	x1/2	x1	x2	x4	x8	RSVD	RSVD

表 12-1 (a)ADGN[2:0]放大倍率配置表

設置 輸入	DCSET[3:0]							
	0000	0001	0010	0011	0100	0101	0110	0111
SI_{\pm}	+0	+1/8 * Vref	+2/8 * Vref	+3/8 * Vref	+4/8 * Vref	+5/8 * Vref	+6/8 * Vref	+7/8 * Vref
設置 輸入	DCSET[3:0]							
	1000	1001	1010	1011	1100	1101	1110	1111
SI_{\pm}	-0	-1/8 * Vref	-2/8 * Vref	-3/8 * Vref	-4/8 * Vref	-5/8 * Vref	-6/8 * Vref	-7/8 * Vref

單位：VR $_{\pm}$

表 12-1 (b) SI_{\pm} 輸入信號加權參考電壓倍率一覽表

$\Sigma\Delta$ 調變器經前置 PGA 及調變器本身的倍率偏壓調整後，其等效的待測訊號 ΔSI_I 與等效的參考電壓 ΔVR_I 的計算公式分別如下：

式 12-1

$$\Delta SI_I = PGAGN \times ADGN \times \Delta SI_{\pm} + (DCSET \times \Delta VR_{\pm})$$

式 12 -2

$$\Delta VR_I = VREGN \times VR \pm$$

必須注意，為了使 $\Sigma\Delta$ 調變器輸出得到較高的解析度及線性度，故等效的參考電壓 ΔVR_I 建議落在 $\Delta VR_I=0.8V\sim 1.2V$ ，而等效的待測訊號 ΔSI_I 則操作在 $\Delta SI_I=\pm 0.9 \times \Delta VR_I$ 之間。

12.1.1.3. 梳狀濾波器 Comb Filter 設置方式

$\Sigma\Delta$ 調變器輸出 1-bit 資料至二階梳狀濾波器 Comb Filter，再由 Comb Filter 轉成 24-bit 的數值存放於 AD1[23:0]暫存器。AD1[23:0]資料的更新速率即為 $\Sigma\Delta$ ADC 的輸出速率，計算方式為 $\Sigma\Delta$ ADC 取樣頻率與 $\Sigma\Delta$ ADC 輸出速率頻率比值， $\Sigma\Delta$ ADC 輸出速率頻率又稱為 OSR (Over Sampling Ratio)。

所以 $\Sigma\Delta$ ADC 輸出速率為 $ADC_CK \div OSR$ ，而 OSR 數值可透過 OSR[2:0]設置以產生不同的 $\Sigma\Delta$ ADC 輸出轉換頻率，如表 12-1(c)。

設置 ADC_CK	OSR[2:0]							
	32	64	128	256	7680	15360	30720	61440
1228.8k	38400	19200	9600	4800	160	80	40	20
614.4k	19200	9600	4800	2400	80	40	20	10

表 12-1 (c) $\Sigma\Delta$ ADC 超取樣頻率配置簡表

AD1[23:0]分別由 AD1DATAU[7:0]、AD1DATAH[7:0]及 AD1DATAL[7:0]組成，其用於存放 Comb Filter 輸出的 24-bit 資料。Comb Filter 的數據格式組成分如所示。

+FSR/-FSR：正相與負相最大量測範圍(實際最大值請參考 OSR[2:0]說明)

	等效待測訊號	AD1[23:0]	
		十六進制	二進制
兩極性輸出 二補數格式	ΔVR_I	7FFFFFF	0111-1111 1111-1111 1111-1111
	$\Delta VR_I \times \frac{1}{2^{19}}$	000001	0000-0000 0000-0000 0000-0001
	0	000000	0000-0000 0000-0000 0000-0000
	$-\Delta VR_I \times \frac{1}{2^{19}}$	800000	1000-0000 0000-0000 0000-0000
	$-\Delta VR_I$	FFFFFFF	1111-1111 1111-1111 1111-1111

表 12-2 AD1[23:0]與輸入信號關係表

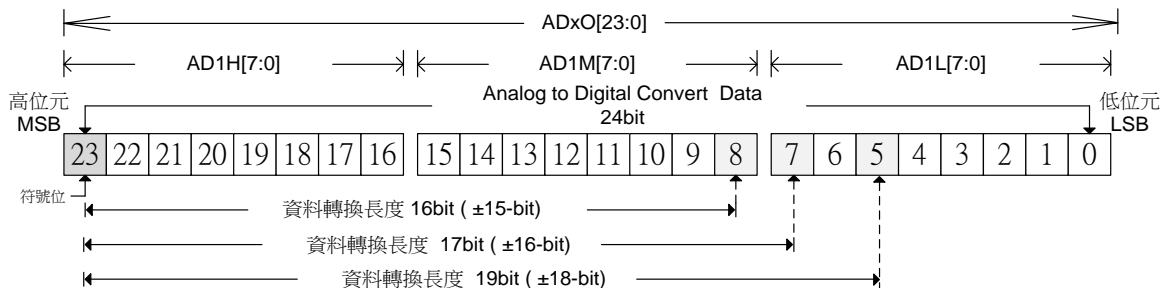


圖 12-4 AD1[23:0]解析度示意圖

12.1.1.4. ADC 使用注意說明

- 當啟動 ADC 時，必須設定 ADC Common Voltage，可以選擇 VCMS=0b(ACM=VDDA/2)或是 VCMS=1b(ACM=1.2V)。
- 如果啟動內部 VDDA 穩壓時，除 ENLDO=1b，還需要啟動 LDOPL=1b，才能正確穩壓。
- LDOPL bit 與 VCMS bit 有連動關係。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

如果 LDOPL=1b，則 VCMS 可以選擇 VCMS=0b(ACM=VDDA/2)，或 VCMS=1b(ACM=1.2V)使用；
如果 LDOPL=0b，則 VCMS 只可以選擇 VCMS=1b(ACM=1.2V)使用。

- 如果 VDDA 為外灌電壓模式時，則須設定 ENLDO=0b 關閉 LDO，切換 LDOM=00b=high impedance，才可由外部輸入電壓。如果設定了 LDOPL=0b，則可以關閉 pull down 電阻達省電效果。因此在設定 LDOPL=0b 之後，則需要設定 ADC Common Voltage，VCMS=1b(ACM=1.2V)。

12.2. 類比通道輸入特性

$\Sigma\Delta$ ADC 是使用切換式電容線路來進行類比訊號處理，當輸入緩衝器不使用時為了保證取樣電容的電壓可以得到正確的值，輸入信號的最大輸出阻抗必須受到限制，而且會與 $\Sigma\Delta$ ADC 的取樣頻率及信號倍率選擇有相互牽制的關係。

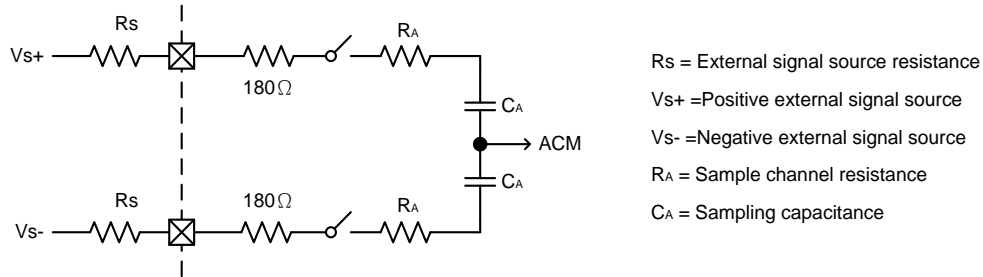


圖 12-5 AIx 輸入電容與阻抗模組

由圖 12-5 可知，當輸入信號不經緩衝器直接輸入時必須進一步考慮輸入信號內阻 R_s 與 $\Sigma\Delta$ ADC 的取樣頻率 ADC_CK 及寄生電阻 R_A 、電容 C_A 的效應。相關的計算公式如下：

式 12-3

$$t_s > (R_s + R_A + 180\Omega) \times C_A \times [\ln(2^{ENOB} \times Gain) + 2]$$

t_s : $\Sigma\Delta$ ADC 最短取樣時間

ENOB : 期望得到 $\Sigma\Delta$ ADC 的有效位數

Gain : ($\Sigma\Delta$ AD Gain)

式 12-4

$$F_s = \frac{1}{2 \times t_s}$$

F_s : $\Sigma\Delta$ ADC 最短取樣頻率

由於 $\Sigma\Delta$ ADC 組成包含 PGA 與 $\Sigma\Delta$ AD，此兩部分在設計上存在各自的 R_A 與 C_A 值，而最短取樣時間 t_s 的計算是依直接與輸入信號匹配的部分來考量。

$\Sigma\Delta$ AD Gain	C_A	R_A
x1/2		
x1	0.5pF	10k Ω
x2	1pF	10k Ω
x4	2pF	10k Ω
x8	4pF	5k Ω

表 12-3(a) $\Sigma\Delta$ ADC Gain 與 R_A 及 C_A 關係表

VR Gain	C_A	R_A
x1/2	0.25pF	10k Ω
X1	0.5pF	10 kohm

表 12-3(b) VR Gain 與 R_A 及 C_A 關係表

$\Sigma\Delta$ ADC 主要應用是要量測低頻的訊號，但在真實世界裡待測訊號會含有許多高頻的雜訊，根據訊號取樣原理超過取樣頻率的高頻雜訊經過取樣後會產生零點飄移及低頻雜訊，進而造成量測的誤差。因此我們建議在晶片差動待測訊號及參考電壓端加上 10nF~100nF 的濾波電容以加強量測的準確性。

12.3. 絕對溫度感測器,TPS

絕對溫度感測器由二極體(BJT)組成，其電壓信號對溫度的變化為一通過 0K 曲線，其具以下特色

- 溫度傳感器在環境溫度為 0K 時其輸出的電壓值 $V_{TPS@0K} = 0V$
- 透過測量方式可使得類比數位轉換器 ADC 的偏移電壓 ($V_{ADC-OFFSET}$) 與 BJT 之不對稱性($IS1 \neq IS2$) 自動抵銷。
- 校正溫度僅需單點校正。

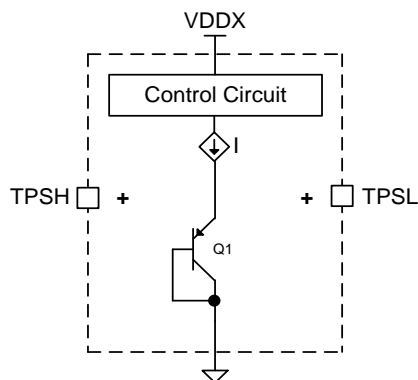


圖 12-6 絕對溫度感測器應用方塊圖

12.3.1. TPS 初始化設置與計算方式

$\Sigma\Delta$ ADC 啟用時，TPS 的功能隨即被自動啟用。

輸入信號選擇器 INP[1:0]與 INN[1:0]，設置 INP=10b、INN=10b 測量電壓信號 V_{TPS0} ，而設置 INP=11b、INN=11b 測量電壓信號 V_{TPS1} 。建議在做 Chopper 的 Offset 扣除時，TPSCH 控制位元設置要不同，如量測 V_{TPS0} 時 TPSCH=0b，則量測 V_{TPS1} 時 TPSCH=1b。

在同一溫度 $T_A(^{\circ}C)$ 下， $\Sigma\Delta$ ADC 測量得到 V_{TPS0} 與 V_{TPS1} 的數值後，將兩數相加並取平均值即可求得在溫度 T_A 下測得 TPS 相對應的電壓值 $V_{TPS@T_A}$ 。

TPS 的輸出電壓 V_{TPS} 對溫度變化為一線性曲線，故可推導得出其增益值 G_{TPS} (或稱斜率)。

式 12-5 TPS 增益公式

$$G_{\text{TPS}} = \frac{V_{\text{TPS}@T_A} - V_{\text{TPS}@0K}}{(273.15 + T_{\text{offset}} + T_A) - (0)} = \frac{V_{\text{TPS}@T_A}}{289.15 + T_A}$$

12.3.2. TPS 範例說明

- (1) 設定 INP=0011b=TS1、INN=0011b=TS1、AD1CN5[TPSCH]=1b、AD1CN5[ENTPS]=1b、ADC 量測得到一個數位碼 V_{TPS0Code} 。
- (2) 設定 INP=0010b=TS0、INN=0010b=TS0、AD1CN5[TPSCH]=0b、AD1CN5[ENTPS]=1b、ADC 量測得到一個數位碼 V_{TPS1Code} 。
- (3) 計算 $V_{\text{TPSCode}} = (V_{\text{TPS0Code}} + V_{\text{TPS1Code}}) / 2$ 。此動作可消除 Temperature Sensor 的 Offset。
- (4) 假設在 25°C 校正一點，可得到 $V_{\text{TPSCode@25}^\circ\text{C}}$ 。因為 Temperature Sensor 本身有一位準偏移，所以會加入一偏移量，得到溫度的曲線斜率 G 如下：

$$G = \frac{V_{\text{TPS Code@25}^\circ\text{C}}}{25 + 273.15 + T_{\text{OS}}} \quad \text{, 其中 } T_{\text{OS}} \text{ 為偏移量, 約為 } 11\text{K} \text{。}$$

- (5) 假設待測溫度為 $T_x^\circ\text{C}$ ，則可得到：

$$T_x = \frac{V_{\text{TPS Code@}T_x^\circ\text{C}}}{G} - [273.15 + T_{\text{OS}}] \quad ^\circ\text{C}$$

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣADC/Low Noise OPAMP & DMM Function

12.4. 暫存器說明-ΣADC

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE		ADIE						0000 0000	0uuu uuuu	*,*,*,*,*,*,*,*
026H	INTF0	-		ADIF						.000 0000	.uuu uuuu	*,*,*,*,*,*,*,*
034H	PWRCN2	ENPUMP	VGGS	CHP_CKS[1:0]	ENFIR	LDOPL	ENTPS	-		0000 0000	uuuu uuuu	*,*,*,*,*,*,*,*
03BH	AD1CN0	ENAD1	ENCH	ENINXCH	VREGN	OSR[2:0]			CMFR	000. 0000	uuu. uuuu	*,*,*,*,*,*,*,*
03CH	AD1CN1	ENACM	VCMS	VCINS	TPSCH	TPSCP	ADGN[2:0]			xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*
03DH	AD1CN2	FilterN[1:0]		-	DAFM	DCSET[3:0]				xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*
03EH	AD1CN3	SAD1FP[3:0]			-	SAD1FN[2:0]				xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*
03FH	AD1CN4	AD1RHBUF	AD1RLBUF	AD1PBUF	AD1NBUF	INX[1:0]		VRIS	INIS	0000 0000	uuuu uuuu	*,*,*,*,*,*,*,*
040H	AD1CN5	SAD1RH[2:0]			SAD1RL[2:0]		SAD1I[1:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*,*,*
063H	AD1DATAU	AD1[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
064H	AD1DATAH	AD1[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
065H	AD1DATAL	AD1[2:0]		-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r

表 12-1 ΣADC 暫存器

INTE0/INTF0: 詳見 中斷,Interrupt 章節

PWRCN2: 電源系統控制暫存器 2

位元	名稱	描述										
Bit7	ENPUMP	啟動昇壓穩壓電源(VGG)控制 (Only For HY17P68) <0> 關閉(預設) <1> 啟動 ※啟動昇壓時·VGG 接腳必須外加電容·否則晶片會較大耗電流 ※啟動昇壓時·必須開啟 ADC(ENAD1=1)										
Bit6	VGGS	VGG 昇壓啟動選擇 (Only For HY17P68) <0> VGG=VDD(預設) <1> 啟動 VGG 昇壓功能·VGG≈2*VDD·ENPUMP 啟動後才有效。										
Bit5~4	CHP_CKS[1:0]	ADC chop clock frequency select <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>CHP_CKS[1:0]</th> <th>設定</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>divdie by 128(預設)·在 DC 量測建議設置</td> </tr> <tr> <td>01</td> <td>divide by 16</td> </tr> <tr> <td>10</td> <td>divide by 8</td> </tr> <tr> <td>11</td> <td>不做 chop·在 AC 量測建議設置</td> </tr> </tbody> </table>	CHP_CKS[1:0]	設定	00	divdie by 128(預設)·在 DC 量測建議設置	01	divide by 16	10	divide by 8	11	不做 chop·在 AC 量測建議設置
CHP_CKS[1:0]	設定											
00	divdie by 128(預設)·在 DC 量測建議設置											
01	divide by 16											
10	divide by 8											
11	不做 chop·在 AC 量測建議設置											
Bit2	LDOPL	內部 250kΩ電阻下拉開關 <0>關閉 (預設) <1>啟用·使用內部 LDO 輸出·務必使 LDOPL 設為 1·否則結果會不如預期。										
Bit1	ENTPS	內部 TPS 啟用控制 <0> 關閉 <1> 啟用·需設置相對的 ADC 網路										

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

AD1CN0: Σ ADC 控制暫存器 0

位元	名稱	描述																																													
Bit7	ENAD1	Σ ADC 啟用控制器 <0> 關閉 <1> 啟用																																													
Bit6	ENCH[0]	ADC Chopper 控制器 <0> 關閉 (預設) <1> 啟用。 Note: Chopper result: 1 bit output XOR chopper clock. 必須先設定 ENINXCH，最後再開啟 ENCH.																																													
Bit5	ENINXCH[0]	控制 ADC 輸入端 INX[1:0]自動切換開關 <0> 不啟動, INX 維持原本使用者設定 (預設) <1> 啟動自動切換; 分別控制 INX[1:0]=00b 與 INX[1:0]=11b 輪流切換。																																													
Bit4	VREGN	VR \pm 倍率調整器 <0> x1 <1> x1/2																																													
Bit3~1	OSR[2:0]	<p>ΣADC 超取樣率除頻器</p> <table border="1"> <thead> <tr> <th>OSR[2:0]</th> <th>OSR1</th> <th>Comb filter Order</th> <th>+Max</th> <th>-Min</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>32</td> <td>3rd</td> <td>3FFFFH</td> <td>40000H</td> </tr> <tr> <td>001</td> <td>64</td> <td>3rd</td> <td>3FFFFH</td> <td>40000H</td> </tr> <tr> <td>010</td> <td>128</td> <td>3rd</td> <td>3FFFFH</td> <td>40000H</td> </tr> <tr> <td>011</td> <td>256</td> <td>3rd</td> <td>3FFFFH</td> <td>40000H</td> </tr> <tr> <td>100</td> <td>7680</td> <td>2nd</td> <td>38401H</td> <td>47C00H</td> </tr> <tr> <td>101</td> <td>15360</td> <td>2nd</td> <td>38401H</td> <td>47C00H</td> </tr> <tr> <td>110</td> <td>30720</td> <td>2nd</td> <td>38401H</td> <td>47C00H</td> </tr> <tr> <td>111</td> <td>61440</td> <td>2nd</td> <td>38401H</td> <td>47C00H</td> </tr> </tbody> </table> <p>※ 當 OSR1 為 32 時，不能開啟 ADC Chopper 控制 ※ 不同 OSR 設定時 ADC 輸出碼之最大值(Comb Filter Gain Factor)也會有所差異，如上表:</p>	OSR[2:0]	OSR1	Comb filter Order	+Max	-Min	000	32	3rd	3FFFFH	40000H	001	64	3rd	3FFFFH	40000H	010	128	3rd	3FFFFH	40000H	011	256	3rd	3FFFFH	40000H	100	7680	2nd	38401H	47C00H	101	15360	2nd	38401H	47C00H	110	30720	2nd	38401H	47C00H	111	61440	2nd	38401H	47C00H
OSR[2:0]	OSR1	Comb filter Order	+Max	-Min																																											
000	32	3rd	3FFFFH	40000H																																											
001	64	3rd	3FFFFH	40000H																																											
010	128	3rd	3FFFFH	40000H																																											
011	256	3rd	3FFFFH	40000H																																											
100	7680	2nd	38401H	47C00H																																											
101	15360	2nd	38401H	47C00H																																											
110	30720	2nd	38401H	47C00H																																											
111	61440	2nd	38401H	47C00H																																											
Bit0	CMFR	Σ ADC 與梳狀濾波器重置控制器 <0> 不重置 <1> 重置;寫入動作即發生重置·重置後硬體會依照 Comb filter Order 自動放棄 1~2 次 AD 轉換																																													

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

AD1CN1: Σ ADC 控制暫存器 1

位元	名稱	描述																				
Bit7	ENACM	ADC Common Mode Voltage <0> 關閉。 <1> 啟用。																				
Bit6	VCMS	VCM 的 buffer 選擇控制位元 <0>經過 ADC 內部的 buffer。 <1>經過 ADC 外部的 buffer(可接 PAD)。																				
Bit5	VCINS	ADC Common Voltage(ACM). <0> 1.2V。 <1> VDDA/2，同時須將 LDOPL 置為"1"。																				
Bit4	TPSCH	TPS 輸出電壓反向控制 <0> 正常 <1> 反向																				
Bit3	TPSCP	TPS Chopper 控制器 <0> 關閉。 <1> 啟用。																				
Bit2~0	ADGN[2:0]	AD 倍率調整器 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>ADGN[2:0]</th> <th>Gain</th> <th>ADGN[2:0]</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>RSVD</td> <td>100</td> <td>x4</td> </tr> <tr> <td>001</td> <td>x1/2</td> <td>101</td> <td>x8</td> </tr> <tr> <td>010</td> <td>x1</td> <td>110</td> <td>RSVD</td> </tr> <tr> <td>011</td> <td>x2</td> <td>111</td> <td>RSVD</td> </tr> </tbody> </table>	ADGN[2:0]	Gain	ADGN[2:0]	Gain	000	RSVD	100	x4	001	x1/2	101	x8	010	x1	110	RSVD	011	x2	111	RSVD
ADGN[2:0]	Gain	ADGN[2:0]	Gain																			
000	RSVD	100	x4																			
001	x1/2	101	x8																			
010	x1	110	RSVD																			
011	x2	111	RSVD																			

AD1CN2: Σ ADC 控制暫存器 2

位元	名稱	描述										
Bit7~6	FilterN[1:0]	ADC 通道切換後延遲設定 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>FilterN[1:0]</th> <th>延遲設定</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>通道切換後，自動延遲 64* ADC Clock 時間</td> </tr> <tr> <td>01</td> <td>通道切換後，自動延遲 128* ADC Clock 時間</td> </tr> <tr> <td>10</td> <td>通道切換後，自動延遲 256* ADC Clock 時間</td> </tr> <tr> <td>11</td> <td>通道切換後，自動延遲 512* ADC Clock 時間</td> </tr> </tbody> </table>	FilterN[1:0]	延遲設定	00	通道切換後，自動延遲 64* ADC Clock 時間	01	通道切換後，自動延遲 128* ADC Clock 時間	10	通道切換後，自動延遲 256* ADC Clock 時間	11	通道切換後，自動延遲 512* ADC Clock 時間
FilterN[1:0]	延遲設定											
00	通道切換後，自動延遲 64* ADC Clock 時間											
01	通道切換後，自動延遲 128* ADC Clock 時間											
10	通道切換後，自動延遲 256* ADC Clock 時間											
11	通道切換後，自動延遲 512* ADC Clock 時間											
Bit4	DAFM[0]	Comb filter 輸出資料格式。 <0> 正常資料輸出 (預設) <1> Chopper Result 資料輸出. $(ADC1 + (ADC2))/2$ ，下一筆則為: $(ADC2 + ADC3)/2$...依此類推。										

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

Bit3~0	DCSET[3:0]	SI±偏壓調整器			
		DCSET[3:0]	Offset	DCSET[3:0]	Offset
		0000	+0*(REFP – REFN)	1000	-0*(REFP – REFN)
		0001	+1/8*(REFP – REFN)	1001	-1/8*(REFP – REFN)
		0010	+2/8*(REFP – REFN)	1010	-2/8*(REFP – REFN)
		0011	+3/8*(REFP – REFN)	1011	-3/8*(REFP – REFN)
		0100	+4/8*(REFP – REFN)	1100	-4/8*(REFP – REFN)
		0101	+5/8*(REFP – REFN)	1101	-5/8*(REFP – REFN)
		0110	+6/8*(REFP – REFN)	1110	-6/8*(REFP – REFN)
		0111	+7/8*(REFP – REFN)	1111	-7/8*(REFP – REFN)

AD1CN3: Σ ADC 控制暫存器 3

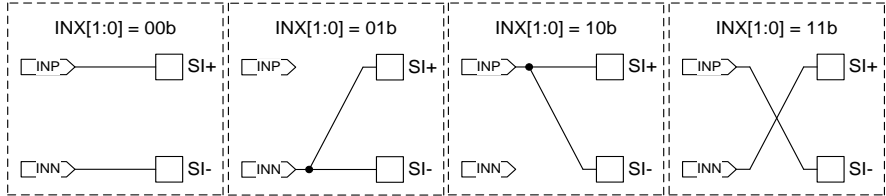
位元	名稱	描述																																				
Bit7~4	SAD1FP[3:0]	HY17P60B : Pre-Filter 正端輸入選擇控制位元																																				
		<table border="1"> <thead> <tr> <th>SAD1FP[3:0]</th> <th>Filter 正端輸入</th> <th>SAD1FP[3:0]</th> <th>Filter 正端輸入</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>-</td> <td>1000</td> <td>-</td> </tr> <tr> <td>0001</td> <td>-</td> <td>1001</td> <td>PB2</td> </tr> <tr> <td>0010</td> <td>-</td> <td>1010</td> <td>PB4</td> </tr> <tr> <td>0011</td> <td>OP1O</td> <td>1011</td> <td>-</td> </tr> <tr> <td>0100</td> <td>VDDA</td> <td>1100</td> <td>-</td> </tr> <tr> <td>0101</td> <td>REFO</td> <td>1101</td> <td>-</td> </tr> <tr> <td>0110</td> <td>-</td> <td>1110</td> <td>-</td> </tr> <tr> <td>0111</td> <td>PB0</td> <td>1111</td> <td>-</td> </tr> </tbody> </table>	SAD1FP[3:0]	Filter 正端輸入	SAD1FP[3:0]	Filter 正端輸入	0000	-	1000	-	0001	-	1001	PB2	0010	-	1010	PB4	0011	OP1O	1011	-	0100	VDDA	1100	-	0101	REFO	1101	-	0110	-	1110	-	0111	PB0	1111	-
		SAD1FP[3:0]	Filter 正端輸入	SAD1FP[3:0]	Filter 正端輸入																																	
		0000	-	1000	-																																	
		0001	-	1001	PB2																																	
		0010	-	1010	PB4																																	
		0011	OP1O	1011	-																																	
		0100	VDDA	1100	-																																	
		0101	REFO	1101	-																																	
		0110	-	1110	-																																	
		0111	PB0	1111	-																																	
		HY17P68 : Pre-Filter 正端輸入選擇控制位元																																				
		<table border="1"> <thead> <tr> <th>SAD1FP[3:0]</th> <th>Filter 正端輸入</th> <th>SAD1FP[3:0]</th> <th>Filter 正端輸入</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>SENSE</td> <td>1000</td> <td>PB1</td> </tr> <tr> <td>0001</td> <td>FB</td> <td>1001</td> <td>PB2</td> </tr> <tr> <td>0010</td> <td>RLU</td> <td>1010</td> <td>PB4</td> </tr> <tr> <td>0011</td> <td>OP1O</td> <td>1011</td> <td>PB5</td> </tr> <tr> <td>0100</td> <td>VDDA</td> <td>1100</td> <td>PB6</td> </tr> <tr> <td>0101</td> <td>REFO</td> <td>1101</td> <td>PB7</td> </tr> <tr> <td>0110</td> <td>VREF</td> <td>1110</td> <td>RSVD</td> </tr> <tr> <td>0111</td> <td>PB0</td> <td>1111</td> <td>RSVD</td> </tr> </tbody> </table>	SAD1FP[3:0]	Filter 正端輸入	SAD1FP[3:0]	Filter 正端輸入	0000	SENSE	1000	PB1	0001	FB	1001	PB2	0010	RLU	1010	PB4	0011	OP1O	1011	PB5	0100	VDDA	1100	PB6	0101	REFO	1101	PB7	0110	VREF	1110	RSVD	0111	PB0	1111	RSVD
		SAD1FP[3:0]	Filter 正端輸入	SAD1FP[3:0]	Filter 正端輸入																																	
		0000	SENSE	1000	PB1																																	
		0001	FB	1001	PB2																																	
		0010	RLU	1010	PB4																																	
		0011	OP1O	1011	PB5																																	
		0100	VDDA	1100	PB6																																	
0101	REFO	1101	PB7																																			
0110	VREF	1110	RSVD																																			
0111	PB0	1111	RSVD																																			
Bit2~0	SAD1FN[2:0]	HY17P60B : Pre-Filter 負端輸入選擇控制位元																																				
		<table border="1"> <thead> <tr> <th>SAD1FN[2:0]</th> <th>Filter 負端輸入</th> <th>SAD1FN[2:0]</th> <th>Filter 負端輸入</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>-</td> <td>100</td> <td>PB2</td> </tr> <tr> <td>001</td> <td>-</td> <td>101</td> <td>PB3</td> </tr> </tbody> </table>	SAD1FN[2:0]	Filter 負端輸入	SAD1FN[2:0]	Filter 負端輸入	000	-	100	PB2	001	-	101	PB3																								
		SAD1FN[2:0]	Filter 負端輸入	SAD1FN[2:0]	Filter 負端輸入																																	
		000	-	100	PB2																																	
001	-	101	PB3																																			

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

		010	VSS	110	PB4
		011	AGND	111	-
HY17P68 : Pre-Filter 負端輸入選擇控制位元					
		SAD1FN[2:0]	Filter 負端輸入	SAD1FN[2:0]	Filter 負端輸入
		000	SENSE	100	PB2
		001	RLU	101	PB3
		010	VSS	110	PB4
		011	AGND	111	PB5

AD1CN4: Σ ADC 控制暫存器 4

位元	名稱	描述
Bit7	AD1RHBUF	可設定 ADC 正端參考訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用
Bit6	AD1RLBUF	可設定 ADC 負端參考訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用
Bit5	AD1IPBUF	可設定 ADC 正端輸入訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用
Bit4	AD1INBUF	可設定 ADC 負端輸入訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用
Bit3~2	INX	SI \pm 輸入信號轉置器 <11> INP \rightarrow SI-, INN \rightarrow SI+ <10> INP \rightarrow SI+ & SI-, INN 浮接 <01> INP 浮接, INN \rightarrow SI+ & SI- <00> INP \rightarrow SI+, INN \rightarrow SI- 
Bit1	VRIS	VR \pm 輸入信號短路控制器 <0> 未短路 <1> 短路(測試用·不建議使用)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit0	INIS	SI±輸入信號短路控制器 <0> 未短路 <1> 短路(測試用·不建議使用)

AD1CN5: Σ ADC 控制暫存器 5

位元	名稱	描述																				
Bit7~5	SAD1RH[2:0]	HY17P60B :AD1 參考電壓正端輸入選擇控制位元																				
		<table border="1"> <thead> <tr> <th>SAD1RH[2:0]</th> <th>SADFRP</th> <th>SAD1RH[2:0]</th> <th>SADFRP</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>-</td> <td>100</td> <td>-</td> </tr> <tr> <td>001</td> <td>REFO</td> <td>101</td> <td>VDDA</td> </tr> <tr> <td>010</td> <td>-</td> <td>110</td> <td>AGND</td> </tr> <tr> <td>011</td> <td>PB4</td> <td>111</td> <td>-</td> </tr> </tbody> </table>	SAD1RH[2:0]	SADFRP	SAD1RH[2:0]	SADFRP	000	-	100	-	001	REFO	101	VDDA	010	-	110	AGND	011	PB4	111	-
		SAD1RH[2:0]	SADFRP	SAD1RH[2:0]	SADFRP																	
		000	-	100	-																	
		001	REFO	101	VDDA																	
		010	-	110	AGND																	
		011	PB4	111	-																	
		HY17P68 :AD1 參考電壓正端輸入選擇控制位元																				
		<table border="1"> <thead> <tr> <th>SAD1RH[2:0]</th> <th>SADFRP</th> <th>SAD1RH[2:0]</th> <th>SADFRP</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>FB</td> <td>100</td> <td>RLU</td> </tr> <tr> <td>001</td> <td>REFO</td> <td>101</td> <td>VDDA</td> </tr> <tr> <td>010</td> <td>VREF</td> <td>110</td> <td>AGND</td> </tr> <tr> <td>011</td> <td>PB4</td> <td>111</td> <td>RSVD</td> </tr> </tbody> </table>	SAD1RH[2:0]	SADFRP	SAD1RH[2:0]	SADFRP	000	FB	100	RLU	001	REFO	101	VDDA	010	VREF	110	AGND	011	PB4	111	RSVD
		SAD1RH[2:0]	SADFRP	SAD1RH[2:0]	SADFRP																	
000	FB	100	RLU																			
001	REFO	101	VDDA																			
010	VREF	110	AGND																			
011	PB4	111	RSVD																			
Bit4~2	SAD1RL[2:0]	HY17P60B :AD1 參考電壓負端輸入選擇控制位元																				
		<table border="1"> <thead> <tr> <th>SAD1RL[2:0]</th> <th>SADFRN</th> <th>SAD1RL[2:0]</th> <th>SADFRN</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>-</td> <td>100</td> <td>-</td> </tr> <tr> <td>001</td> <td>AGND</td> <td>101</td> <td>VSS</td> </tr> <tr> <td>010</td> <td>PB3</td> <td>110</td> <td>-</td> </tr> <tr> <td>011</td> <td>-</td> <td>111</td> <td>-</td> </tr> </tbody> </table>	SAD1RL[2:0]	SADFRN	SAD1RL[2:0]	SADFRN	000	-	100	-	001	AGND	101	VSS	010	PB3	110	-	011	-	111	-
		SAD1RL[2:0]	SADFRN	SAD1RL[2:0]	SADFRN																	
		000	-	100	-																	
		001	AGND	101	VSS																	
		010	PB3	110	-																	
		011	-	111	-																	
		HY17P68 :AD1 參考電壓負端輸入選擇控制位元																				
		<table border="1"> <thead> <tr> <th>SAD1RL[2:0]</th> <th>SADFRN</th> <th>SAD1RL[2:0]</th> <th>SADFRN</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>RLU</td> <td>100</td> <td>FB</td> </tr> <tr> <td>001</td> <td>AGND</td> <td>101</td> <td>VSS</td> </tr> <tr> <td>010</td> <td>PB3</td> <td>110</td> <td>VREF</td> </tr> <tr> <td>011</td> <td>PB5</td> <td>111</td> <td>RSVD</td> </tr> </tbody> </table>	SAD1RL[2:0]	SADFRN	SAD1RL[2:0]	SADFRN	000	RLU	100	FB	001	AGND	101	VSS	010	PB3	110	VREF	011	PB5	111	RSVD
		SAD1RL[2:0]	SADFRN	SAD1RL[2:0]	SADFRN																	
000	RLU	100	FB																			
001	AGND	101	VSS																			
010	PB3	110	VREF																			
011	PB5	111	RSVD																			
Bit1~0	SAD1I[1:0]	HY17P60B :AD1 信號輸入選擇控制位元																				
		<table border="1"> <thead> <tr> <th>SAD1I[1:0]</th> <th>AD1IP</th> <th>AD1IN</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>AD1FP</td> <td>AD1FN</td> </tr> <tr> <td>01</td> <td>-</td> <td>-</td> </tr> <tr> <td>10</td> <td>TS1P</td> <td>TS2N</td> </tr> </tbody> </table>	SAD1I[1:0]	AD1IP	AD1IN	00	AD1FP	AD1FN	01	-	-	10	TS1P	TS2N								
		SAD1I[1:0]	AD1IP	AD1IN																		
		00	AD1FP	AD1FN																		
01	-	-																				
10	TS1P	TS2N																				

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

		11	TS1N	TS2P
		HY17P68 :AD1 信號輸入選擇控制位元		
		SAD1I[1:0]	AD1IP	AD1IN
		00	AD1FP	AD1FN
		01	FB	RLU
		10	TS1P	TS2N
		11	TS1N	TS2P

AD1[18:0]類比數位轉換暫存器

AD1DATAU[7:0] AD1 類比數位轉換資料暫存器(AD1[18:11])

AD1DATAH[7:0] AD1 類比數位轉換資料暫存器(AD1[10:3])

AD1DATA L[7:5] AD1 類比數位轉換資料暫存器(AD1[2:0]) · 使用時必須最先讀取

13. 數位訊號處理, DSP

數位訊號處理(Digital Signal Processing, 以下簡稱 DSP)包含 Low Pass Filter、RMS Converter、Peak Hold 等數位計算功能。

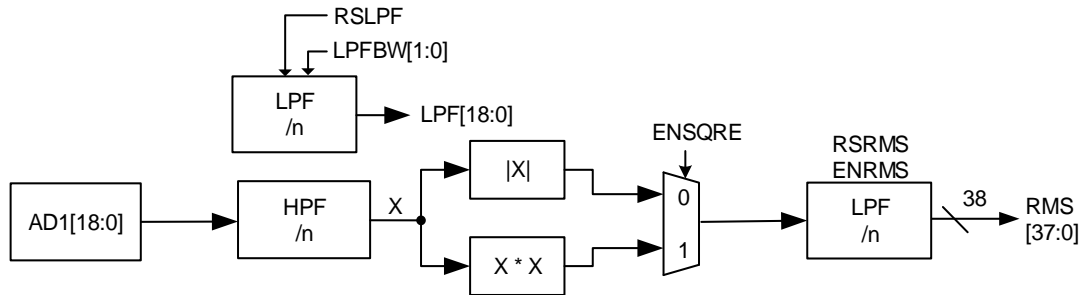


圖 13-1 HY17P60B DSP 方塊圖

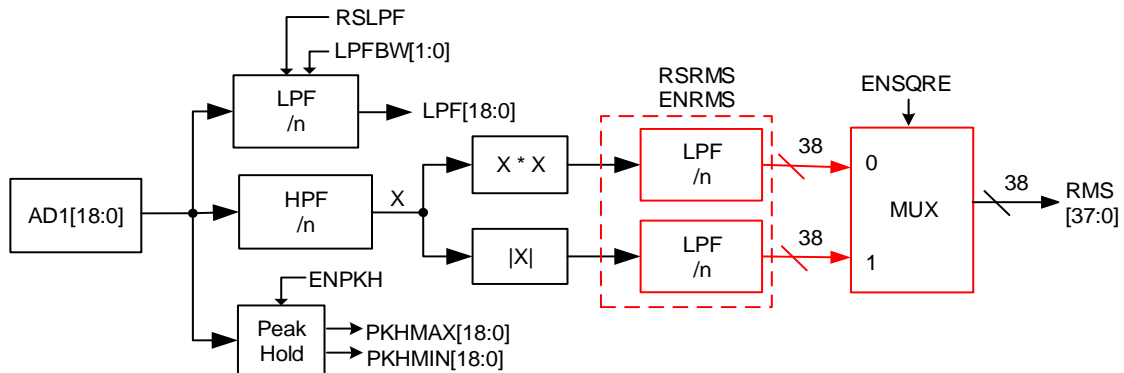
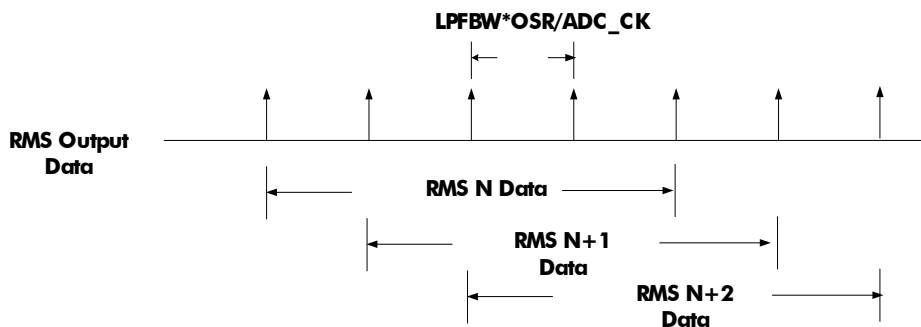


圖 13-2 HY17P68 DSP 方塊圖

13.1. Low Pass Filter & RMS Converter

HY17P6x 之 AC 測量是利用 ADC 快速輸出模式下,使用內部數位訊號處理單元計算出其 AC 值, 分別設定 ENSQRE 計算出其真有效值或絕對值得平均值。在計算其 AC 值前會先經 HPF(High Pass Filter)將直流成份去除, 如需要其直流訊號,可以讀取 LPF[18:0]. AC 訊號經平方或絕對值後, 經後級 Sinc⁴ Low Pass Filter. 得到 RMS[37:0]的輸出, 如果為真有效值測量, MCU 需要再作開根號。輸出時序如下圖:



13.2. Peak Hold (Only for HY17P68)

Peak Hold 可將 ADC 輸出的最大值及最小值儲存至 PKHMAX 及 PHHMIN 暫存器內。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



13.3. 暫存器說明- DSP

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE								0000 0000	0uuu uuuu	*,*,*,*,*,*
025H	INTE2						RMSIE	LPFIE		.000 0000	.uuu uuuu	*,*,*,*,*,*
028H	INTF2						RMSF	LPFF		0000 0000	uuuu uuuu	*,*,*,*,*,*
034H	PWRCN2			-	-	ENFIR			-	0000 0000	uuuu uuuu	*,*,*,*,*,*
041H	RMSCN	ENRMS	ENLPF	ENSQRE	LPFBW[1:0]	ENPKH	RSLPF	RSRMS		0000 0000	uuuu uuuu	*,*,*,*,*,*
055H	PKHMAXU	PKHMAX[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
056H	PKHMAXH	PKHMAX[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
057H	PKHMAXL	PKHMAX[2:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
058H	PKHMINU	PKHMIN[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
059H	PKHMINH	PKHMIN[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05AH	PKHMINL	PKHMIN[2:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05BH	RMSDATA4	RMS[37:30]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05CH	RMSDATA3	RMS[29:22]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05DH	RMSDATA2	RMS[21:14]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05EH	RMSDATA1	RMS[13:6]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
05FH	RMSDATA0	RMS[5:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
060H	LPFDATAU	LPF[18:11]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
061H	LPFDATAH	LPF[10:3]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r
062H	LPFDATAL	LPF[2:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r

表 13-1 DSP 暫存器

INTE0/INTE2/INTF2: 詳見 中斷, Interrupt 章節

PWRCN2: 電源系統控制暫存器 2

位元	名稱	描述
Bit3	ENFIR	AC 頻率補償啟用控制器位元 <0> 關閉(預設) <1> 啟用

RMSCN: RMS 控制暫存器

位元	名稱	描述
Bit7	ENRMS	RMS Converter 啟用控制器位元 <0> 關閉，且清除 RMS[37:0]為 0。 <1> 啟用
Bit6	ENLPF	Low Pass Filter 啟用控制器位元 <0> 關閉，且清除 LPF[18:0]為 0。 <1> 啟用
Bit5	ENSQRE	RMS Converter 的輸出資料選擇控制位元 <0> $RMS[37:0] = \sum \frac{ X }{N}$ ，在此設定暫存器值為無正負平均值，只需除上校正值。 <1> $RMS[37:0] = \sum \frac{X^2}{N}$ ，在此設定暫存器值為 RMS 值，必須由 MCU 軟體開根號後，再除上校正值。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述										
Bit4~3	LPFBW[1:0]	設定 Low Pass Filter 的 Over Sampling Ratio(OSR4)。 Low Pass Filter data output rate=data input rate/OSR4。 <table border="1"><thead><tr><th>LPFBW[1:0]</th><th>OSR4</th></tr></thead><tbody><tr><td>00</td><td>256</td></tr><tr><td>01</td><td>512</td></tr><tr><td>10</td><td>1024</td></tr><tr><td>11</td><td>2048</td></tr></tbody></table>	LPFBW[1:0]	OSR4	00	256	01	512	10	1024	11	2048
LPFBW[1:0]	OSR4											
00	256											
01	512											
10	1024											
11	2048											
Bit2	ENPKH	Peak Hold 啟用控制器位元 <0> 關閉，且 PKHMAX[18:0]=40000h, PKHMIN[18:0]=3FFFFh。 <1> 啟用，ADC 輸出分別與 PKHMAX 及 PHHMIN 比較。如果大於 PKHMAX 則 PKHMAX=AD1,如果小於 PKHMIN 則 PKHMIN=AD1,否則維持原來值不變。										
Bit1	RSLPF	Reset Low Pass Filter。 <0> 不重置 <1> 重置；寫入動作即發生重置										
Bit0	RSRMS	Reset RMS Low Pass Filter。 <0> 不重置 <1> 重置；寫入動作即發生重置										

RMS[37:0]: 為 RMS Converter 的輸出資料暫存器。

RMS data output rate=Low Pass Filter data output rate。

假設 X=AD1[18:0]經過 High Pass Filter 的資料，N=Low Pass Filter 的 OSR，由 LPFBW[2:0]設定。

RMSDATA4[7:0] RMS Converter 資料暫存器(RMS[37:30])

RMSDATA3[7:0] RMS Converter 資料暫存器(RMS[29:22])

RMSDATA2[7:0] RMS Converter 資料暫存器(RMS[21:14])

RMSDATA1[7:0] RMS Converter 資料暫存器(RMS[13:6])

RMSDATA0[7:2] RMS Converter 資料暫存器(RMS[5:0])，使用時必須最先讀取

PKHMAX[18:0]: 為 Peak Hold 的輸出資料暫存器。(Only For HY17P68)

PKHMAXU[7:0] Peak Hold 資料暫存器(PKHMAX[18:11])

PKHMAXH[7:0] Peak Hold 資料暫存器(PKHMAX[10:3])

PKHMAXL[7:5] Peak Hold 資料暫存器(PKHMAX[2:0])，使用時必須最先讀取

PKHMIN[18:0]: 為 Peak Hold 的輸出資料暫存器。(Only For HY17P68)

PKHMINU[7:0] Peak Hold 資料暫存器(PKHMIN[18:11])

PKHMINH[7:0] Peak Hold 資料暫存器(PKHMIN[10:3])

PKHMINL[7:5] Peak Hold 資料暫存器(PKHMIN[2:0])，使用時必須最先讀取

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

LPF[18:0]: 為 AD1 後級 Low Pass Filter 的輸出資料暫存器。

須注意其資料為 **AD1** 的累加平均值，而非 **AC** 量測的低通濾波功能。

LPFDATAU[7:0] Low Pass Filter 資料暫存器(LPF[18:11])

LPFDATAH[7:0] Low Pass Filter 資料暫存器(LPF[10:3])

LPFDATAL[7:5] Low Pass Filter 資料暫存器(LPF[2:0]) · 使用時必須最先讀取

14. 運算放大器, OPAMP

晶片內部的運算放大器(Operational Amplifier · 以下簡稱 OPAMP)搭配外部元件 · 可構成電壓隨偶器(Unity-Gain Buffer)應用及非反相放大器(Non-Inverting Amplifier)應用。

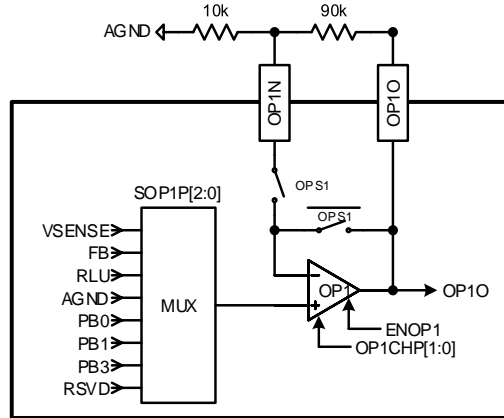


圖 14-1 OPAMP 方塊圖

14.1. 暫存器說明-OPAMP

“.”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
066H	OP1CN0	ENOP1	SOP1P[2:0]			OP1CHOP[1:0]		HS	OPS1	0000 0000	uuuu uuuu	*; *; *; *;

表 14-1 OPAMP 暫存器

OP1CN0: OPAMP1 控制暫存器

位元	名稱	描述																																								
Bit7	ENOP1	OP1 啟用控制位元 <0> 關閉。 <1> 開啟。																																								
Bit6~4	SOP1P[2:0]	<p>HY17P60B : OP1 的正端輸入分別透過 MUX 連接</p> <table border="1"> <thead> <tr> <th>SOP1P[2:0]</th> <th>OP1 正端輸入</th> <th>SOP1P[2:0]</th> <th>OP1 正端輸入</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>-</td> <td>100</td> <td>PB<0></td> </tr> <tr> <td>001</td> <td>-</td> <td>101</td> <td>-</td> </tr> <tr> <td>010</td> <td>-</td> <td>110</td> <td>PB<3></td> </tr> <tr> <td>011</td> <td>AGND</td> <td>111</td> <td>-</td> </tr> </tbody> </table> <p>HY17P68 : OP1 的正端輸入分別透過 MUX 連接</p> <table border="1"> <thead> <tr> <th>SOP1P[2:0]</th> <th>OP1 正端輸入</th> <th>SOP1P[2:0]</th> <th>OP1 正端輸入</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>SENSE</td> <td>100</td> <td>PB0</td> </tr> <tr> <td>001</td> <td>FB</td> <td>101</td> <td>PB1</td> </tr> <tr> <td>010</td> <td>RLU</td> <td>110</td> <td>PB3</td> </tr> <tr> <td>011</td> <td>AGND</td> <td>111</td> <td>保留</td> </tr> </tbody> </table>	SOP1P[2:0]	OP1 正端輸入	SOP1P[2:0]	OP1 正端輸入	000	-	100	PB<0>	001	-	101	-	010	-	110	PB<3>	011	AGND	111	-	SOP1P[2:0]	OP1 正端輸入	SOP1P[2:0]	OP1 正端輸入	000	SENSE	100	PB0	001	FB	101	PB1	010	RLU	110	PB3	011	AGND	111	保留
SOP1P[2:0]	OP1 正端輸入	SOP1P[2:0]	OP1 正端輸入																																							
000	-	100	PB<0>																																							
001	-	101	-																																							
010	-	110	PB<3>																																							
011	AGND	111	-																																							
SOP1P[2:0]	OP1 正端輸入	SOP1P[2:0]	OP1 正端輸入																																							
000	SENSE	100	PB0																																							
001	FB	101	PB1																																							
010	RLU	110	PB3																																							
011	AGND	111	保留																																							
Bit3~2	OP1CHOP[1:0]	OP1 的 Chopper Clock 選擇控制位元																																								

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

		OP1CHOP[1:0]	CHOP_CLK
		00	關閉
		01	ADC_CLK \div 512(OP Auto Chopper 模式)
		10	ADC_CLK \div 256(OP Auto Chopper 模式)
		11	保留
		※ 若輸入為較高阻元件，不宜使用 OP Auto Chopper，會造成不歸零情形。 ※ HY17P60B 不具有 OP Auto Chopper 模式	
Bit1	HS	OP1 高速輸入模式 <0> 關閉 <1> 開啟(必須開啟 OP 才會正常動作)	
Bit0	OPS1	控制 OP1 的負端輸入選擇控制位元 <0> 連接至 OP1O 接腳，應用於電壓隨偶器(Unity-Gain Buffer)。 <1> 連接至 OP1N 接腳，應用於非反相放大器(Non-Inverting Amplifier)。	

15. 窗型比較器(HY17P60B 無此功能)

窗型比較器(Windows Comparator)是由兩個類比較器與輸入多工器構成，其中 CMPH、CMPL 比較器組成具有遲滯窗型比較器。其中 CMPH 的正輸入端 VRHCMP 及 CMPL 的負輸入端 VRLCMP 分別為具有遲滯窗型比較器高/低比較電位，可透過輸入多工器來選擇。CMPO 為窗型比較器輸出，CMPH 及 CMPL 個別比較器輸出為 CMPHO 及 CMPLO。

Windows Comparator 主要被用於頻率量測，短路測試及電容檔測量。

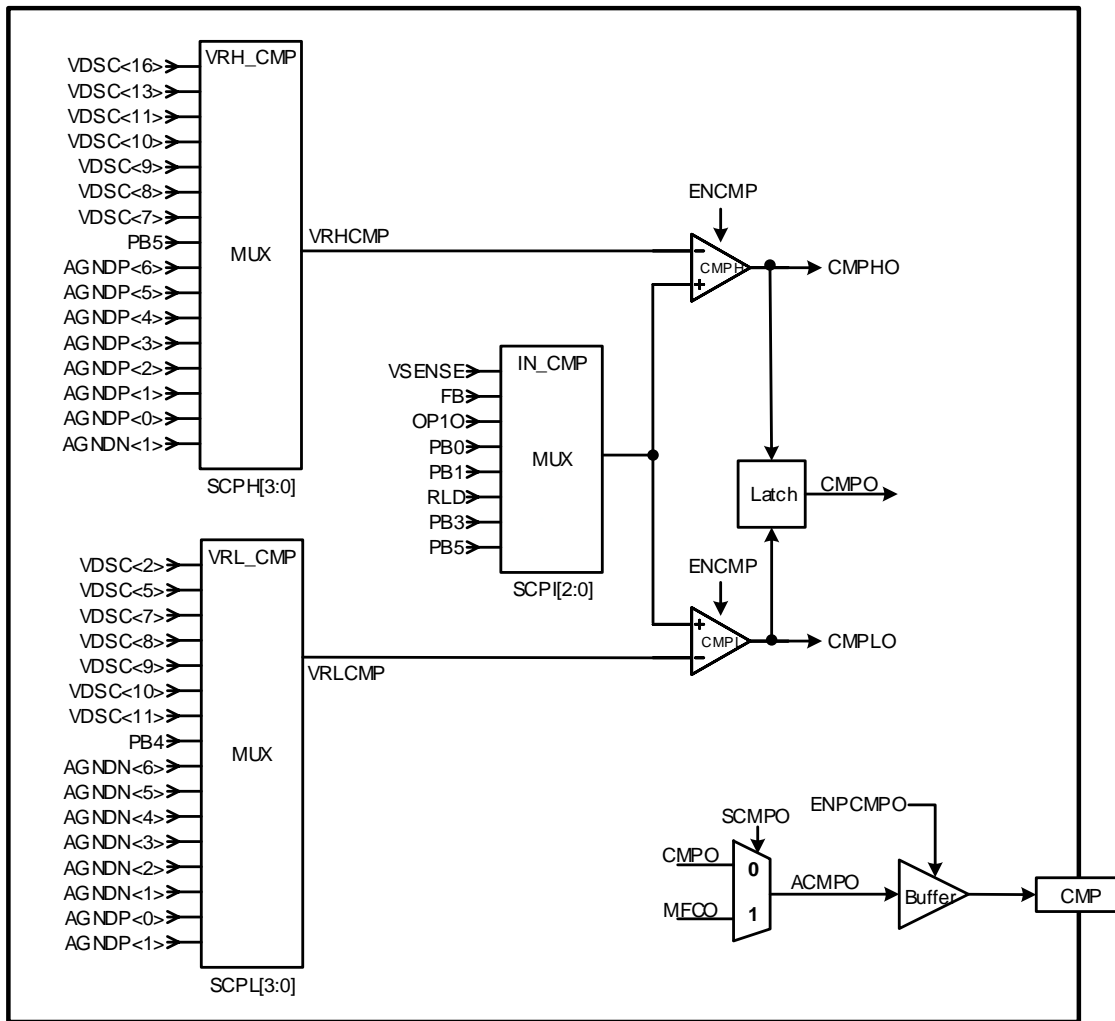


圖 15-1 Windows Comparator 方塊圖

15.1. 暫存器說明-Windows Comparator

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE								0000 0000	0uuu uuuu	*,*,*,*,*,*
025H	INTE2	-	CMPOIE	CMPHOIE	CMPLOIE	CTBOVE	RMSIE	LPFIE	BOR2IE	.000 0000	.uuu uuuu	*,*,*,*,*,*
028H	INTF2	PCNTI	CMPIF	CMPIF	CMPILIF	CTBOV	RMSF	LPFF	BOR2IF	0000 0000	uuuu uuuu	*,*,*,*,*,*
033H	PWRCN1		ENCMP							0000 0000	uuuu uuuu	*,*,*,*,*,*
044H	NET2	SCMPRH[3:0]			SCMPRL[3:0]					0000 0000	uuuu uuuu	*,*,*,*,*,*
045H	NET3	SCMPI[2:0]		-	CMPO	CMPHO	CMPLO	-		0000 0000	uuuu uuuu	*,*,*,*,*,*

表 15-1 Windows Counter 控制暫存器

INTE0/INTE1/INTF0/INTF1: 詳見 中斷,Interrupt 章節

PWRCN1: 電源系統控制暫存器

位元	名稱	描述
Bit6	ENCMP	窗型比較器功能開啟控制 <0> 關閉。 <1> 啟用。

NET2: 量測網路設定控制暫存器 2

位元	名稱	描述																																				
Bit7~4	SCMPRH[3:0]	窗型比較器高比較點選擇控制位元																																				
		<table border="1"> <thead> <tr> <th>SCMPRH[3:0]</th> <th>VRHCMP</th> <th>SCMPRH[3:0]</th> <th>VRHCMP</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>VDSC<16></td> <td>1000</td> <td>AGNDP<6></td> </tr> <tr> <td>0001</td> <td>VDSC<13></td> <td>1001</td> <td>AGNDP<5></td> </tr> <tr> <td>0010</td> <td>VDSC<11></td> <td>1010</td> <td>AGNDP<4></td> </tr> <tr> <td>0011</td> <td>VDSC<10></td> <td>1011</td> <td>AGNDP<3></td> </tr> <tr> <td>0100</td> <td>VDSC<9></td> <td>1100</td> <td>AGNDP<2></td> </tr> <tr> <td>0101</td> <td>VDSC<8></td> <td>1101</td> <td>AGNDP<1></td> </tr> <tr> <td>0110</td> <td>VDSC<7></td> <td>1110</td> <td>AGNDP<0></td> </tr> <tr> <td>0111</td> <td>PB5</td> <td>1111</td> <td>AGNDN<1></td> </tr> </tbody> </table>	SCMPRH[3:0]	VRHCMP	SCMPRH[3:0]	VRHCMP	0000	VDSC<16>	1000	AGNDP<6>	0001	VDSC<13>	1001	AGNDP<5>	0010	VDSC<11>	1010	AGNDP<4>	0011	VDSC<10>	1011	AGNDP<3>	0100	VDSC<9>	1100	AGNDP<2>	0101	VDSC<8>	1101	AGNDP<1>	0110	VDSC<7>	1110	AGNDP<0>	0111	PB5	1111	AGNDN<1>
		SCMPRH[3:0]	VRHCMP	SCMPRH[3:0]	VRHCMP																																	
		0000	VDSC<16>	1000	AGNDP<6>																																	
		0001	VDSC<13>	1001	AGNDP<5>																																	
		0010	VDSC<11>	1010	AGNDP<4>																																	
		0011	VDSC<10>	1011	AGNDP<3>																																	
		0100	VDSC<9>	1100	AGNDP<2>																																	
		0101	VDSC<8>	1101	AGNDP<1>																																	
0110	VDSC<7>	1110	AGNDP<0>																																			
0111	PB5	1111	AGNDN<1>																																			
Bit3~0	SCMPRL[3:0]	窗型比較器低比較點選擇控制位元																																				
		<table border="1"> <thead> <tr> <th>SCMPRL[3:0]</th> <th>VRLCMP</th> <th>SCMPRL[3:0]</th> <th>VRLCMP</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>VDSC<2></td> <td>1000</td> <td>AGNDN<6></td> </tr> <tr> <td>0001</td> <td>VDSC<5></td> <td>1001</td> <td>AGNDN<5></td> </tr> <tr> <td>0010</td> <td>VDSC<7></td> <td>1010</td> <td>AGNDN<4></td> </tr> <tr> <td>0011</td> <td>VDSC<8></td> <td>1011</td> <td>AGNDN<3></td> </tr> <tr> <td>0100</td> <td>VDSC<9></td> <td>1100</td> <td>AGNDN<2></td> </tr> <tr> <td>0101</td> <td>VDSC<10></td> <td>1101</td> <td>AGNDN<1></td> </tr> <tr> <td>0110</td> <td>VDSC<11></td> <td>1110</td> <td>AGNDP<0></td> </tr> <tr> <td>0111</td> <td>PB4</td> <td>1111</td> <td>AGNDP<1></td> </tr> </tbody> </table>	SCMPRL[3:0]	VRLCMP	SCMPRL[3:0]	VRLCMP	0000	VDSC<2>	1000	AGNDN<6>	0001	VDSC<5>	1001	AGNDN<5>	0010	VDSC<7>	1010	AGNDN<4>	0011	VDSC<8>	1011	AGNDN<3>	0100	VDSC<9>	1100	AGNDN<2>	0101	VDSC<10>	1101	AGNDN<1>	0110	VDSC<11>	1110	AGNDP<0>	0111	PB4	1111	AGNDP<1>
		SCMPRL[3:0]	VRLCMP	SCMPRL[3:0]	VRLCMP																																	
		0000	VDSC<2>	1000	AGNDN<6>																																	
		0001	VDSC<5>	1001	AGNDN<5>																																	
		0010	VDSC<7>	1010	AGNDN<4>																																	
		0011	VDSC<8>	1011	AGNDN<3>																																	
		0100	VDSC<9>	1100	AGNDN<2>																																	
		0101	VDSC<10>	1101	AGNDN<1>																																	
0110	VDSC<11>	1110	AGNDP<0>																																			
0111	PB4	1111	AGNDP<1>																																			

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

NET3: 量測網路設定控制暫存器 3

位元	名稱	描述																				
Bit7~5	SCMPI[2:0]	窗型比較器比較信號選擇控制位元 <table border="1"> <thead> <tr> <th>SCMPI[2:0]</th> <th>INCMP</th> <th>SCMPI[2:0]</th> <th>INCMP</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>SENSE</td> <td>100</td> <td>PB1</td> </tr> <tr> <td>001</td> <td>FB</td> <td>101</td> <td>RLD</td> </tr> <tr> <td>010</td> <td>OP1O</td> <td>110</td> <td>PB3</td> </tr> <tr> <td>011</td> <td>PB0</td> <td>111</td> <td>PB5</td> </tr> </tbody> </table>	SCMPI[2:0]	INCMP	SCMPI[2:0]	INCMP	000	SENSE	100	PB1	001	FB	101	RLD	010	OP1O	110	PB3	011	PB0	111	PB5
SCMPI[2:0]	INCMP	SCMPI[2:0]	INCMP																			
000	SENSE	100	PB1																			
001	FB	101	RLD																			
010	OP1O	110	PB3																			
011	PB0	111	PB5																			
Bit4	SCMPO	ACMPO 訊號源選擇 <0> CMPO ◦ <1> MFCO																				
Bit3	CMPO	CMPO 狀態暫存器 <0> 狀態 Low <1> 狀態 High																				
Bit2	CMPHO	CMPHO 狀態暫存器 <0> 狀態 Low <1> 狀態 High																				
Bit1	CMPLO	CMPLO 狀態暫存器 <0> 狀態 Low <1> 狀態 High																				
Bit0	CNTI_IF	CNTI 狀態旗標暫存器 <0> CMPO ◦ <1> PCNTI																				

16. 可程式化計數器

可程式化計數器(Frequency Counter)包含 3 組 24bits Counters，分別為 CTA、CTB、CTC。CTA 及 CTC 輸入時脈為 SYSCLK，CTB 輸入時脈為待測訊號，CTC 待測訊號為 High 時才計數。Frequency Counter 待測訊號可由 ENCNTI 選擇為 Windows Comparator 輸出 ACMPO 或 PT3.6 輸入 PCNTI。

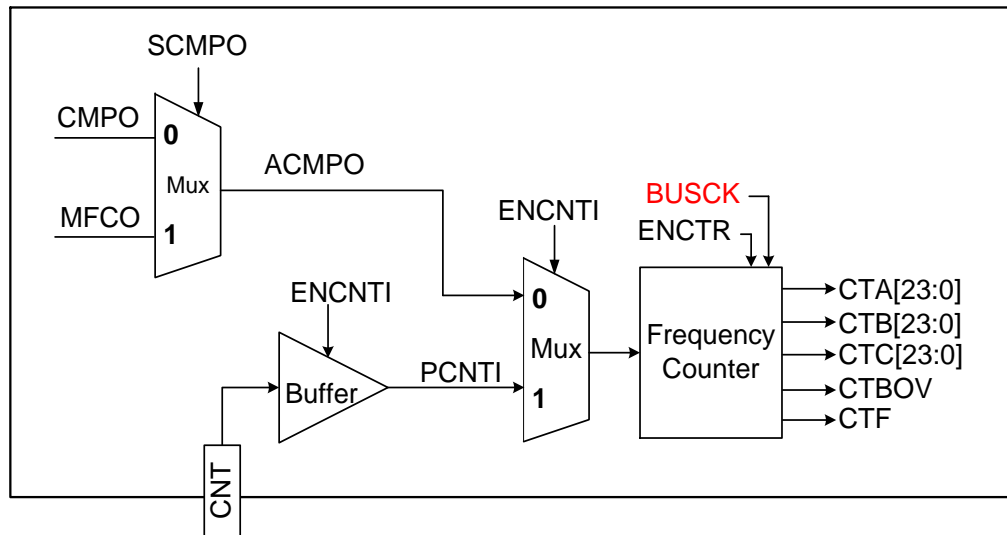
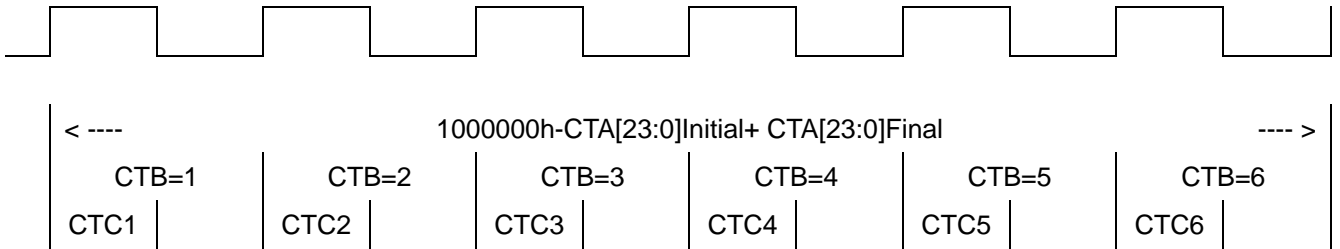


圖 16-1 Frequency Counter 方塊圖

16.1. Frequency Counter 操作計算及如下：

- ◆ 設定 ENCTR=0 · CTA[7:0],CTB[23:0],CTC[23:0]會被設為 0。
- ◆ 寫入計數初始值於 CTA[23:8]。
則預設計數時間 Gate Time=[1000000h-CTA[23:0]]/F_{SYSCLK}。
- ◆ 設定 ENCTR=1 後，在待測訊號第一個正緣發生時開始計數。一直到 CTA[23:0]發生溢位後，待測訊號第一個正緣結束計數。計數器的起始與結束為待測訊號的完整週期數目。在計數器結束訊號產生會送出中斷訊號。
- ◆ 讀取 CTA[23:0] · CTB[23:0] · CTC[23:0]及 CTBOV。
- ◆ 若 CTBOV=1，則代表 Gate Time 設定太長且待測訊號頻率過高，CTB[23:0]才會發生溢位。此次計數資料是沒有意義的。必須由步驟(1)重新開始，且重新設定 Gate Time，再計數一次。
- ◆ 若 CTBOV=0，則代表此次計數資料是有意義的。可由資料計算出待測訊號的頻率，Duty Cycle。
計數總時間 $T=[1000000h-CTA[23:0]_{Initial}+CTA[23:0]_{Final}]/F_{SYSCLK}$
待測訊號頻率=CTB[23:0]/T
待測訊號 Duty Cycle=CTC[23:0]/[1000000h-CTA[23:0]_{Initial}+CTA[23:0]_{Final}]
其中 F_{SYSCLK} 為 SYSCLK 的頻率，CTA[23:0]_{Initial} 為還未計數前設定的值，CTA[23:0]_{Final} 為計數完後，讀出的值。

16.2. 計算範例說明



計算元素說明(1kHz / 50%為例)

FSYSCLK : 系統震盪器頻率，假設為 4MHz

CTA[23:0]Initial : CTA 計數前預設值，CTA[23:8]程式預設為 C000h，而 CTA[7:0]清除為 00h

CTA[23:0]Final : CTA 計數完後的值，CTA[23:0]Initial 為 C00000h，在 1kHz 情況下為 000760h

CTB[23:0] : 時間內週期數，CTA[23:0]Initial 為 C00000h，在 1kHz 情況下為 000419h

CTC[23:0] : High 的時間總和的計數，CTA[23:0]Initial 為 C00000h，在 Duty 50%時為 20043Ah

Count time:

$$\begin{aligned}
 T &= [1000000h-CTA[23:0]Initial+ CTA[23:0]Final]/FSYSCLK \\
 &= (1000000h-C00000h +000760h)/3D0900h \text{ --- } > \text{hexadecimal} \\
 &= (16777216-12582912+1888)/4000000=1.0490 \text{ --- } > \text{decimal}
 \end{aligned}$$

Standby signals frequency:

$$\begin{aligned}
 \text{Freq} &= \text{CTB}[23:0]/T \\
 &= 1049/1.0490=1000 \text{ Hz}
 \end{aligned}$$

Standby signal, Duty Cycle:

$$\begin{aligned}
 \text{Duty Cycle} &= \text{CTC}[23:0]/[1000000h-CTA[23:0]Initial + CTA[23:0]Final] \\
 &= 20043Ah/400760h \text{ --- } > \text{hexadecimal} \\
 &= 2098234/4196192=0.5=50\% \text{ --- } > \text{decimal}
 \end{aligned}$$

16.3. 暫存器說明-Frequency Counter

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE					CTIE			0000 0000	0uuu uuuu	* * * * *
025H	INTE2	-	CMPOIE	CMPHOIE	CMPLOIE	CTBOVE	RMSIE	LPFIE	BOR2IE	.000 0000	.uuu uuuu	* * * * *
026H	INTF0	-					CTF			.000 0000	.uuu uuuu	* * * * *
028H	INTF2	MFCIF	CMPO	CMPHO	CMPLO	CTBOV	RMSF	LPFF	BOR2IF	0000 0000	uuuu uuuu	* * * * *
033H	PWRCN1			ENCNTI	ENCTR					0000 0000	uuuu uuuu	* * * * *
045H	NET3				SCMPO	-	-	-	CNTI_IF	0000 0000	uuuu uuuu	* * * * *
04CH	CTAU	CTA[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
04DH	CTAH	CTA[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
04EH	CTAL	CTA[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
04FH	CTBU	CTB[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
050H	CTBH	CTB[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
051H	CTBL	CTB[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
052H	CTCU	CTC[23:16]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
053H	CTCH	CTC[15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
054H	CTCL	CTC[7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r

表 16-1 Frequency Counter 控制暫存器

INTE0/INTE2/INTF0/INTF2: 詳見 中斷,Interrupt 章節

INTF2: 中斷事件旗標暫存器 2

位元	名稱	描述
Bit3	CTBOV	CTB 狀態事件旗標 <0> 未發生 <1> 當 CTB[23:0] Over Flow 時，會被設為 1。若此位元為 1，表示量測頻率較高，必須將 CTA 初始值設大

PWRCN1: 電源系統控制暫存器

位元	名稱	描述
Bit5	ENCNTI	Frequency Counter 輸入源選擇 <0> CMPO <1> PCNTI
Bit4	ENCTR	Frequency Counter 啟用控制器 <0> 關閉，且清除 CTA[23:0]、CTB[23:0]、CTC[23:0]及 CTBOV 為 0 <1> 開啟

NET3: 量測網路設定控制暫存器 3

位元	名稱	描述
Bit4	SCMPO	ACMPO 訊號源選擇 <0> CMPO <1> MFCO
Bit0	CNTI_IF	CNTI 狀態旗標暫存器 <0> CMPO <1> PCNTI

CTA[23:0]: 計數器 A 資料暫存器，為總測試時間。

當 ENCTR=0 時，CTA[7:0]會被清除為 0；CTA[23:8]不會被清除為 0，只能透過 MCU 寫入值。

當 ENCTR=1 時，CTA[23:8]只能由 Frequency Counter 寫入值。

CTB [23:0]: 計數器 B 資料暫存器，為測試時間內週期數。

當 ENCTR=0 時，會被清除為 0。

當 ENCTR=1 且計數完畢發生中斷後，會記錄待測訊號的完整週期數目。可用來計算待測訊號的頻率。

CTC [23:0]: 計數器 C 資料暫存器，為測試時間內 High 的時間總和。

當 ENCTR=0 時，會被清除為 0。

當 ENCTR=1 且計數完畢發生中斷後，會記錄待測訊號為 High 時的 SYSCLK 數目。可用來計算待測訊號的 Duty Cycle。

17. 計數器 A1, TMA1

計數器 A1(Timer-A1, 以下簡稱 TMA1)為 8-bit 的設計架構, TMA1 可工作於運行模式與待機模式。

- ◆ 遞增型計數器
- ◆ 八段溢位數值選擇
- ◆ 8Bit 溢位次數比較器
- ◆ 溢位產生中斷事件
- ◆ 可讀取計數器的值

TMA1 暫存器摘要：

INTE0	GIE, TA1CIE
INTE1	TA1IE
INTF0	TA1CIF
INTF1	TA1IF
TMA1CN	ENTMA1[0], TMA1CL1[0], TMA1S1[0], DTMA1[2:0]
TMA1R	TMA1R[7:0]
TMA1C	TMA1C[7:0]

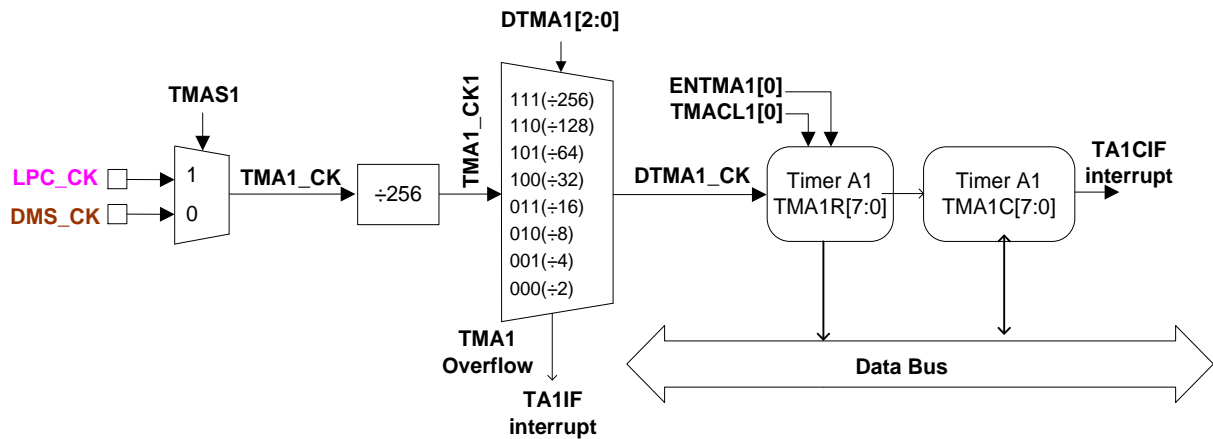


圖 17-1 計數器 A1 方塊圖

- ◆ 計數器操作說明：
設置 TMA1[0] 選擇 TMA1_CK 的頻率，並經過預除頻器 256 降低頻率再輸入 DTMA 除頻器。
將 ENTMA1[0] 設置 <1> 啟用 TMA1；反之，設置 <0> 則關閉並清除 TMA1R[7:0]。
DTMA1[2:0] 計數條件成立產生中斷事件，並使得 TMA1R[7:0] 累進加 1。
TMA1 中斷事件 TMA1IF[0] 必須在 TMA1IE[0] 設置 <1> 且 GIE[0] 設置 <1> 才有中斷服務。
讀取 TMA1R[7:0] 不會使得 TMA1 計數器歸零。
使用者將 TMA1CL[0] 設置 <1> 清除 TMA1 所有計數器後，TMA1CL[0] 自動置 <0>。
TMA1R[7:0] 可讀取 TMA 累進計數器的數值，並可以以寫入任意值動作清除 TMA1R[7:0] 計數數值。
- ◆ 計數器的比較器操作說明：
設置 TMA1 選擇 TMA1_CK 的頻率，先經過預除頻 256 之後，為 TMA1_CK 頻率源後再輸入 DTMA1 除頻器。
將 ENTMA1 設置 <1> 啟用 TMA1，並清除 TMA1_CK、DTMA1_CK、TMA1R 等計數器，從 0 開始計數；反之，設置 <0> 則關閉 TMA1。
DTMA1[2:0] 計數條件成立產生中斷事件 (TAxIF)，並使得 TMA1R[7:0] 累進加 1。
TMA1 中斷事件 TAxIF 必須在 TAxE 設置 <1> 且 GIE 設置 <1> 才有中斷服務。
讀取 TMA1R[7:0] 不會使得 TMA1 計數器歸零。
使用者將 TMA1CL 設置 <1> 清除 TMA1_CK、DTMA1_CK 計數器後，TMA1CL[0] 由硬體自動置 <0>。
TMA1R[7:0] 可讀取 TMA1 累進計數器的數值，並可以以寫入動作會視為清除 TMA1R[7:0] 計數數值，從 TMA1R[7:0]=0 開始重新計算。
TMA1C[7:0] 是 Timer A1 的比較點暫存器，可以被讀寫。當 BOR/POR 發生之後，TMA1C[7:0] 會被設成 0。當 TMA1R[7:0] 值累加到和 TMA1C[7:0] 一樣時，TAxCIF 旗標都被置 1。同樣 TA1CIF 必須在 TA1CIE 設置 <1> 且 GIE 設置 <1> 才有中斷服務。
當設計 TA1IF 為 1 秒中斷，如果需求為 60 秒中斷喚醒，則可以設定 TA1CIF 為 60 秒中斷，並開啟 TA1CIE 中斷要求來喚醒晶片。

17.1. 暫存器說明-TMA1

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
068H	TMA1CN	ENTMA1	TMA1CL1	TMA1S1	DTMA1[2:0]					0000 0000	u0uu uuuu	*,rw1,*,*,*,*
069H	TMA1R	TMA1 counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0 rw0,rw0,rw0,rw0
06AH	TMA1C	TMA1C counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0 rw0,rw0,rw0,rw0

表 17-1 TMA1 控制暫存器

INTE0/INTF0：詳見 中斷,Interrupt 章節

TMA1CN: 計數器 A1 控制暫存器

位元	名稱	描述																																															
Bit7	ENTMA1	Timer-A1 啟用控制器 <0> 關閉。 <1> 啟用，並清除 TMA1_CK、DTMA1_CK、TMA1R 等計數器。																																															
Bit6	TMA1CL1	TMA1 除頻器計數歸零 <0> TMA1 除頻器正常計數。 <1> TMA1 除頻器計數歸零。TMA1CL1 設置<1>清除 TMA1_CK、DTMA1_CK 計數器後，TMA1CL1 由硬體自動置<0>。																																															
Bit5	TMA1S1	TMA1 工作頻率選擇器 <0> DMS_CK <1> LPC_CK																																															
Bit4~2	DTMA1[2:0]	<p>啟用與關閉控制器</p> <table border="1"> <thead> <tr> <th>DTMA1[2:0]</th> <th>頻率分配選擇器</th> <th>DTMA1[2:0]</th> <th>頻率分配選擇器</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>TMA1_CK ÷ 2</td> <td>100</td> <td>TMA1_CK ÷ 32</td> </tr> <tr> <td>001</td> <td>TMA1_CK ÷ 4</td> <td>101</td> <td>TMA1_CK ÷ 64</td> </tr> <tr> <td>010</td> <td>TMA1_CK ÷ 8</td> <td>110</td> <td>TMA1_CK ÷ 128</td> </tr> <tr> <td>011</td> <td>TMA1_CK ÷ 16</td> <td>111</td> <td>TMA1_CK ÷ 256</td> </tr> </tbody> </table> <p>計算後的中斷時間為： 0.512msec~ 65.536msec (at clock source=DMS_CK, and HAO=2MHz) 36.5msec~ 4681.1msec (at clock source=LPC_CK, and LPO=14kHz)</p> <table border="1"> <thead> <tr> <th>TMA1_CK(kHz)</th> <th>TMA1_CK1(kHz)</th> <th>DTMA1[2:0]</th> <th>DTMA1_CK(kHz)</th> <th>TA1IF(msec)</th> </tr> </thead> <tbody> <tr> <td rowspan="3">1000</td> <td rowspan="3">3.90625</td> <td>000b</td> <td>1.953125</td> <td>0.512</td> </tr> <tr> <td>100b</td> <td>0.122070313</td> <td>8.192</td> </tr> <tr> <td>111b</td> <td>0.015258789</td> <td>65.536</td> </tr> <tr> <td rowspan="3">14</td> <td rowspan="3">0.0546875</td> <td>000b</td> <td>0.02734375</td> <td>36.57142857</td> </tr> <tr> <td>100b</td> <td>0.001708984</td> <td>585.1428571</td> </tr> <tr> <td>111b</td> <td>0.000213623</td> <td>4681.142857</td> </tr> </tbody> </table>	DTMA1[2:0]	頻率分配選擇器	DTMA1[2:0]	頻率分配選擇器	000	TMA1_CK ÷ 2	100	TMA1_CK ÷ 32	001	TMA1_CK ÷ 4	101	TMA1_CK ÷ 64	010	TMA1_CK ÷ 8	110	TMA1_CK ÷ 128	011	TMA1_CK ÷ 16	111	TMA1_CK ÷ 256	TMA1_CK(kHz)	TMA1_CK1(kHz)	DTMA1[2:0]	DTMA1_CK(kHz)	TA1IF(msec)	1000	3.90625	000b	1.953125	0.512	100b	0.122070313	8.192	111b	0.015258789	65.536	14	0.0546875	000b	0.02734375	36.57142857	100b	0.001708984	585.1428571	111b	0.000213623	4681.142857
DTMA1[2:0]	頻率分配選擇器	DTMA1[2:0]	頻率分配選擇器																																														
000	TMA1_CK ÷ 2	100	TMA1_CK ÷ 32																																														
001	TMA1_CK ÷ 4	101	TMA1_CK ÷ 64																																														
010	TMA1_CK ÷ 8	110	TMA1_CK ÷ 128																																														
011	TMA1_CK ÷ 16	111	TMA1_CK ÷ 256																																														
TMA1_CK(kHz)	TMA1_CK1(kHz)	DTMA1[2:0]	DTMA1_CK(kHz)	TA1IF(msec)																																													
1000	3.90625	000b	1.953125	0.512																																													
		100b	0.122070313	8.192																																													
		111b	0.015258789	65.536																																													
14	0.0546875	000b	0.02734375	36.57142857																																													
		100b	0.001708984	585.1428571																																													
		111b	0.000213623	4681.142857																																													

TMA1R: TMA1 的遞增型計數器，可讀取不可寫入。

寫入動作會視為清除 TMA1R[7:0]計數數值，從 TMA1R[7:0]=0 開始重新計算。

TMA1C: Timer A1 計數器的比較點，可讀取可寫入。

18.16-bit 計數器 B, TMB (16-bit TimerB)

16-bit 計數器 B (16-bit TimerB, 以下簡稱 TMB)。TMB 具有兩個 PWM 輸出, 分別為 PWMA0/1。而每個 TMB 具有四種操作模式, 每個模式的計數器皆具有特殊功能設計, 以滿足不同的應用方式。

TMB 暫存器摘要 :

INTE0	GIE, TMBIE
INTF0	TMBIF
OSCCN1	DTMB[1:0], TMBS
TB1Flag	PWM7A, PWM6A, PWM5A, PWM4A, PWM3A, PWM2A, PWM1A
TB1CN0	ENTB1, TB1M[1:0], TB1RT[1:0], TB1CL
TB1CN1	PA1IV, PWMA1[2:0], PA0IV, PWMA0[2:0]
TB1R	TB1RH[15:8], TB1RL[7:0]
TB1C0	TB1C0[15:8], TB1C0L[7:0]
TB1C1	TB1C1H[15:8], TB1C1L[7:0]
TB1C2	TB1C2H[15:8], TB1C2L[7:0]
TC1CN0	TC1S[1:0]

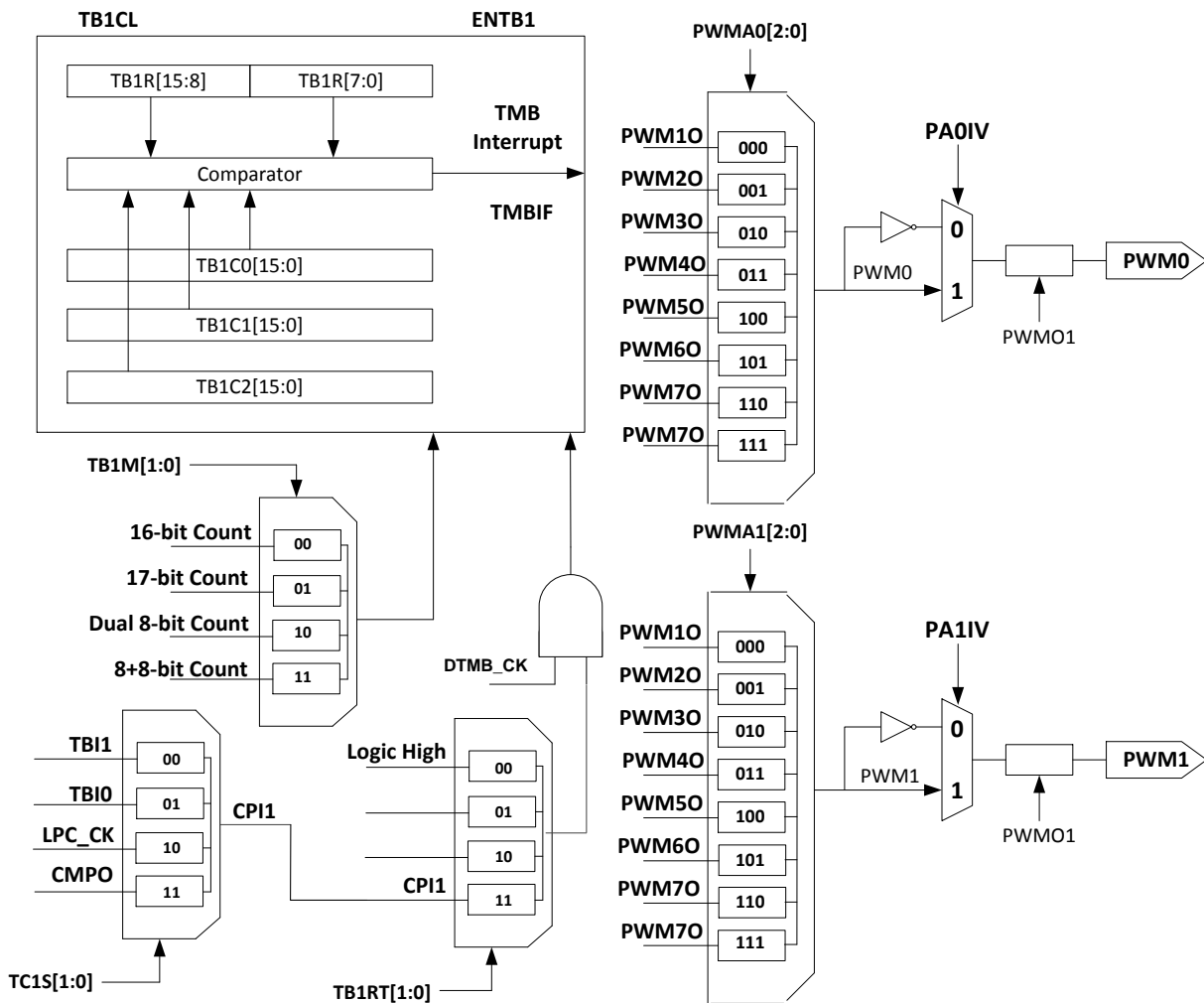


圖 18-1 TMB 計數器架構圖

- ◆ TMB 的計數暫存器分別為
 - 遞增/遞減式計數器 TB1R[15:0]
 - 溢位事件條件控制器 TB1C0[15:0]
 - PWMA 條件控制器 TB1C1[15:0]
 - PWMA 條件控制器 TB1C2[15:0]
 - 啟用控制器 ENTB1[0]
 - 模式控制器 TB1M[1:0]
 - 觸發控制器 TB1RT[1:0]
 - 歸零控制器 TB1CL[0]
 - PWM0 輸出波形選擇器 PWMA0[2:0]
 - PWM0 輸出反相控制器 PA0IV[0]
 - PWM1 輸出波形選擇器 PWMA1[2:0]
 - PWM1 輸出反相控制器 PA1IV[0]
 - 工作頻率源選擇器 TMBS[0]
 - 工作頻率預除頻器 DTMB[1:0]
- ◆ TMB 四種計數模式
 - 16-bit 計數
 - 17-bit 計數
 - 兩組 8-bit 計數
 - 8+8-bit 計數
- ◆ TMB 的系統功耗操作
 - 運行模式
 - 待機模式
 - 休眠模式
- ◆ TB1R[15:0]歸零重新計數條件
 - 讀取 TMB 相關暫存器，不會使得 TB1R[15:0]歸零重新計數
 - 寫入 TB1R[15:0](唯讀)、TB1C0[15:0]、TB1C1[15:0]與 TB1C2 [15:0]不會使得 TB1R[15:0]歸零重新計數
 - 寫入 TB1CN0 與 TB1CN1 控制暫存器不會使得 TB1R[15:0]歸零重新計數。
 - TB1R[15:0]採累進計數至大於 TB1C0[15:0]將使得 TB1R[15:0]歸零重新計數。
 - 使用者將 TB1CL[0]設置<1>清除 TB1R[15:0]計數器後，TB1CL[0]自動置<0>。

18.1. TMB 四種計數模式

計數器 B 的四種計數方式，可透過計數模式選擇器 TB1M[1:0]進行選擇。而每種計數模式具有不同的溢位與中斷事件方式，在此章節說明四種計數模式的操作方法。

另外，不同的計數模式與 PWM 條件選擇器搭配後可產生七種不同的 PWM 波形。在後續章節會逐一描述。

18.1.1. 16-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<00>使得 TMB 操作在 16-bit 計數模式下，在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時，產生溢位事件 TB1IF[0]並將 TB1R[15:0]歸零重新計數。

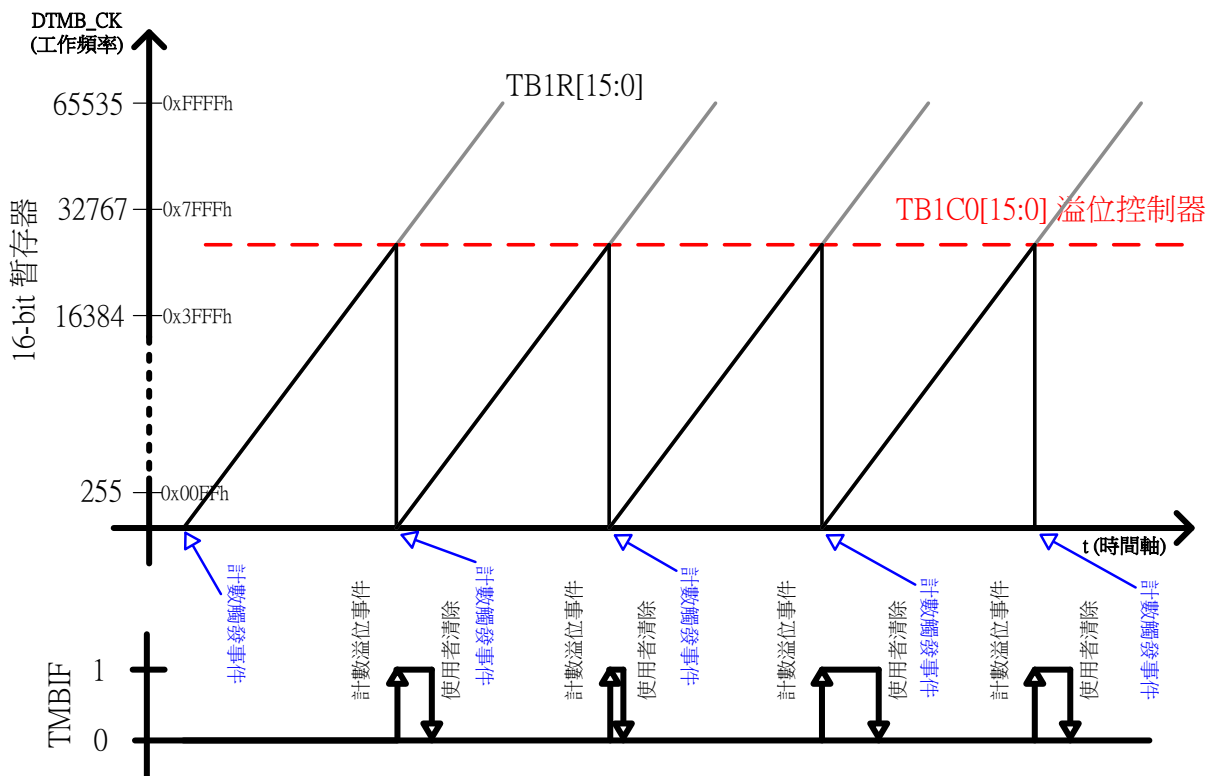


圖 18-2 16-bit 計數器波形與使用示意圖

- ◆ 16-bit 計數模式操作說明
- 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
 - 寫入數據至 TB1C0[15:0]。
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable)，即循環計數。

- 將 ENTB1[0]設置<1>以啟用計數器
 - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

18.1.2. 17-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<01>使得 TMB 操作在 17-bit 計數模式下。在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件 TB1IF[0]，並重新遞增計數。

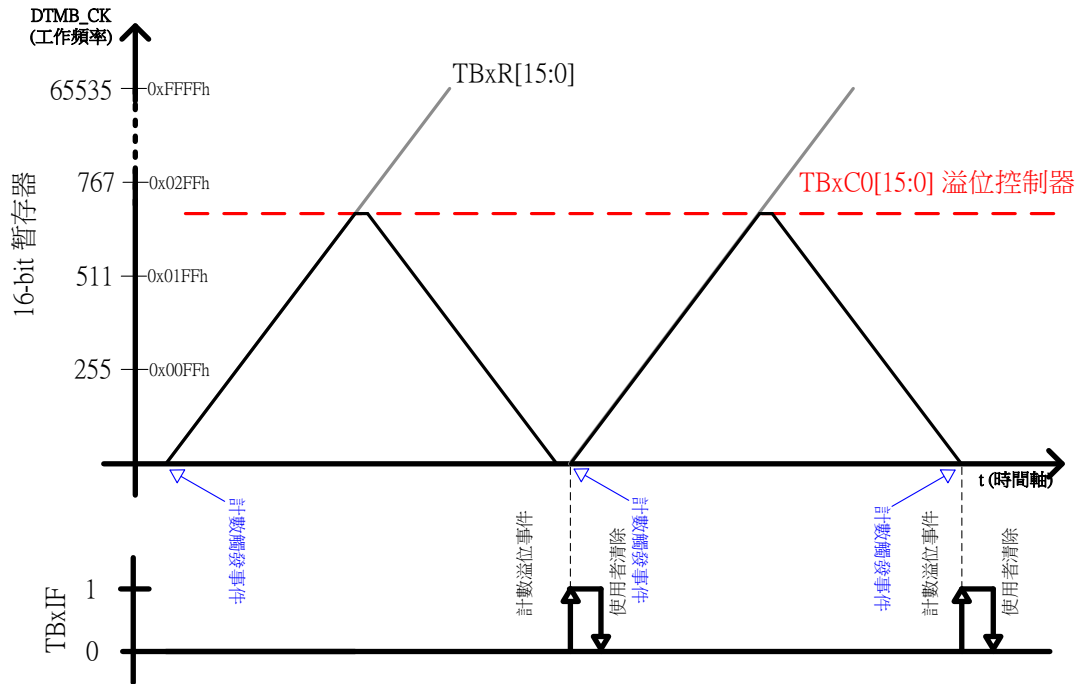


圖 18-3 17-bit 計數器波形與使用示意圖

- ◆ 17-bit 計數模式操作說明
 - 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
 - 寫入數據至 TB1C0[15:0]。
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable)，即循環計數。
 - 將 ENTB1[0]設置<1>以啟用計數器
 - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
 - 將 ENTB1[0]設置<0>以關閉計數器。

18.1.3. 兩組 8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<10>使得 TMB 操作在兩組 8-bit 計數模式下。在此模式下具有以下特性：

- ◆ 兩個 8-bit 計數器 TB1R[7:0]與 TB1R[15:8]的計數開始可由 TB1RT[1:0]設置不同事件做同時觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並將 TB1R[7:0]歸零重新計數。
- ◆ TB1R[15:8]累進計數至等於 TB1C0[15:8]時產生溢位並將 TB1R[15:8]歸零重新計數。

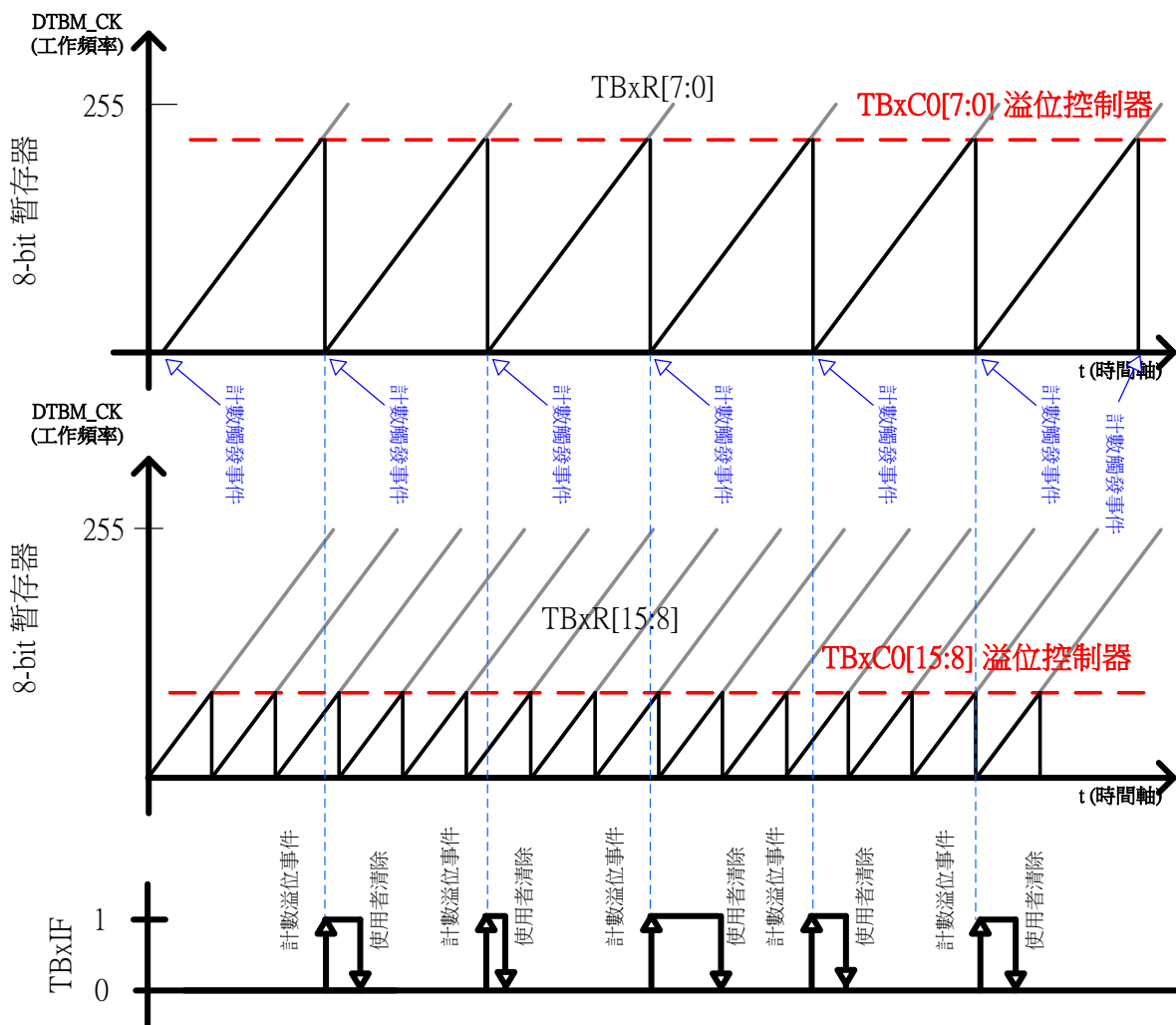


圖 18-4 兩組 8-bit 計數器波形與使用示意圖

- ◆ 兩組 8-bit 計數模式操作說明
- 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
 - 分別寫入數據至 TB1C0[7:0]與 TB1C0[15:8]。

- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable) · 即循環計數。
- 將 ENTB1[0]設置<1>以啟用計數器
 - 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時·產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數·此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 當 TB1R[15:8]計數數值至等於 TB1C0[15:8]時·產生溢位並且 TB1R[15:8]歸零重新遞增計數。
 - 計數過程·使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數·且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

18.1.4. 8+8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<11>使得 TMB 操作在兩組 8+8-bit 計數模式下。在此模式下具有以下特性：

- ◆ 8+8-bit 計數器 TB1R[15:8]與 TB1R[7:0]與的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並使得 TB1R[15:8]計數器累加 1 且 TB1R[7:0]歸零重新計數。

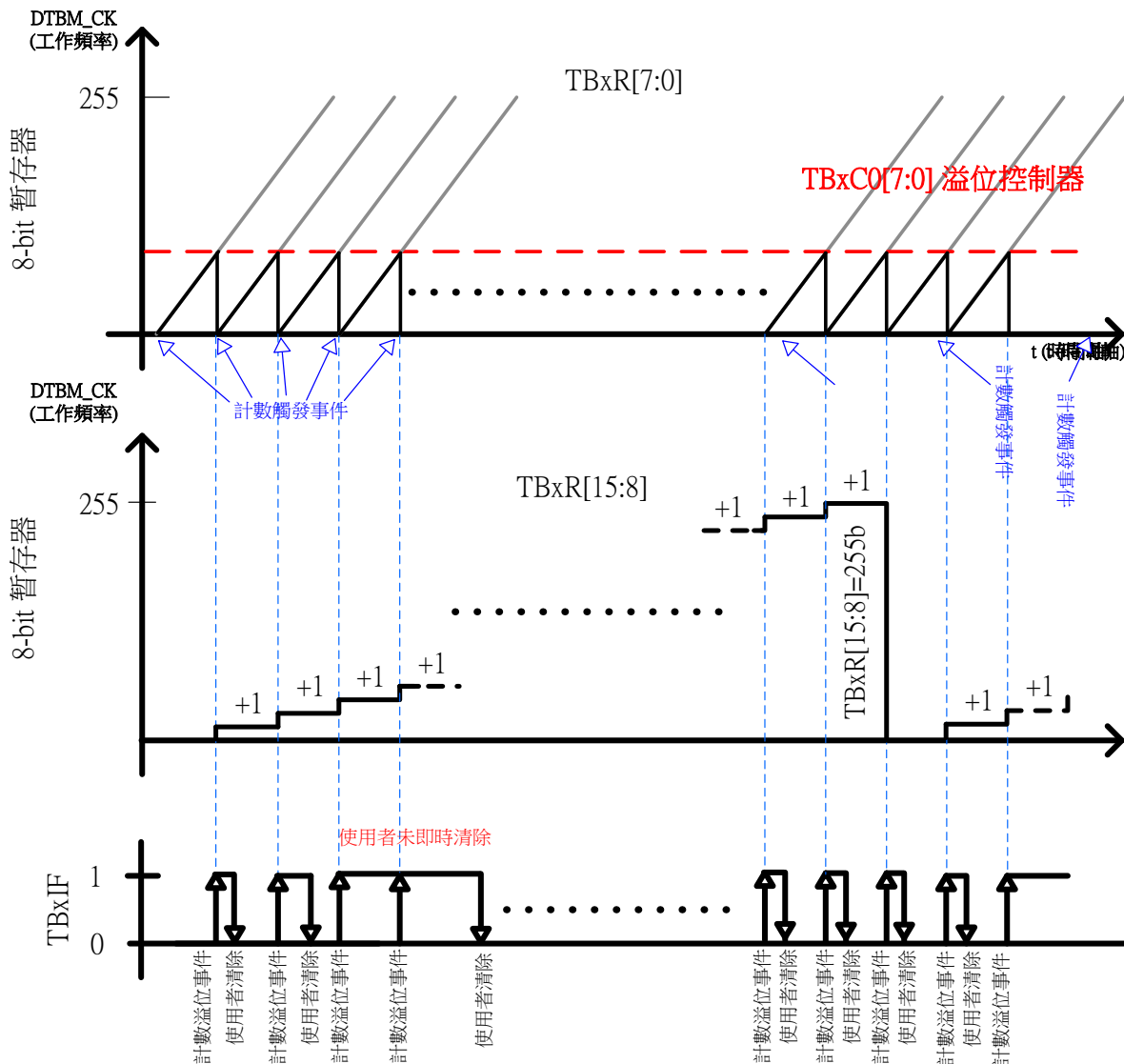


圖 18-5 8+8-bit 計數器波形與使用示意圖

- ◆ 8+8-bit 計數模式操作說明
- 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
 - 寫入數據至 TB1C0[7:0]。

- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable) · 即循環計數。
- 將 ENTB1[0]設置<1>以啟用計數器
 - 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時·產生溢位事件使得 TB1IF[0]置<1>且 TB1R[15:8]計數器累加 1 · 此時 TB1IE[0]設置<1>則會產生中斷事件並歸零重新遞增計數。
 - 當 TB1R[15:8]計數數值至等於 TB1R[15:8]=255b 時·再加 1 會使得 TB1R[15:8]歸零重新遞增計數。
 - 計數過程 · 使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數 · 且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

18.2. PWM 脈衝寬度調變

當 TMB 不同的計數模式與脈衝寬度調變(簡稱 PWM)模式選擇器進行組合使用·可產生多種形式的 PWM 波形·其中 PWMA0/1 為實際可輸出之引腳·本章節介紹七種不同的使用方式予請使用者參考。

- ◆ TMB 與 PWM 輸出的關係與基本操作說明
- TMB1 控制 PWMA0 與 PWMA1 輸出
 - 由 PWM 模式選擇器 PWMA0[2:0]與 PWMA1[2:0]·分別設置 PWMA0 與 PWMA1 輸出波形為 PWM10 ~ PWM70 的其中一種。
 - 由波形狀態旗標 PWMA1[0] ~ PWMA6[0]可以分別讀到 PWM10 ~ PWM60 為“H”或“L”狀態。
 - 透過 PWM 輸出反相器 PA0IV[0]與 PA1IV[0]·可分別設置 PWMA0 與 PWMA1 實際輸出波形是否反相。
 - PWMA0 與 PWMA1 可分別由引腳 PT3.4 與 PT3.5 輸出。
- ◆ PWM 模式選擇器 PWMA0/1[2:0]·可輸出 PWM10 ~ PWM70 等波形。必須注意·當搭配不同 TMB 計數模式時 PWM10 ~ PWM70 可輸出截然不同的波形·以下章節將以基本型態與常見應用描述。

18.2.1. PWM10 波形 (16-bit PWM)

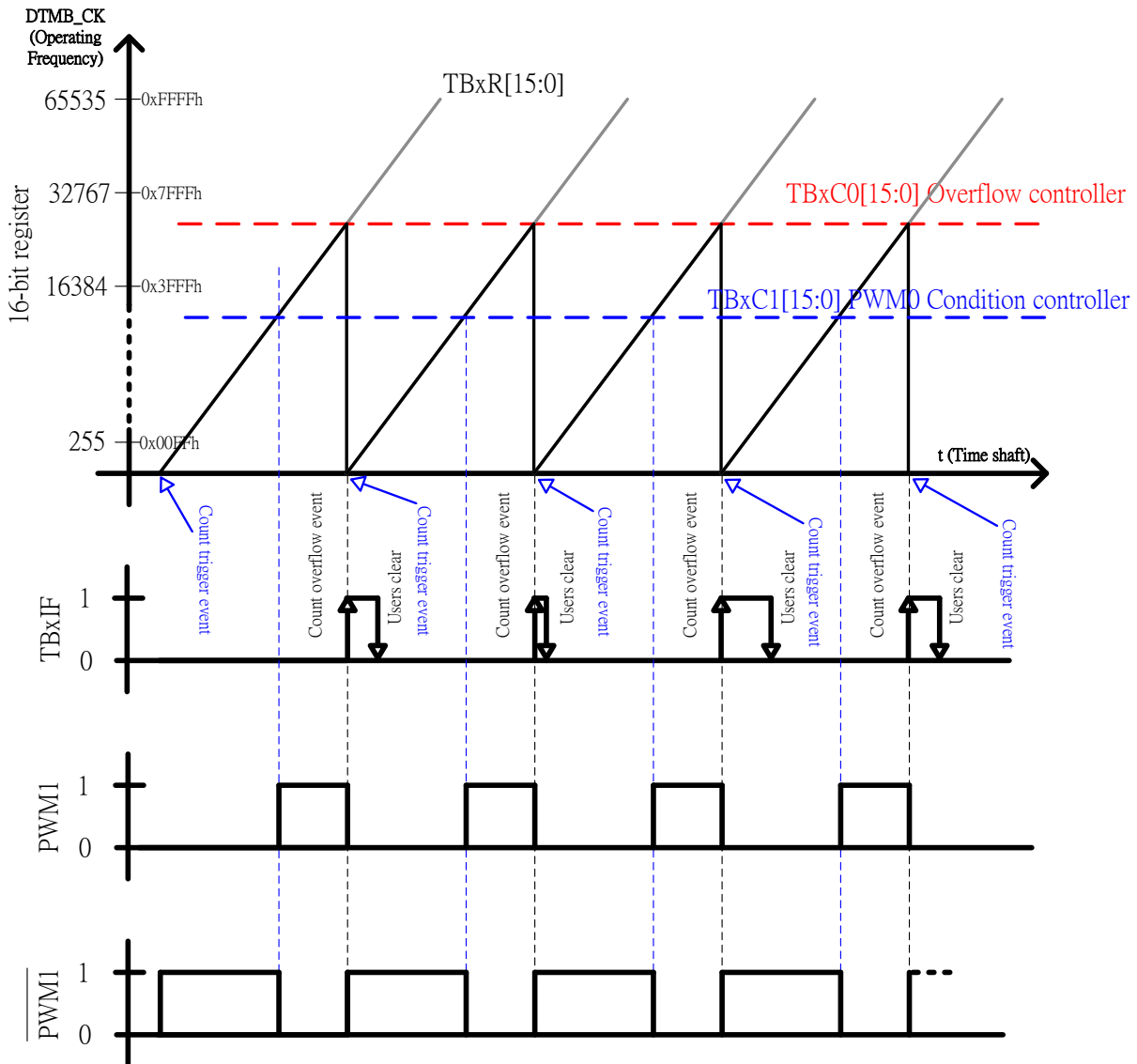


圖 18-6 PWM10 波形與使用示意圖

◆ PWM10 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<000>以輸出 PWM10 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為 Logic High。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。

■ 產生 PWM10 波形

- 當 TB1R[15:0]計數數值至等於 TB1C1[15:0]時，使得 PWM10 狀態由 0→1。

- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM1O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM1O 頻率與工作週期計算公式：

$$\text{PWM1O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0}[15 : 0] + 1}$$

$$\text{PWM1O Duty Cycle} = \frac{(\text{TB1C0}[15 : 0] + 1) - \text{TB1C1}[15 : 0]}{\text{TB1C0}[15 : 0] + 1}$$

18.2.2. PWM2O 波形 (16-bit PWM)

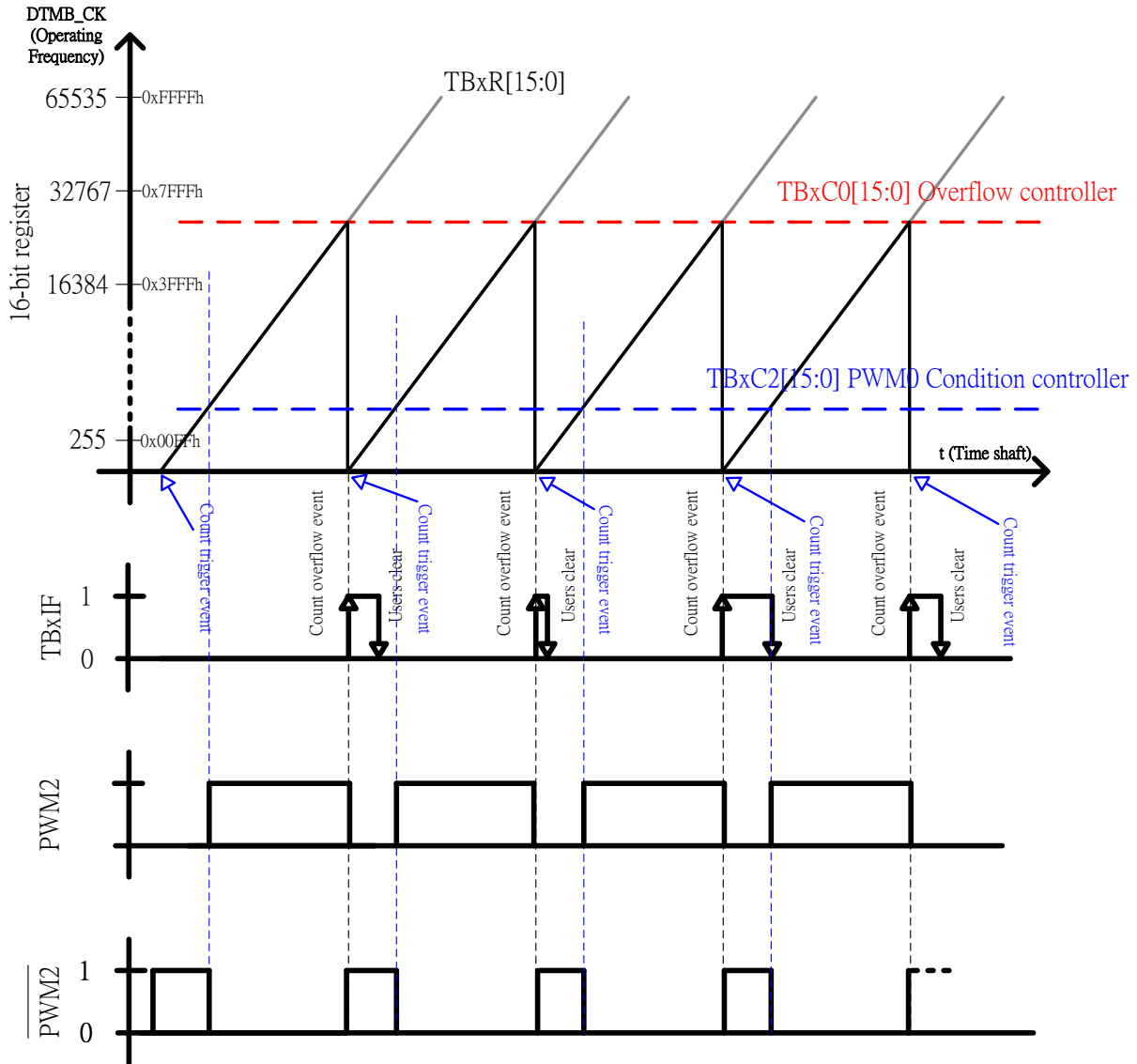


圖 18-7 PWM2O 波形與使用示意圖

◆ PWM2O 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<001>以輸出 PWM2O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。

■ 產生 PWM2O 波形

- 當 TB1R[15:0]計數數值至等於 TB1C2[15:0]時，使得 PWM2O 狀態由 0→1。
- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM2O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1V[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM2O 頻率與工作週期計算公式：

$$\text{PWM2O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0}[15:0] + 1}$$

$$\text{PWM2O Duty Cycle} = \frac{(\text{TB1C0}[15:0] + 1) - \text{TB1C2}[15:0]}{\text{TB1C0}[15:0] + 1}$$

18.2.3. PWM3O 波形 (8-bit PWM)

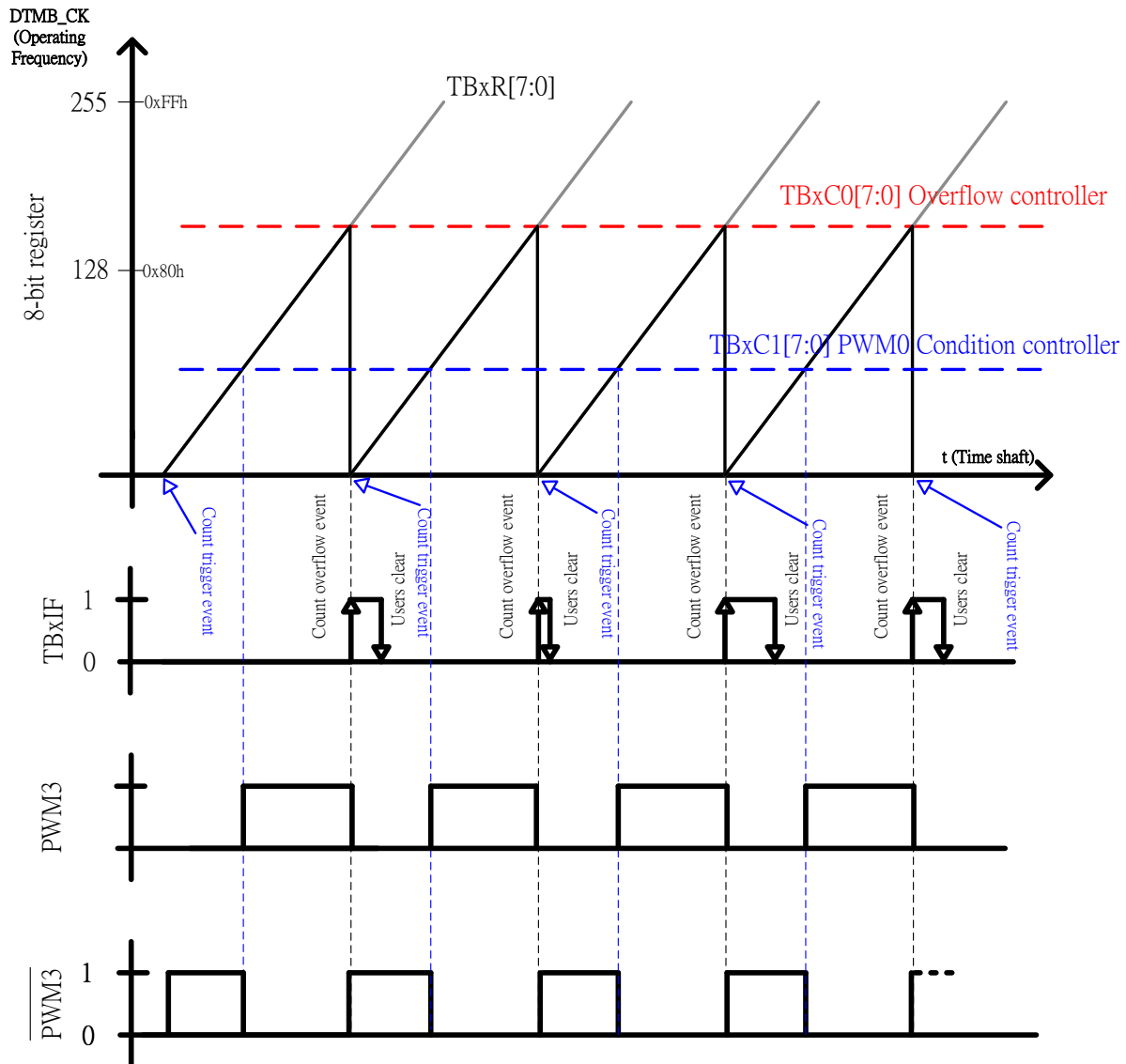


圖 18-8 PWM3O 波形與使用示意圖

- ◆ PWM3O 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
 - PWMA0/1[2:0]設置<010>以輸出 PWM3O 波形
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
 - 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
 - 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
 - 將 ENTB1[0]設置<1>啟用計數器。
- 產生 PWM3O 波形

- 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM30 狀態由 0→1。
- 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM30 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1V[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM30 頻率與工作週期計算公式：

$$\text{PWM30 Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0L}[7 : 0] + 1}$$

$$\text{PWM30 Duty Cycle} = \frac{(\text{TB1C0L}[7 : 0] + 1) - \text{TB1C1L}[7 : 0]}{\text{TB1C0L}[7 : 0] + 1}$$

18.2.4. PWM4O 波形 (8-bit PWM)

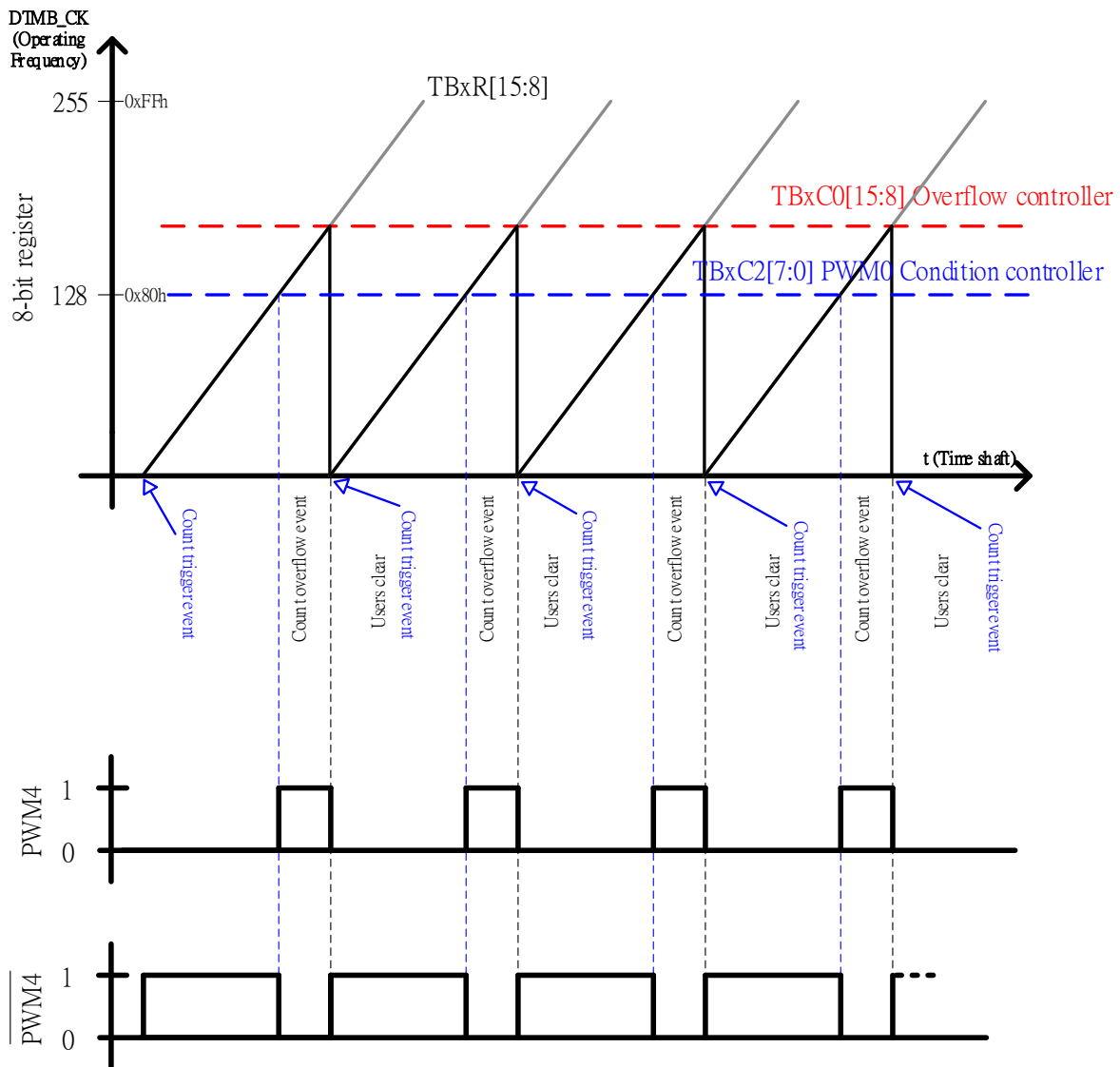


圖 18-9 PWM4O 波形與使用示意圖

◆ PWM4O 輸出操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
- PWMA0/1[2:0]設置<011>以輸出 PWM4O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。
- 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。

■ 產生 PWM4O 波形

- 當 TB1R[7:0]計數數值至等於 TB1C2L[7:0]時，使得 PWM4O 狀態由 0→1。
- 當 TB1RL[7:0]再計數數值至等於 TB1C0H[15:8]時，使得 PWM4O 狀態由 1→0 並歸零重新遞增計數。
- PWM 輸出控制
 - 設置 PWM01[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM4O 頻率與工作週期計算公式：

$$\text{PWM4O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0H}[15 : 8] + 1}$$

$$\text{PWM4O Duty Cycle} = \frac{(\text{TB1C0H}[15 : 8] + 1) - \text{TB1C2L}[7 : 0]}{\text{TB1C0H}[15 : 8] + 1}$$

18.2.5. PWM5O 波形 (8+8-bit PWM)

將 TMB 計數器設置在 8+8-bit 模式且 PWM 輸出波形選擇 PWM5O，則可得到 8+8bit PWM 輸出。

8+8-bit PWM 由 TB1R[7:0]、TB1C0[7:0]、TB1C1[7:0]與 TB1C2[7:0]等控制暫存器以及內部數位電路組成。其中 TB1R[7:0]為累進計數器、TB1C0[7:0]為 PWM 頻率控制器、TB1C1[7:0]為 PWM 工作週期控制器、TB1C2[7:0]為 8+8-bit PWM 工作週期微調器。

8+8-bit PWM 工作週期微調器 TB1C2[7:0]設置與說明，如下表所示。其中 N 為工作週期中的脈波寬度 (N = TB1C0[7:0] – TB1C1[7:0])。

■ 基本型

PWM 工作週期微調		說明
TB1C2[7:0]	加權量	
80h	1/2	2 ¹ 個波形為一組循環，其中有(2 ¹ -1)個寬度為 N+1 的波形
40h	1/4	2 ² 個波形為一組循環，其中有(2 ² -1)個寬度為 N+1 的波形
20h	1/8	2 ³ 個波形為一組循環，其中有(2 ³ -1)個寬度為 N+1 的波形
10h	1/16	2 ⁴ 個波形為一組循環，其中有(2 ⁴ -1)個寬度為 N+1 的波形
08h	1/32	2 ⁵ 個波形為一組循環，其中有(2 ⁵ -1)個寬度為 N+1 的波形
04h	1/64	2 ⁶ 個波形為一組循環，其中有(2 ⁶ -1)個寬度為 N+1 的波形
02h	1/128	2 ⁷ 個波形為一組循環，其中有(2 ⁷ -1)個寬度為 N+1 的波形
01h	1/256	2 ⁸ 個波形為一組循環，其中有(2 ⁸ -1)個寬度為 N+1 的波形

表 18-1 工作週期微調器設置表

■ 邏輯運算 OR 疊合型

- 當 TB1C2[7:0]不只設置 1bit 時，其加權量進行加總後，即為總加權量。亦為一組循環中，各脈波寬度(N, N+1)的數量。

$$\text{加權量} = \frac{\alpha}{\beta} \quad \begin{array}{l} \alpha = \text{一組循環中，脈波寬度為 N 的波形數} \\ \beta = \text{一組循環中的總波形數} \end{array}$$

以下範例以隨機數值進行規律說明。

- TB1C2[7:0]設置為 C0h(80h+40h)時，會使得 PWM 工作週期產生 3/4(1/2+ 1/4) 的加權量變化。而波形的變化，則是以 4 個輸出週期為一組，其中會有 3 個寬度 N 的波形與 1(4-3)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 A0h(80h+20h)時，會使得 PWM 工作週期產生 5/8(1/2+ 1/8) 的加權量變化。而波形的變化，則是以 8 個輸出週期為一組，其中會有 5 個寬度 N 的波形與 3(8-5)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 57h(40h+10h+04h+02h+01h)時，會使得 PWM 工作週期產生 87/256 (1/4+ 1/16+ 1/64+ 1/128+ 1/256)的加權量變化。而波形的變化，則是以 256 個輸出週期為一組，其中會有 87 個寬度 N 的波形與(256-87)個寬度為(N+1)的波形。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

- TB1C2[7:0]設置為 86h(80h+04h+02h)時，會使得 PWM 工作週期產生 67/128(1/2+ 1/64+ 1/128)的加權量變化。而波形的變化，則是以 128 個輸出週期為一組，其中會有 67 個寬度 N 的波形與(128-67)個寬度為(N+1)的波形。
 - TB1C2[7:0]設置為 FFh(80h+40h+20h+10h+08h+04h+02h+01h)時，會使得 PWM 工作週期產生 255/256 的加權量變化。而波形的變化，則是以 256 個輸出週期為一組，其中會有 255 個寬度 N 的波形與 1 個寬度為(N+1)的波形。
- ◆ 下表 18-2、圖 18-10與圖 18-10部分列出TB1C2[7:0]在不同設置下·8+8-bit PWM 波形變化以供使用者參考。

型態	TB1C2 [7:0]	加權量	0	1	2	3	4	5	6	7	8	9	~	127	128	129	~	254	255	
基本波形	00h	-	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1	
	80h	1/2	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N	
	40h	1/4	N+1	N+1	N	N+1	N+1	N+1	N	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N	N+1	
	20h	1/8	N+1	N+1	N+1	N+1	N	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1	
	10h	1/16	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	08h	1/32	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	04h	1/64	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	02h	1/128	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	01h	1/256	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N	N+1	~	N+1	N+1
邏輯運算疊合型	C0h	3/4	N+1	N	N	N	N+1	N	N	N	N+1	N	~	N	N+1	N	~	N	N	
	A0h	5/8	N+1	N	N+1	N	N	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N	
	E0h	7/8	N+1	N	N	N	N	N	N	N	N+1	N	~	N	N+1	N	~	N	N	
	F0h	15/16	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N	
	F8h	31/32	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N	
	FCh	63/64	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N	
	FEh	127/128	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N	
	FFh	255/256	N+1	N	N	N	N	N	N	N	N	N	~	N	N	N	~	N	N	
	57h	87/256	N+1	N+1	N	N+1	N+1	N+1	N	N+1	N	N+1	~	N+1	N	N+1	~	N	N+1	
	86h	67/128	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N	
	32h	25/128	N+1	N+1	N+1	N+1	N	N+1	N+1	N+1	N	N+1	~	N+1	N+1	N+1	~	N+1	N+1	

表 18-2 PWM50 輸出波形示意表

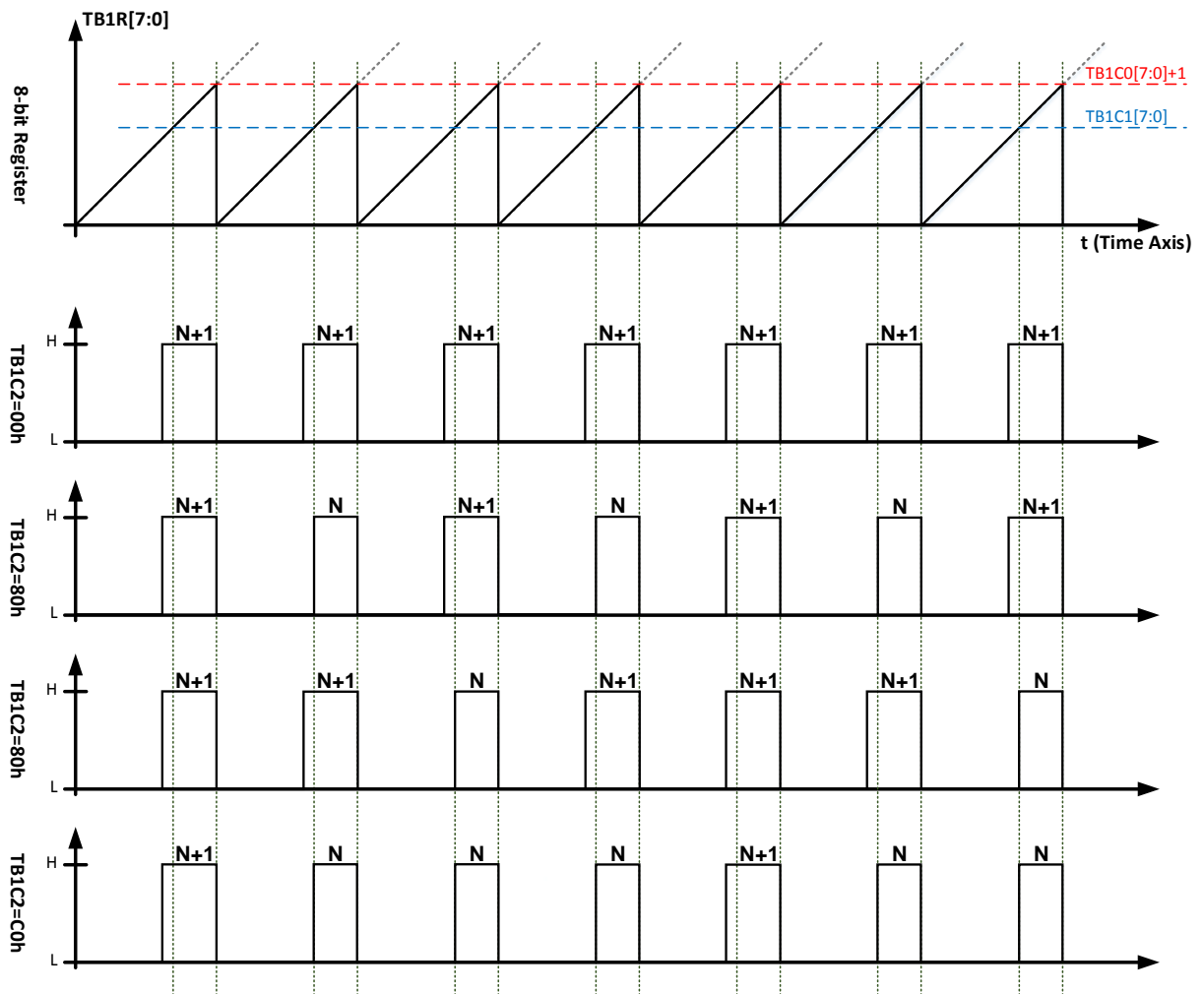


圖 18-10 PWM50 輸出波形示意圖 1

◆ PWM50 輸出操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
- PWMA0/1[2:0]設置<100>以輸出 PWM50 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)微調方式。
- 將 ENTB1[0]設置<1>啟用計數器。

■ 產生 PWM50 波形

- 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM50 狀態由 0→1。

- 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM50 狀態由 1→0；
 - 並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 此時，TB1C2L[7:0]所設置的數據，將調整 PWM50 輸出之脈波寬度為 N+1 或 N。如表 18-1 所描述，其中 N = TB1C0[7:0] – TB1C1[7:0]。
- PWM 輸出控制
- 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1V[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM50 頻率與工作週期計算公式：

$$\text{PWM50 Frequency} = \frac{DTMB_CK}{TBxC0[7:0] + 1}$$

PWM50 Duty Cycle

$$= \frac{(TBxC0[7:0] + 1) - TBxC1[7:0] - TBxC2[7:0]/256}{TBxC0[7:0] + 1}$$

18.2.6. PWM6O 形 (兩個 16-bit PWM 波形)

將 TMB 計數器設置在 17-bit 模式且 PWM 輸出波形選擇 PWM6O 則可產生兩個 16-bit PWM 波形。

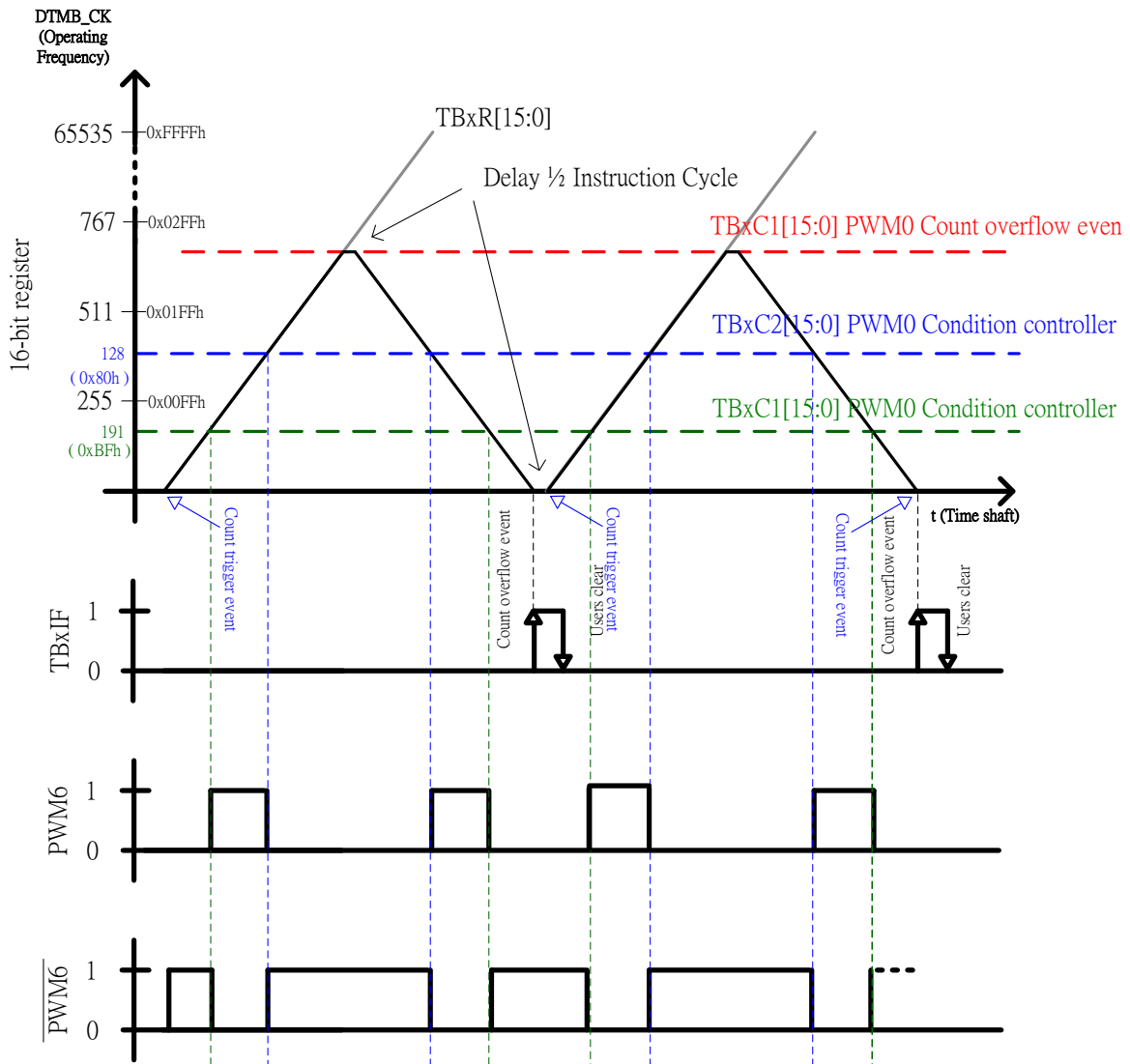


圖 18-11 PWM6O 形與使用示意圖

- ◆ 17-bit PWM 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
 - PWMA0/1[2:0]設置<101>以輸出 PWM6O 波形
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
 - 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。
 - 寫入數據至 TB1C1L[15:0]與 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。

- 將 ENTB1[0]設置<1>啟用計數器。
- 產生雙波形 PWM6O 形
 - 第一波形條件
 - ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 0→1。
 - ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 1→0。
 - ✓ 接著，當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，使得 TB1R[15:0]轉為遞減計數。
 - 第二波形條件
 - ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 0→1。
 - ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 1→0。
 - ✓ 接著，當 TB1R[15:0]計數數值至等於 0x0000h 時產生溢位事件使得 TB1IF[0]置<1>歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM6O 率與工作週期計算由於產生的波形特殊，在此不描述。

18.2.7. PWM7O 波形 (16-bit PWM 波形)

將 TMB 計數器設置在 16-bit 模式且 PWM 輸出波形選擇 PWM7O，則可產生週期性的 PWM 波形。

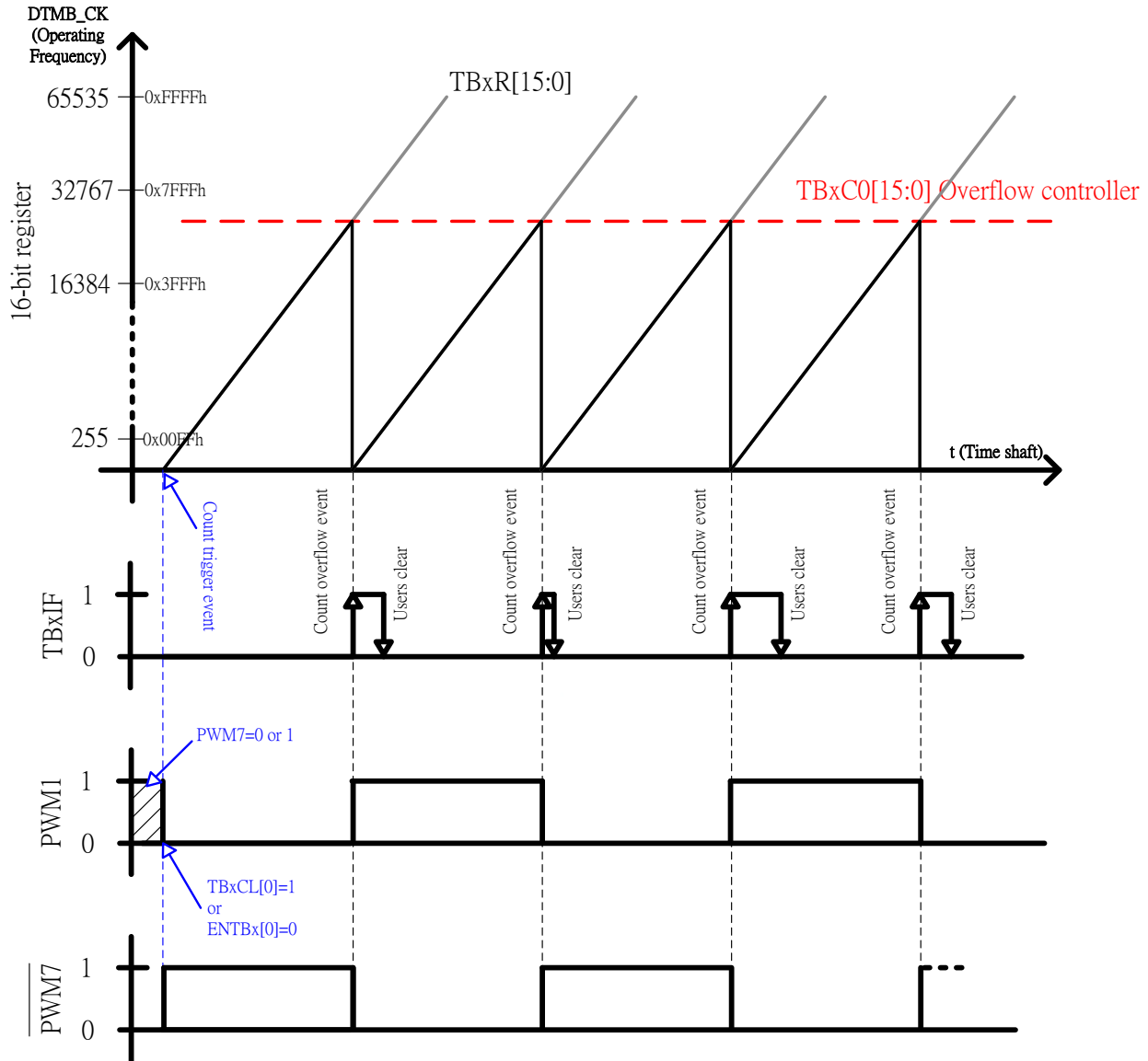


圖 18-12 PWM7O 波形與使用示意圖

◆ PWM7O 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<111>以輸出 PWM7O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 將 ENTB1[0]設置<1>啟用計數器。

- 產生 PWM70 波形
 - TMB1 未啟用時 PWM70 狀態未定，但當 ENTB1[0]設置<1>或者 TB1CL[0]設置<1>時，PWM70 輸出 0 直至發生溢位事件後 PWM70 轉態輸出 1 且於下次再發生溢位事件時轉態為 0，產生週期性波形。
 - 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM70 轉態；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
 - 設置 PM11.3[0]/PM11.2[0]設置<1>，啟用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM70 頻率與工作週期計算公式：

$$\text{PWM70 Frequency} = \frac{\text{DTMB_CK}}{\text{TBxC0}[15:0] + 1} \div 2$$

$$\text{PWM70 Duty Cycle} = 50\%$$

18.3. TMB1 控制暫存器列表與說明：

"·"no use, "*"read/write, "w"write, "r"read, "r0"only read 0, "r1"only read 1, "w0"only write 0, "w1"only write 1												
"\$"for event status, "."unimplemented bit, "x"unknown, "u"unchanged, "d"depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
1D2H	TB1Flag	-	PWM7A	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	..00 0000	..uu uuuu	·,·,·,·,·,·,·,·,·,·
1D3H	TB1CN0	ENTB1	TB1M[1:0]	TB1RT[1:0]		TB1CL	PWMO1	PWMO0		0000 0000	uuuu u0uu	*,*,*,*,*,rw1,*,*
1D4H	TB1CN1	PA1IV	PWMA1[2:0]			PA0IV	PWMA0[2:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*
1D5H	TB1RH	TimerB1 counter Register [15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
1D6H	TB1RL	TimerB1 counter Register [7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
1D7H	TB1C0H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1D8H	TB1C0L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1D9H	TB1C1H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1DAH	TB1C1L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1DBH	TB1C2H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1DCH	TB1C2L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
1DDH	TC1CN0	-	TC1S[1:0]	-	-	-	-	-	-	0000 0000	uuuu uuuu	uuuu uuuu

表 18-3 TMB1 相關暫存器

BSRCN: 詳見 記憶體,Memory 章節

INTE0/INTF0: 詳見 中斷,Interrupt 章節

OSCCN0/OSCCN1/OSCCN2: 詳見 震盪器、時脈源與功耗管理章節

TB1Flag: 計數器 TMB1 產生 PWM 波形狀態旗標

位元	名稱	描述
Bit6~0	PWMxA	PWMx 波形狀態 · $1 \leq x \leq 7$ <0> 低電位 L <1> 高電位 H

TB1CN0: 計數器 TMB1 控制暫存器

位元	名稱	描述
Bit7	ENTB1	啟用與關閉 TMB1 <0> 關閉。 <1> 啟用
Bit6~5	TB1M[1:0]	計數器 TMB1 操作模式 <00> 16-bit 計數器 <01> 17-bit 計數器 <10> 兩組 8-bit 計數器 <11> 8+8-bit 計數器
Bit4~3	TB1RT[1:0]	計數器 TMB1 計數觸發選擇器 <00> Logic High <11> CPI1
Bit2	TB1CL	TB1R 計數歸零控制器 <0> 計數不歸零。 <1> 計數歸零。(設置<1>有效,計數器歸零後自動置<0>)

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit1	PWMO1	PWM1 引腳輸出控制器 <0> 不輸出 <1> 輸出
Bit0	PWMO0	PWM0 引腳輸出控制器 <0> 不輸出 <1> 輸出

TB1CN1: 計數器 TMB1 控制暫存器

位元	名稱	描述																					
Bit7	PA1IV	引腳 PWMAx 波形輸出相位 ($0 \leq x \leq 1$) <0> 反相。 <1> 同相。																					
Bit3	PA0IV																						
Bit6~4	PWMA1[2:0]	引腳 PWMAx 波形輸出選擇器 ($0 \leq x \leq 1$)																					
Bit2~0	PWMA0[2:0]		<table border="1"> <thead> <tr> <th>PWMAx[2:0]</th> <th>輸出選擇器</th> <th>PWMAx[2:0]</th> <th>輸出選擇器</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>PWM1O</td> <td>100</td> <td>PWM5O</td> </tr> <tr> <td>001</td> <td>PWM2O</td> <td>101</td> <td>PWM6O</td> </tr> <tr> <td>010</td> <td>PWM3O</td> <td>110</td> <td>PWM7O</td> </tr> <tr> <td>011</td> <td>PWM4O</td> <td>111</td> <td>PWM7O</td> </tr> </tbody> </table>	PWMAx[2:0]	輸出選擇器	PWMAx[2:0]	輸出選擇器	000	PWM1O	100	PWM5O	001	PWM2O	101	PWM6O	010	PWM3O	110	PWM7O	011	PWM4O	111	PWM7O
			PWMAx[2:0]	輸出選擇器	PWMAx[2:0]	輸出選擇器																	
			000	PWM1O	100	PWM5O																	
			001	PWM2O	101	PWM6O																	
010	PWM3O	110	PWM7O																				
011	PWM4O	111	PWM7O																				

TB1CN2: 計數器 TMB1 控制暫存器

位元	名稱	描述
Bit6~5	TC1S[1:0]	計數器 TC1 事件輸入選擇器 <00> TBI1 來自 GPIO 口的輸入。(預設) <01> TBI0 來自 GPIO 口的輸入。 <10> 低頻時脈源 LPC_CK <11> 為 CMPO 窗型比較器輸出。

TB1R: TMB1 計數器

位元	名稱	描述
Bit15~8	TB1RH[7:0]	TMB1 計數器
Bit7~0	TB1RL[7:0]	

TB1C0: TMB1 溢位控制

位元	名稱	描述
Bit15~8	TB1C0RH[7:0]	TMB1 計數器溢位控制 TB1C0RL[7:0]必須最後寫入，才有效設定。
Bit7~0	TB1C0RL[7:0]	

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

TB1C1: PWMA 條件控制 1

位元	名稱	描述
Bit15~8	TB1C1RH[7:0]	PWMA 條件控制 1
Bit7~0	TB1C1RL[7:0]	TB1C1RL[7:0]必須最後寫入，才有效設定。

TB1C2: PWMA 條件控制 2

位元	名稱	描述
Bit15~8	TB1C2RH[7:0]	PWMA 條件控制 2
Bit7~0	TB1C2RL[7:0]	TB1C2RL[7:0]必須最後寫入，才有效設定。

19. 同步串列通訊介面 SPI(only for HY17P68)

同步串列通訊介面 SPI(Serial Peripheral Interface,以下簡稱 SPI)具有以下功能：

- ◆ SPI 模組允許同步發送和接收 8 位元資料。
- ◆ 可用於其他裝置進行通信的串列接口，裝置多為 EEPROM、移位暫存器等。
- ◆ 供主控模式及被動模式使用。
- ◆ 主動模式的引腳配置如下，使用時須設定為相對應引腳輸入輸出。

串列資料輸出 SDO(PT1.5)

串列資料輸入 SDI(PT1.0)

串列時鐘源 SCK(PT1.6)

- ◆ 被動模式下可以多使用 1 隻引腳控制，被動同步選擇引腳 SCE(PT1.1).

SPI 暫存器摘要：

PT1M2	PM1.6, PM1.5
SSPCON1	SSPEN[0],CKP[0],CKE[0],SMP[0],SSPM[1:0]
SSPSTA	SSPBUY[0],SSPOV[0],BF[0]
SSPBUF	SSPBUF[7:0]

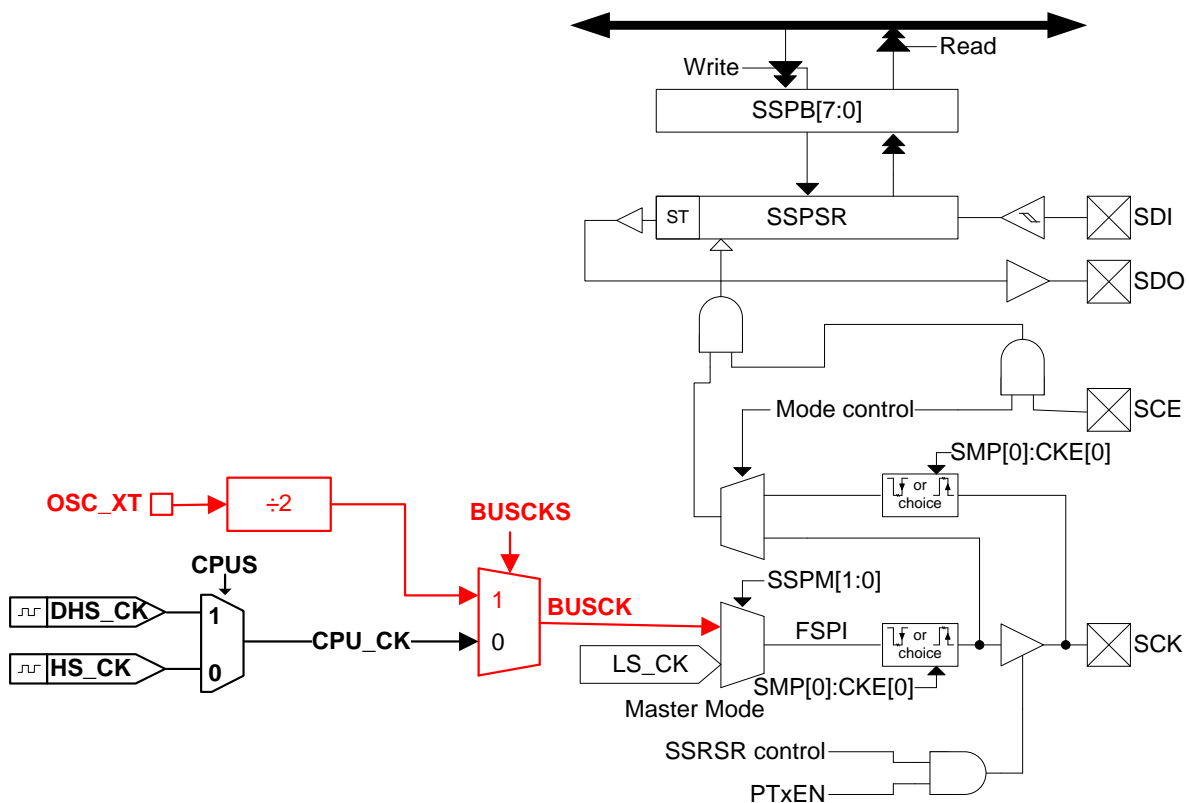


圖 19-1 SPI 方塊圖

19.1. SPI 使用說明

使用時除了相對應引腳須設定為輸入輸出腳位之外，也因主動被動選擇，使用腳位不同。

- ◆ 主動模式：使用引腳為 SCK(時鐘輸出), SDI(資料輸入), SDO(資料輸出)
- ◆ 被動模式：使用引腳為 SCK(時鐘輸入), SDI(資料輸入), SDO(資料輸出), SCE(同步資料接收致能)

透過配置 SSPCON1 暫存器可設定 SPI 等控制位元：

- ◆ 設置 SSPEN 位元可用於啟動 SPI 通訊模組。
- ◆ 設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。
- ◆ 設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。
- ◆ 設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣)。
- ◆ 設置 SSPM[1:0]位元組，決定主動模式 SCK 頻率源或被動模式 SCE 引腳是否啟用。
- ◆ 透過配置 SSPBUF 暫存器決定傳輸資料或接受資料，SSPSTA 暫存器則反映傳送及接收狀態：
 - ◆ SPI 傳送及接收暫存器由 SSPBUF 及 SSPSR 暫存器所組成。
 - ◆ SSPBUF 會保持上次寫入 SSPSR 的數據，直到下一次接收到的數據準備好為止。當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 SSPSTA 暫存器中 BF 位元及 INTF2 暫存器中 SSPIF 位元將會被設置為 1。
 - ◆ 雙重暫存器將可以允許在讀取該筆接收資料(Read SSPBUF)的同時，接收下一筆資料在 SSPSR 暫存器中。當資料接收時，應先判斷 SSPSTA 暫存器 BF 位元是否被設置為 1，若為 1 則表示 SSPBUF 中有接收完成的資料但卻未被使用者讀取，使用者應先讀取 SSPBUF 資料，讀取後 BF 位元將被硬體自動清除為 0。若使用者在 BF 被設置為 1 的情形下，卻未讀取 SSPBUF 的資料，當再次接收到資料時，SSPSTA 暫存器 SSPOV 位元將會被設置為 1，而該筆資料將會遺失不會被寫入到 SSPBUF 暫存器中。
 - ◆ 當資料在傳送時 SSPSTA 暫存器 SSPBUY 位元將被設置為 1，任何寫入 SSPBUF 暫存器的動作都會被忽略。傳送資料完成後，SSPBUY 位元將自動被清為 0。
 - ◆ 當 SPI 為主動模式時，則可以不理會 SSPBUF 暫存器所接收的數值，只須寫入欲傳送資料即可。

19.2. SPI 主動模式

SPI 設定為主動模式時，可以隨時啟動資料傳輸動作，只要在資料被寫入 SSPBUF 暫存器時，資料就會透過 SDO 引腳搭配 SCK 時脈源輸出。

此時若接收資料模組同為 SPI 模組時，可以將 SPI 被動模組 SDO 引腳配置為輸入腳位，則不會傳回失效資料給主動模組。若接收模組須同步傳回資料給主動模組，則可將被動模組 SDO 引腳配置為輸出腳位，則主動模組 SDI 引腳則會連續接收到移入資料，等接收完成後，會將資料寫入 SSPBUF 暫存器中，並且相對應的 SSPSTA 暫存器 BF 位元及 INTF2 暫存器中 SSPIF 位元將會被設置為 1。

同時可以透過 SSPCON1 暫存器 SSPM[1:0]位元組來設定主動模組頻率源，並透過 CKE, CKP 位元設定值來決定時脈源的極性。

主動模式配置說明：

驅動引腳設定：使用引腳為 SCK(時鐘輸出), SDI(資料輸入), SDO(資料輸出)

須先正確設定 I/O 引腳輸出入功能，及 SCK、SDO 輸出模組功能。

配置 SSPCON1 暫存器達 SPI 功能控制位元

設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。

設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。

設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣)。

設置 SSPM[1:0]位元組，決定主動模式 SCK 頻率源。

設置 SSPEN 位元可用於啟動 SPI 通訊模組。

配置 SSPBUF 暫存器決定傳輸資料，SSPSTA 暫存器則反映傳送狀態

SPI 傳送暫存器由 SSPBUF 及 SSPSR 暫存器所組成。

當資料寫入 SSPBUF 後，硬體動作會將 SSPBUF 資料搬移到 SSPSR 暫存器中，並將 SSPSR 資料隨 SCK 時脈源送出。

當資料傳送出去之後，SSPSR 會同步接收到 SDI 引腳上的資料輸入，並在接收完成後，硬體動作會將 SSPSR 內的資料搬移到 SSPBUF 中。可透過 BF 旗標判斷是否接收完成。

SSPBUF 會保持上次從 SSPSR 所接收到的數據，直到下一次接收到的數據準備好為止。

當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 INTF2 暫存器中 SSPIF 位元將在 SCK 傳送完成 8 個位元資料後，會被設置為 1。而 SSPSTA 暫存器中 BF 位元將在資料接收完成並由硬體搬移到 SSPBUF 後被設置為 1。

當資料在傳送時 SSPSTA 暫存器 SSPBUY 位元將被設置為 1，任何寫入 SSPBUF 暫存器的動作都會被忽略。傳送資料完成後，SSPBUY 位元將自動被清為 0。

當 SPI 為主動模式時，則可以不理會 SSPBUF 暫存器所接收的數值，只須寫入欲傳送資料即可。若 SSPBUF 所接收的數值可使用時，使用者應自行將資料搬移後，再寫入欲送的資料。

相關配置可見下圖說明：

SPI MODE WAVEFORM(MASTER MODE)

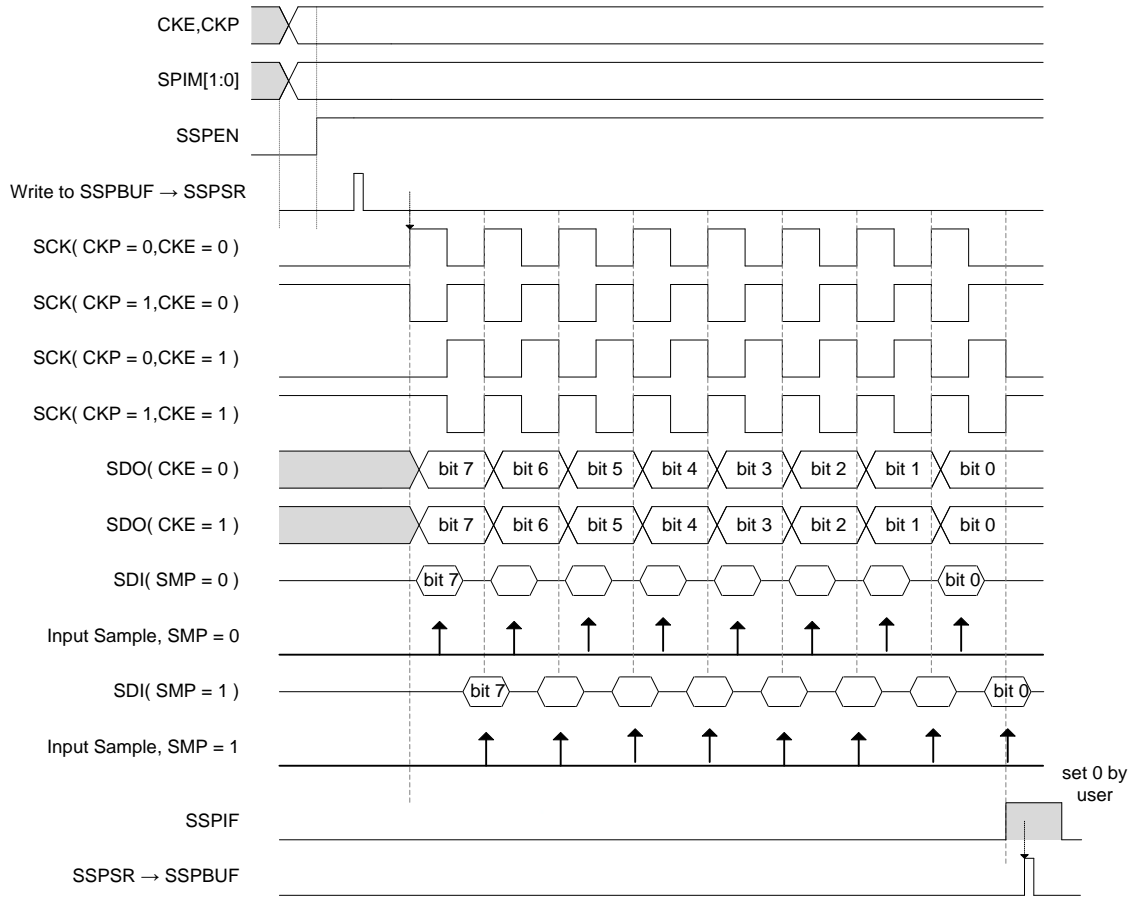


圖 19-2 SPI 主動模組時序波形

19.3. SPI 被動模式

被動模組下，SCK 時脈源由外部所提供，且 SCK 引腳必須處於空閑狀態，並須將 SCK 引腳配置為輸入腳位。在搭配主動模組時脈源極性設定時，可以透過 CKE, CKP 位元設定值來決定被動模組時脈源的極性。

被動模式配置說明：

驅動引腳設定：使用引腳為 SCK(時鐘輸入), SDI(資料輸入), SDO(資料輸出), SCE(同步資料接收致能)

- 須先正確設定 I/O 引腳輸出入功能，及 SDO 輸出模組功能。
- 配置 SSPCON1 暫存器達 SPI 功能控制位元
- 設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。
- 設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。
- 設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣)
- 設置 SSPM[1:0]位元組，決定被動模式 SCE 引腳是否啟用。
- 設置 SSPEN 位元可用於啟動 SPI 通訊模組。
- 透過配置 SSPBUF 暫存器決定接受與同步發送資料，SSPSTA 暫存器則反映接收狀態
- SPI 接收暫存器由 SSPBUF 及 SSPSR 暫存器所組成。
- 接收資料前，應先將要同步發送的資料寫入 SSPBUF 中，等待主控端時脈源到達。
- 即使不要同步發送資料，仍須完成寫入 SSPBUF 的動作，並建議寫入 0FFh 的資料。
- 寫入同步發送資料之後到主控端時脈源到達之前的時間需要延遲 5 個指令週期的時間，以利硬體將 SSPBUF 資料正確搬移到 SSPSR 暫存器中。
- 當主控端 SCK 時脈源輸入時，被動模組除擷取 SDI 輸入引腳資料外，仍會同步將 SSPSR 的資料由 SDO 引腳輸出給主控端。
- SSPBUF 會保持上次接收到的 SSPSR 的數據，直到下一次接收到的數據準備好為止。
- 當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 INTF2 暫存器中 SSPIF 位元將在主控 SCK 傳送完成 8 個位元資料後，會被設置為 1。而 SSPSTA 暫存器中 BF 位元將在資料接收完成並由硬體搬移到 SSPBUF 後被設置為 1。
- 雙重暫存器將可以允許在讀取該筆接收資料(Read SSPBUF)的同時，接收下一筆資料在 SSPSR 暫存器中。當資料接收時，應先判斷 SSPSTA 暫存器 BF 位元是否被設置為 1，若為 1 則表示 SSPBUF 中有接收完成的資料但卻未被使用者讀取，使用者應先讀取 SSPBUF 資料，讀取後 BF 位元將被硬體自動清除為 0。若使用者在 BF 被設置為 1 的情形下，卻未讀取 SSPBUF 的資料，當再次接收到資料時，SSPSTA 暫存器 SSPOV 位元將會被設置為 1，而該筆資料將會遺失不會被寫入到 SSPBUF 暫存器中。

相關配置可見下圖說明：

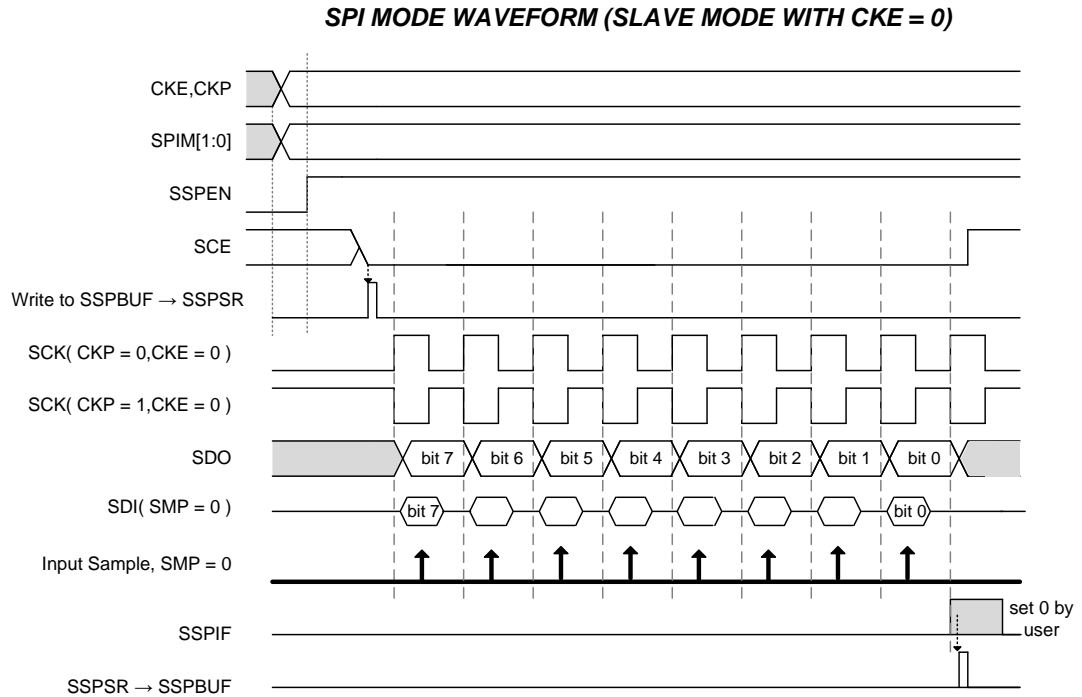


圖 19-3 SPI 被動模組時序波形(CKE=0)

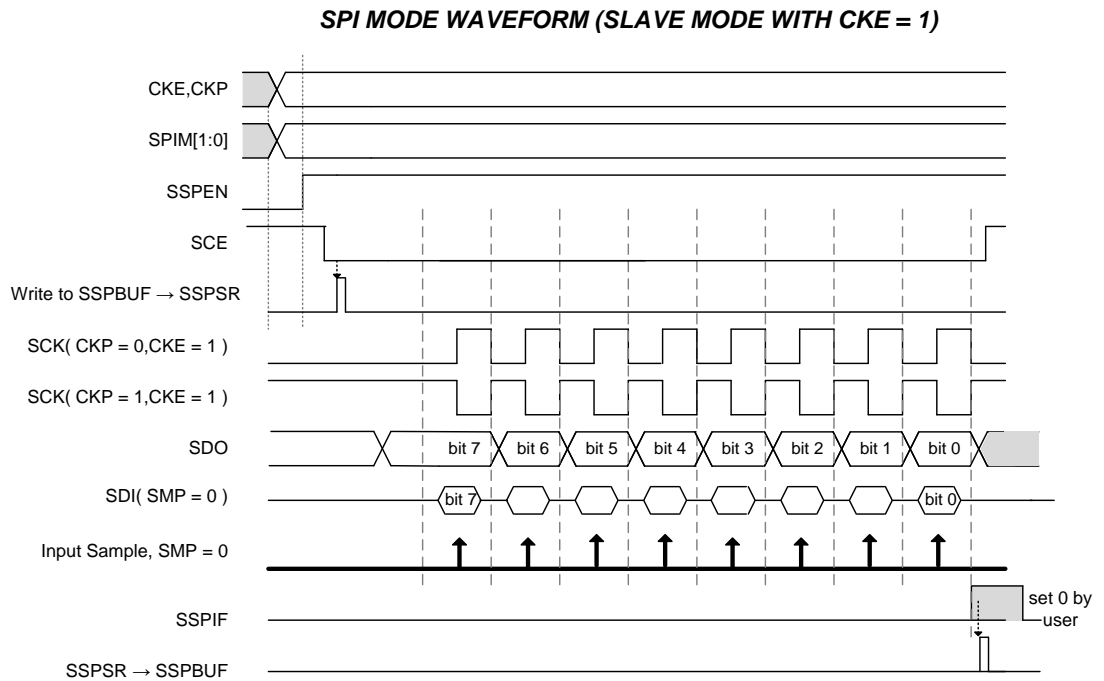


圖 19-4 SPI 被動模組時序波形(CKE=1)

SPI MODE SLAVE SYNCHRONIZATION WAVEFORM

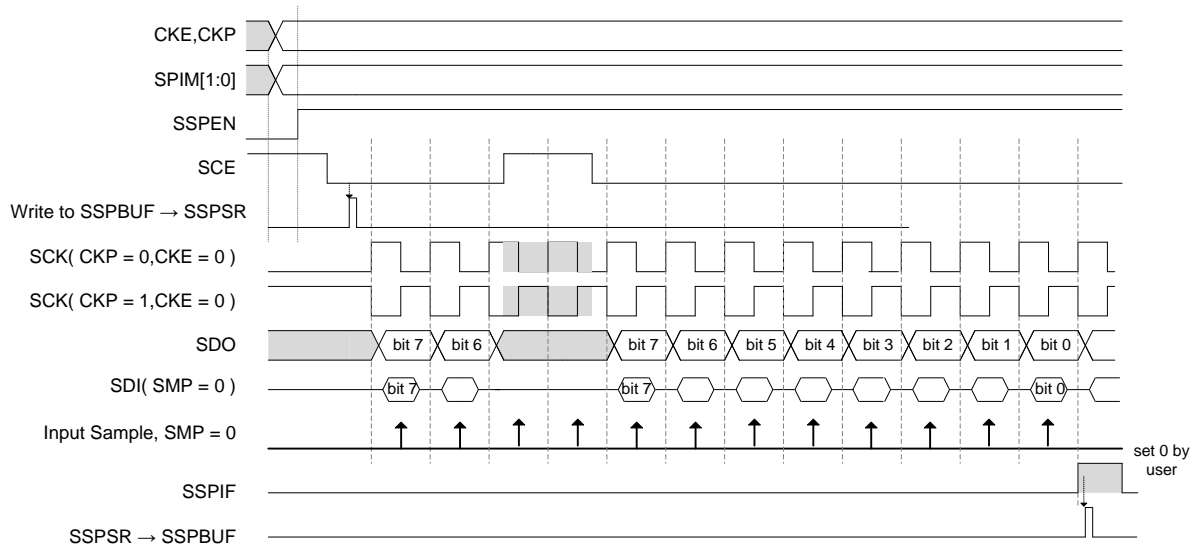


圖 19-5 SPI 同步被動模組時序波形

在睡眠模式下(SLP MODE)，若已經啟動 INTE2 暫存器 SSPIE 位元中斷致能，則在接收到一筆完整 8 位元資料後晶片將被喚醒。

被動模組中可以有控制另一隻引腳 SCE，SCE 引腳的配置允許達到被動同步模式，可以透過 SSPCON1 暫存器 SSPM[1:0]位元組達到該引腳設定。

當 SCE 引腳處於低電平時，資料可以作正常傳送及接收動作，同時 SDO 引腳可以正常驅動。在 SCE 處於高電平時，SDO 輸出引腳將被懸空不被驅動。

19.4. SPI 主被動模組傳輸方式

下圖為兩組紘康處理器中 SPI 模組主動被動連接方式:

主動模組會將 SSPBUF 暫存器資料透過 SSPSR 移位暫存器做資料傳送，並透過 SDO 資料傳輸引腳輸出。傳送資料時，同步可以接收被動模組所傳回資料於 SSPSR 移位暫存器中，當接收完成後會將資料寫入 SSPBUF 暫存器中。

被動模組會將接收到的資料暫存於 SSPSR 移位暫存器中，待接收完成後才會將資料寫入 SSPBUF 暫存器中。

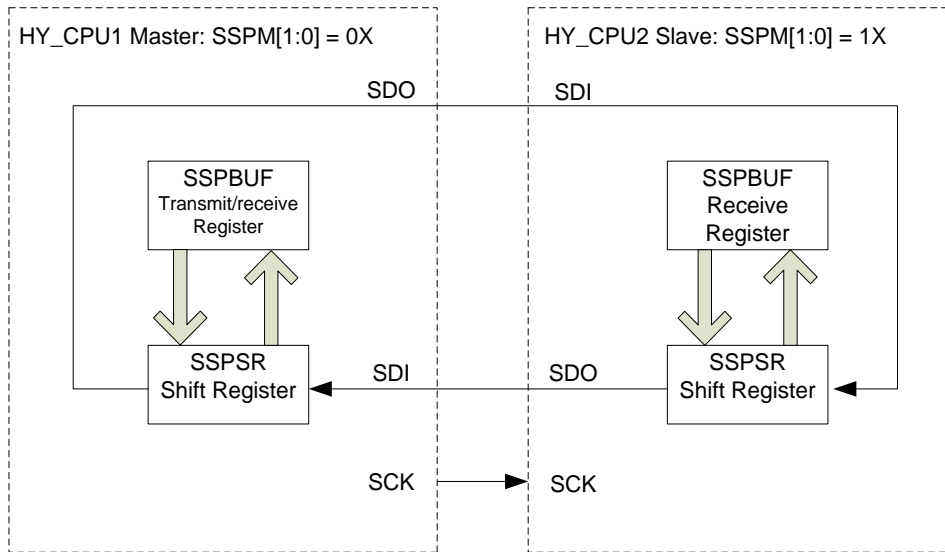


圖 19-6 兩組處理器 SPI 主動被動連接方式

19.5.

19.5.

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function



19.5. 暫存器說明- SPI

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1 “\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	CTIE	E1IE	E0IE	0000 0000	0uuu uuuu	* ** * ** *
024H	INTE1		SPIIE							0000 0000	uuuu uuuu	* ** * ** *
027H	INTF1		SPIIF							0000 0000	uuuu uuuu	* ** * r,r,*
1C0H	SSPCN0	ENSSP	CKP	CKE	SMP	-	-	SSPM[1:0]		0000 ..00	uuuu ..uu	* ** * -,-,*
1C1H	SSPSTA	SSPBY	SSPOV	-	-	-	-	-	BF	00.. ..0	uu.. ..u	* ** * -,-,*
1C2H	SSPBUF	SSP Receive/Transmit Buffer Register								xxxx xxxx	uuuu uuuu	* ** * ** *

表 19-4 SPI 暫存器

INTE0/INTE1/INTF1 : 詳見 中斷,Interrupt 章節

OSCCN0/OSCCN1/OSCCN2: 詳見 震盪器、時脈源與功耗管理章節

SSPCN0: SPI 控制暫存器

位元	名稱	描述										
Bit7	ENSSP	啟用與關閉控制器 <0> 關閉 <1> 啟用										
Bit6	CKP	工作頻率極性控制器 <0> 低電位為空閒 <1> 高電位為空閒										
Bit5	CKE	資料發送控制器 <0> 當工作頻率從空閒變成有效時發送 <1> 當工作頻率從有效變成空閒時發送										
Bit4	SMP	資料發送控制器 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>設定</th> <th>SPI 主動模式</th> <th>SPI 被動模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>在資料輸出時間的中間採樣輸入資料</td> <td>被動模式，使用者須將 SMP Bit 設置<0></td> </tr> <tr> <td>1</td> <td>在資料輸出時間的末端採樣輸入資料</td> <td>不可使用</td> </tr> </tbody> </table>	設定	SPI 主動模式	SPI 被動模式	0	在資料輸出時間的中間採樣輸入資料	被動模式，使用者須將 SMP Bit 設置<0>	1	在資料輸出時間的末端採樣輸入資料	不可使用	
設定	SPI 主動模式	SPI 被動模式										
0	在資料輸出時間的中間採樣輸入資料	被動模式，使用者須將 SMP Bit 設置<0>										
1	在資料輸出時間的末端採樣輸入資料	不可使用										
Bit1~0	SSMP[1:0]	模式選擇位元組 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>設定</th> <th>操作模式</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>SPI 主動模式，時脈源 = LS_CK</td> </tr> <tr> <td>01</td> <td>SPI 主動模式，時脈源 = CPU_CK</td> </tr> <tr> <td>10</td> <td>SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用</td> </tr> <tr> <td>11</td> <td>SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動</td> </tr> </tbody> </table>	設定	操作模式	00	SPI 主動模式，時脈源 = LS_CK	01	SPI 主動模式，時脈源 = CPU_CK	10	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用	11	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動
設定	操作模式											
00	SPI 主動模式，時脈源 = LS_CK											
01	SPI 主動模式，時脈源 = CPU_CK											
10	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用											
11	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動											

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

SSPSTA: SPI 控制暫存器

位元	名稱	描述									
Bit7	SSPBY	寫入衝突位元檢測(僅供傳送資料使用) <0> 未發生衝突 <1> 當資料仍然在傳送狀態									
Bit6	SSPOV	接收溢出旗標位元 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">設定</th> <th style="width: 50%;">SPI 被動模式</th> <th style="width: 40%;">SPI 主動模式</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">0</td> <td>未發生溢位狀態</td> <td>SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器</td> </tr> <tr> <td style="text-align: center;">1</td> <td>SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)</td> <td>不會發生</td> </tr> </tbody> </table>	設定	SPI 被動模式	SPI 主動模式	0	未發生溢位狀態	SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器	1	SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)	不會發生
設定	SPI 被動模式	SPI 主動模式									
0	未發生溢位狀態	SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器									
1	SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)	不會發生									
Bit0	BF	緩衝器滿狀態位元 (僅供接收資料使用) <0> 接收未完成，接收緩衝暫存器為空 <1> 接收完成，接收緩衝暫存器已滿									

SSPBUF[7:0] 接收緩衝暫存器或是傳送暫存器

20. 同步串列通訊介面 I²C

同步串列通訊介面 I²C(Inter-Integrated Circuit Serial Interface，以下簡稱 I²C)包含主機(Master)與從機(Slave)兩種運作模式。主機模式可以根據系統的需求，結合傳送控制器(Transmission Controller, Tx Controller)傳送 I²C 封包格式的信號至 I²C Bus，並以 Clock Generator 決定所需的傳送速率。而 Slave Controller 可以接收 I²C Bus 上的信號，以從機模式接受 Bus 上的主機之通訊需求，並結合傳送控制器回傳主機所需要的資料。除此之外，Slave 控制器內含之資料接收電路也是 Master Controller 接收回傳資料的通道。

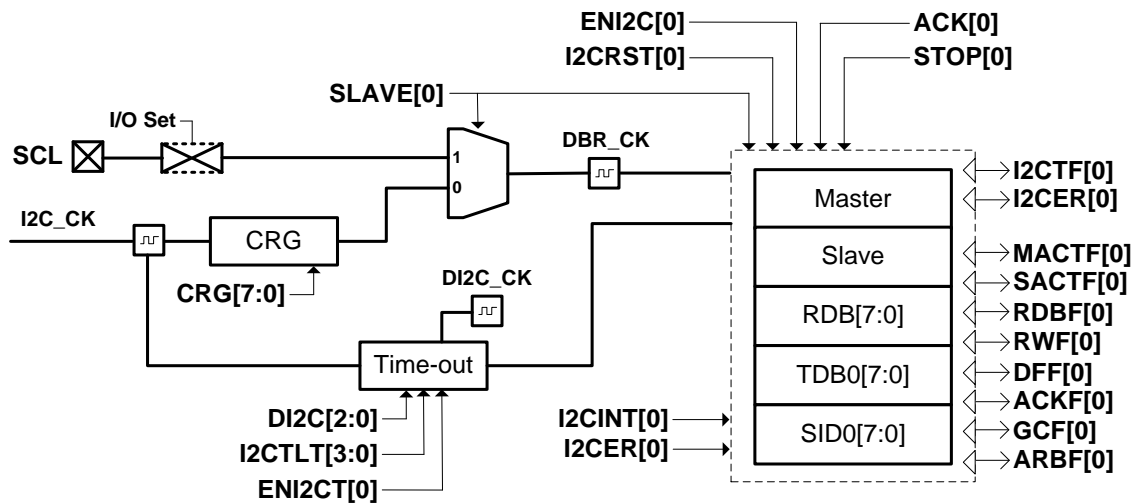


圖 20-1 I²C 系統架構圖

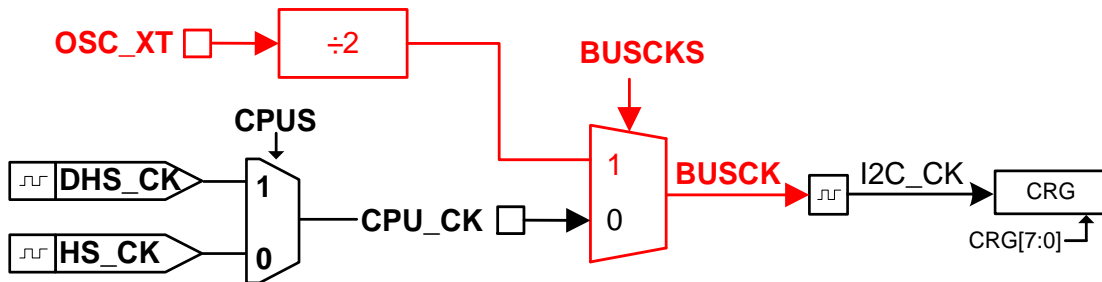


圖 20-2 I²C 工作時脈配置圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

- I²C 串列介面功能特性：
 - 標準 I²C 串列介面包含 2 個接腳，為串列資料(SDA)、串列時脈(SCL)。
 - 接腳為 Open Drain 輸出結構，需要外部提升電阻，確保高電位輸出。
 - 標準 I²C 串列介面可配置為主機(Master)、從機(Slave)或主/從機模式。
 - 可程式時脈，允許調整 I²C 傳輸速率。
 - 主機和從機之間的數據傳輸為雙向的。
 - I²C 允許相當大的工作電壓範圍。
 - I²C 的參考設計使用一個 7 位元長度的位址空間但保留了 16 個位址，所以在一組匯流排最多可和 112 個節點通訊。保留位址如下表，參考 I²C-bus specification and user manual。

Slave address	R/W bit	Description
0000 000	0	general call address ^[1]
	1	START byte ^[2]
0000 001	X	CBUS address ^[3]
0000 010	X	reserved for different bus format ^[4]
0000 011	X	reserved for future purposes
0000 1XX	X	Hs-mode master code
1111 1XX	1	device ID
1111 0XX	X	10-bit slave addressing

X = don't care; 1 = HIGH; 0 = LOW.

^[1] The general call address is used for several functions including software reset.

^[2] No device is allowed to acknowledge at the reception of the START byte.

^[3] The CBUS address has been reserved to enable the inter-mixing of CBUS compatible and I²C-bus compatible devices in the same system. I²C-bus compatible devices are not allowed to respond on reception of this address.

^[4] The address reserved for a different bus format is included to enable I²C and other protocols to be mixed. Only I²C-bus compatible devices that can work with such formats and protocols are allowed to respond to this address.

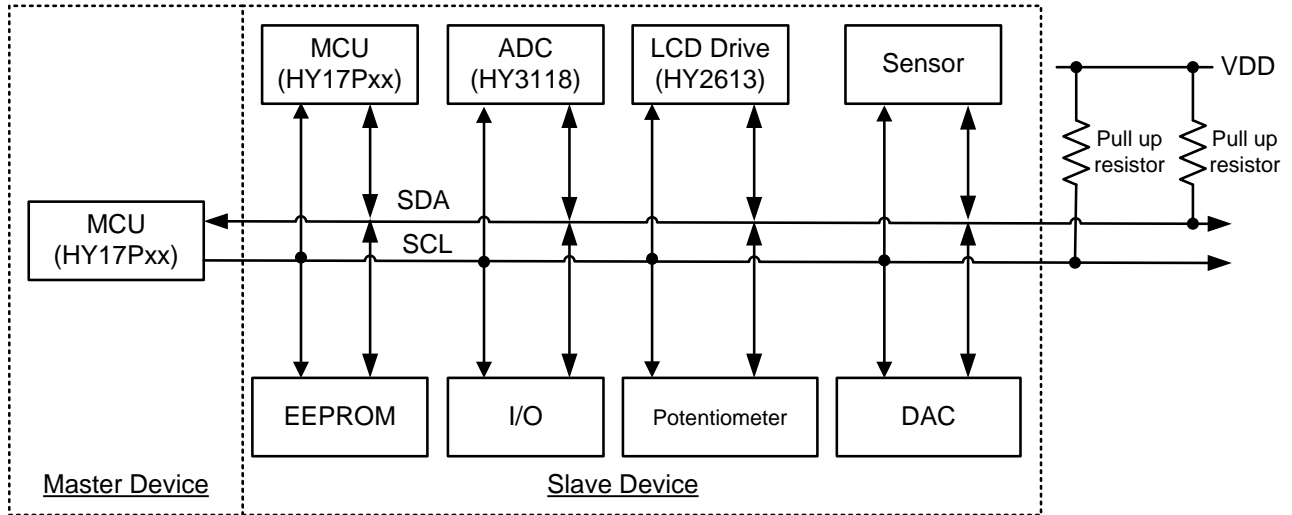


圖 20-3 I²C 通訊接線示意圖

● I²C 串列介面信號：

- 起始信號(START)：主機 SCL 為高電位時，發出 SDA 由高電位轉為低電位，開始資料傳送。
- 資料(DATA)或位址(ADDRESS)信號：I²C 串列介面協議要求只有在 SCL 為低電位時，SDA 上資料才可以改變。
- 回應信號(Acknowledge)：接收資料的裝置(從機)在接收到第 8 位元後，向發送資料的裝置(主機)發送低電位，表示已收到資料。
- 停止信號(STOP)：主機 SCL 為高電位時，發出 SDA 由低電位轉為高電位，結束資料傳送。

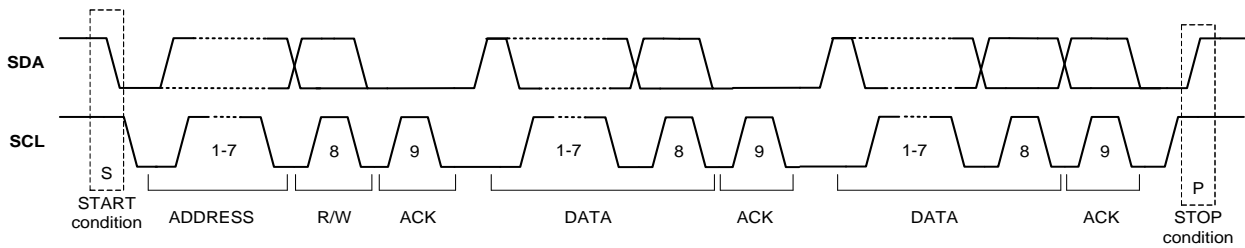


圖 20-4 I²C 匯流排時序圖

20.1. 數據傳輸速率計算

◆ Master Mode

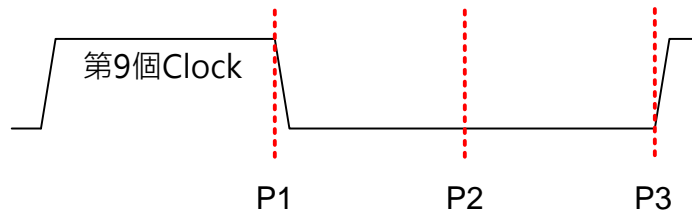
I²C 內部暫存器 CRG[7:0]可以控制主機模式傳送數據的速度，CRG[7:0]的數值經由內部計數器產生主機的 SCL 的引腳信號，所以數據傳送率可以根據 I²C 的時脈源 I2C_CK 的頻率，利用下列公式計算：

$$\text{DataBaudRate(Hz)} = \frac{\text{I2C_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$$

※注：上拉電阻大小會影響 Data BaudRate，晶片等到 High 時才開始計算 High 週期。

◆ Slave Mode

當 Master 端使用的是標準硬體 I²C 或者是會判斷 SCL 狀態才做動的裝置時，CRG[7:0]建議填值為 01H。如果 Master 端是使用 I/O 模擬而成的裝置，如需配合第九個 Clock 長度可依實際情況調整。公式計算為下



P1~P2的時間決定於ISR中和時將I2CINT寫0
P2~P3的時間由CRG[7:0]決定
Min=(CRG+1)*(CPU_CK週期)
Max=2*(CRG+1)*(CPU_CK週期)

20.2. 計時功能(Time-Out)

- ◆ Time-out 控制是為了避免 I²C 控制器將 I²C 通訊匯流排鎖死，I²C 在操作的過程中為了提供 MCU 足夠的時間處理 I²C 控制器的需求，因此 I²C 控制器在每一個回應位元之後都會將 SCL 拉為 Low，使 Master 無法傳出下一個時脈信號，即是發生通訊延時 (Clock Stretching)。但是當 MCU 過於忙碌或任何原因無法回應 I²C 控制器的需求時，I²C 通訊匯流排的 SCL 將有可能被鎖死於 Low。
- ◆ 為了避免上述情況發生，Time-out 控制器可以根據使用者透過工作頻率除頻器 DI2C[2:0]及時間條件控制器 I2CTLT[3:0]，決定 SCL 處於 Low 狀態的 Time-out 條件。條件處理有以下狀態：
- ◆ 當偵測 SCL 被本機拉為 Low 的時間，滿足條件後 I²C 控制器會強制將 SCL 放掉並且發出中斷事件至 CPU。
- ◆ 當 SCL 在未達到 Time-out 時間被釋放為 High，則 Time-out 控制器內部的計數器將被重置，並於下次 SCL 再被拉為 Low 時重新計數。

20.3. I²C 串列介面通訊流程圖

- I²C 串列介面術語
 - (SPIA)：代表對動作暫存器(ACT)所下達指令, S 為 Start 指令 · P 為 Stop 指令 · I 為中斷旗標 · A 為 Acknowledge 指令。
 - SPIA：代表讀取動作暫存器(ACT)之值 · 可以用於判讀中斷旗標或其它指令是否運作完成。
 - STA：讀取 Status 暫存器(STA)之值 · 用以表示目前 I²C 電路運作狀態。
 - 下列流程圖會以圖 20-所示之”灰底圓框”、”白底圓框”、”方框”分別表示 I²C 介面之狀態：
灰底圓框：表示中斷旗標已被設立之 I²C 狀態。
白底圓框：表示中斷旗標未被設立 · 需由 MCU 主動讀取之 I²C 狀態。
方框：表示需由 MCU 對 I²C 下達指令。

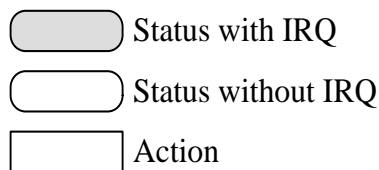


圖 20-5 流程圖符號

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function

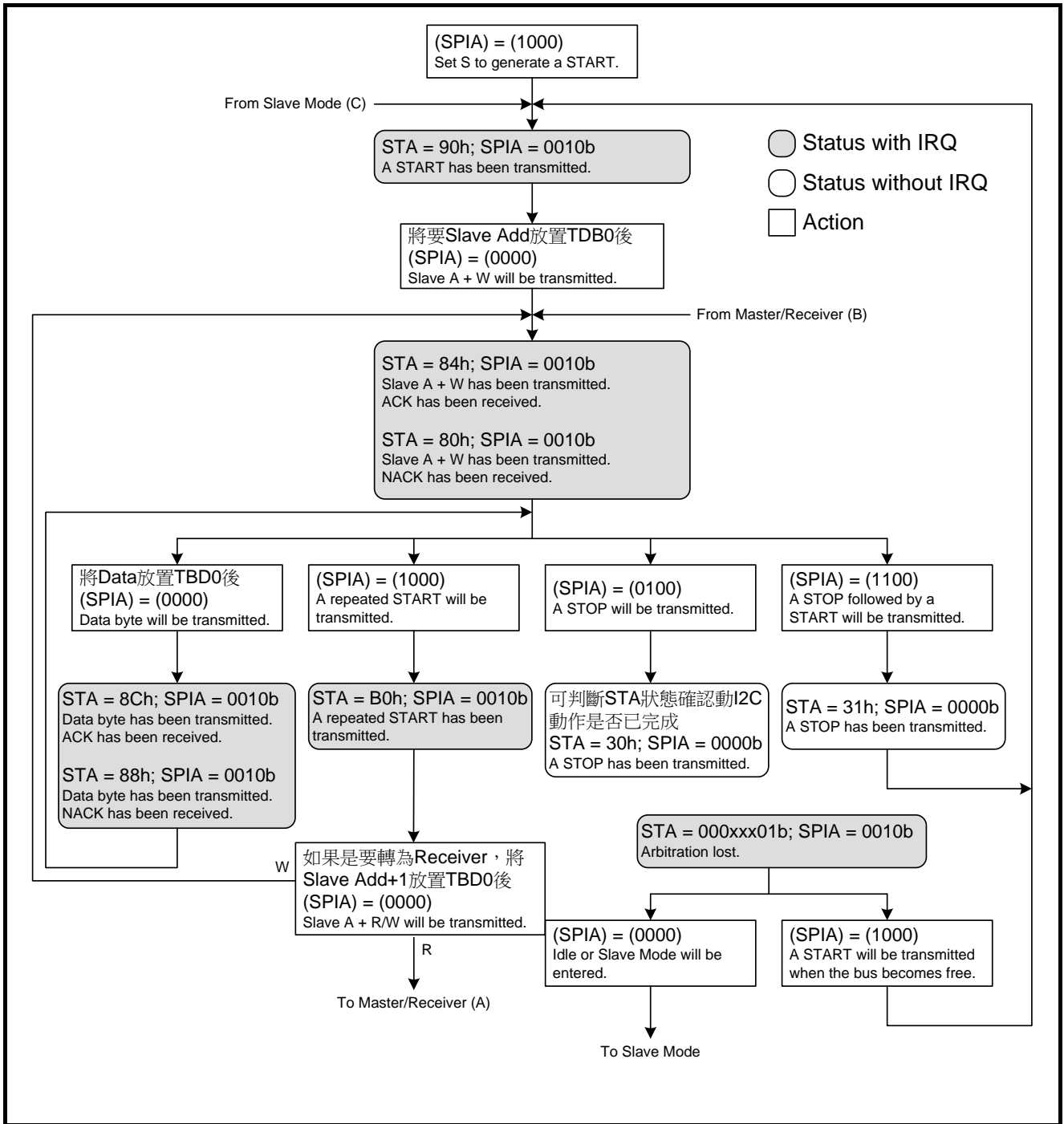


圖 20-6 Master Transmitter Mode

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function

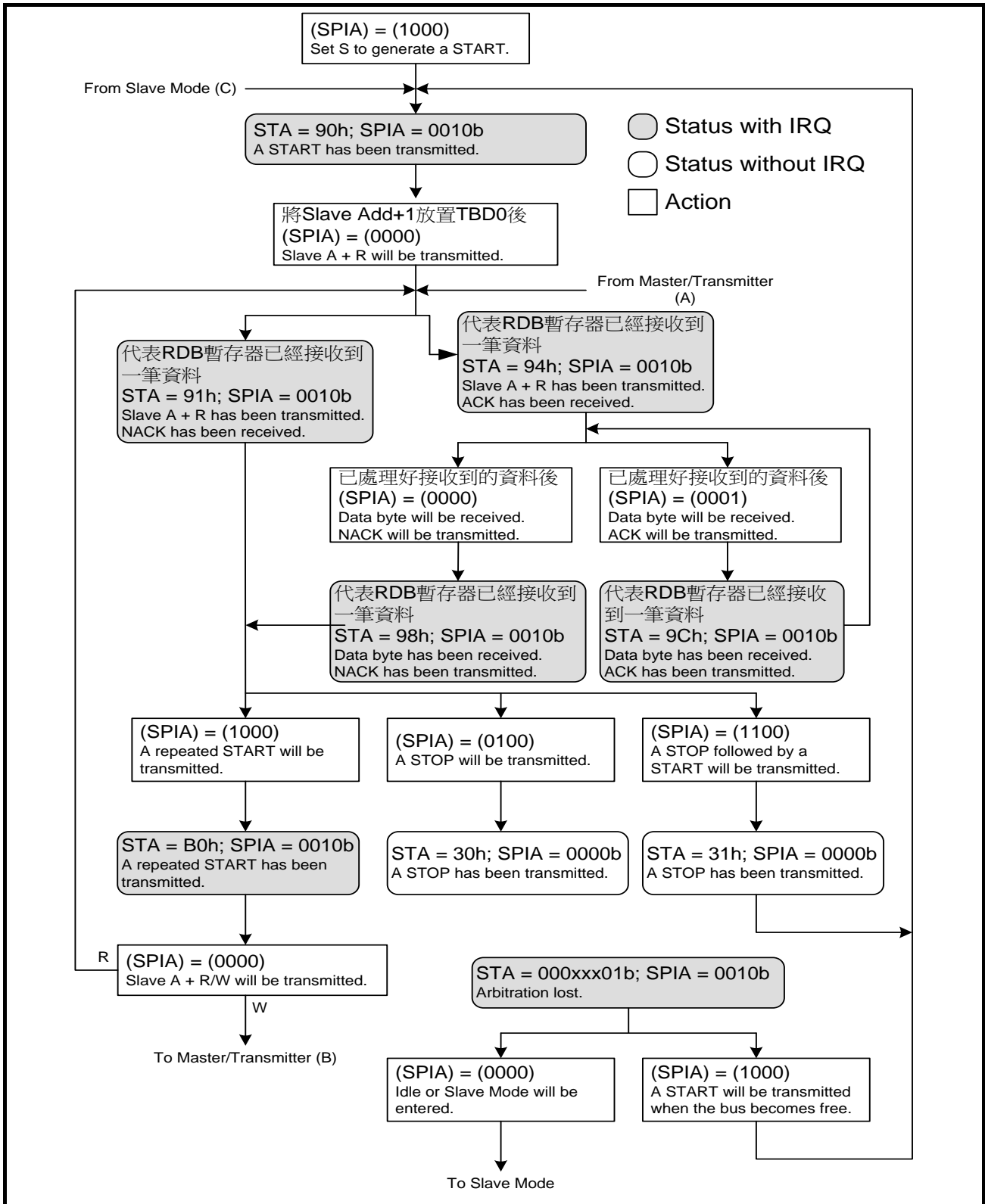


圖 20-7 Master Receiver Mode

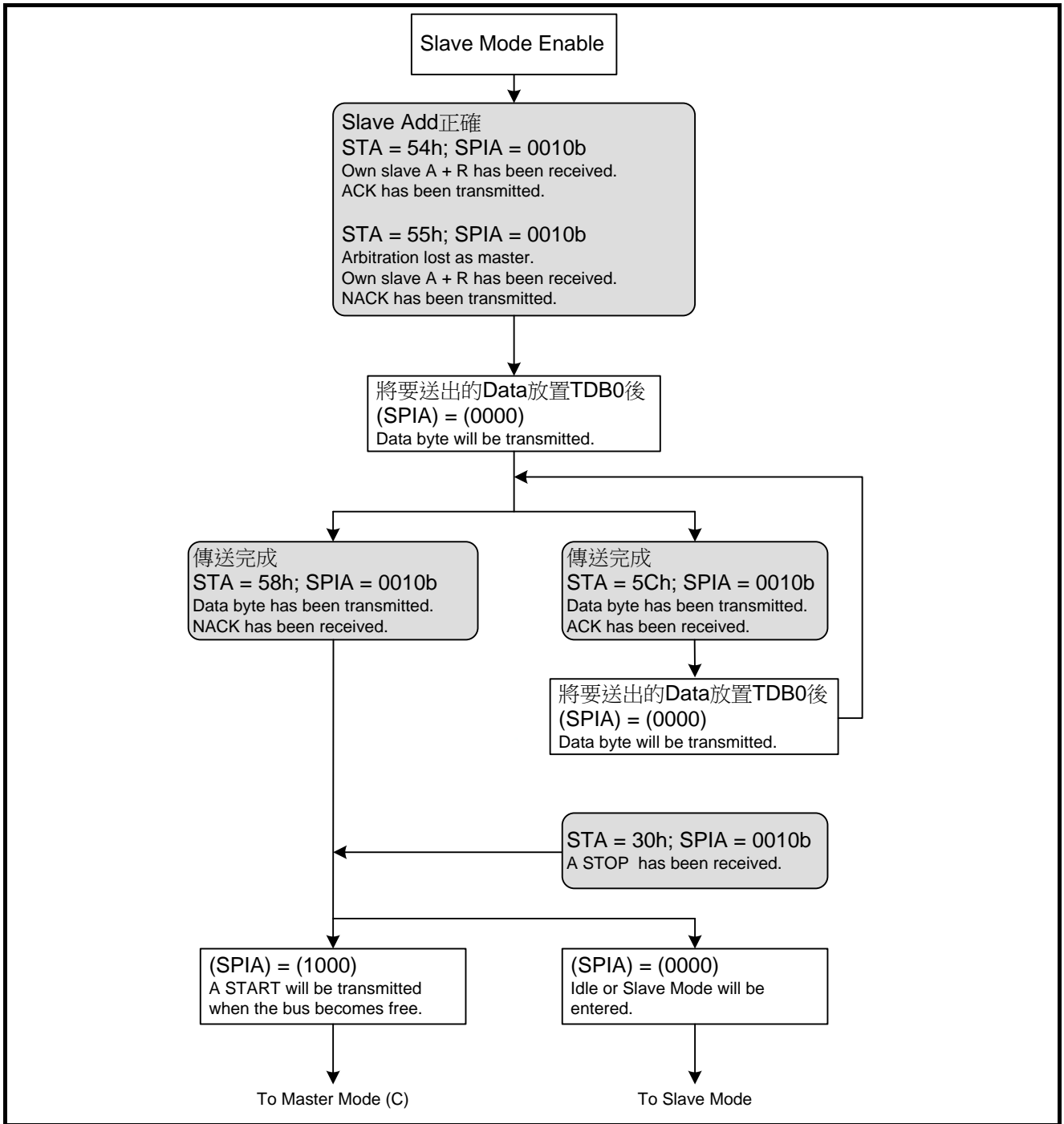


圖 20-8 Slave Transmitter Mode

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function

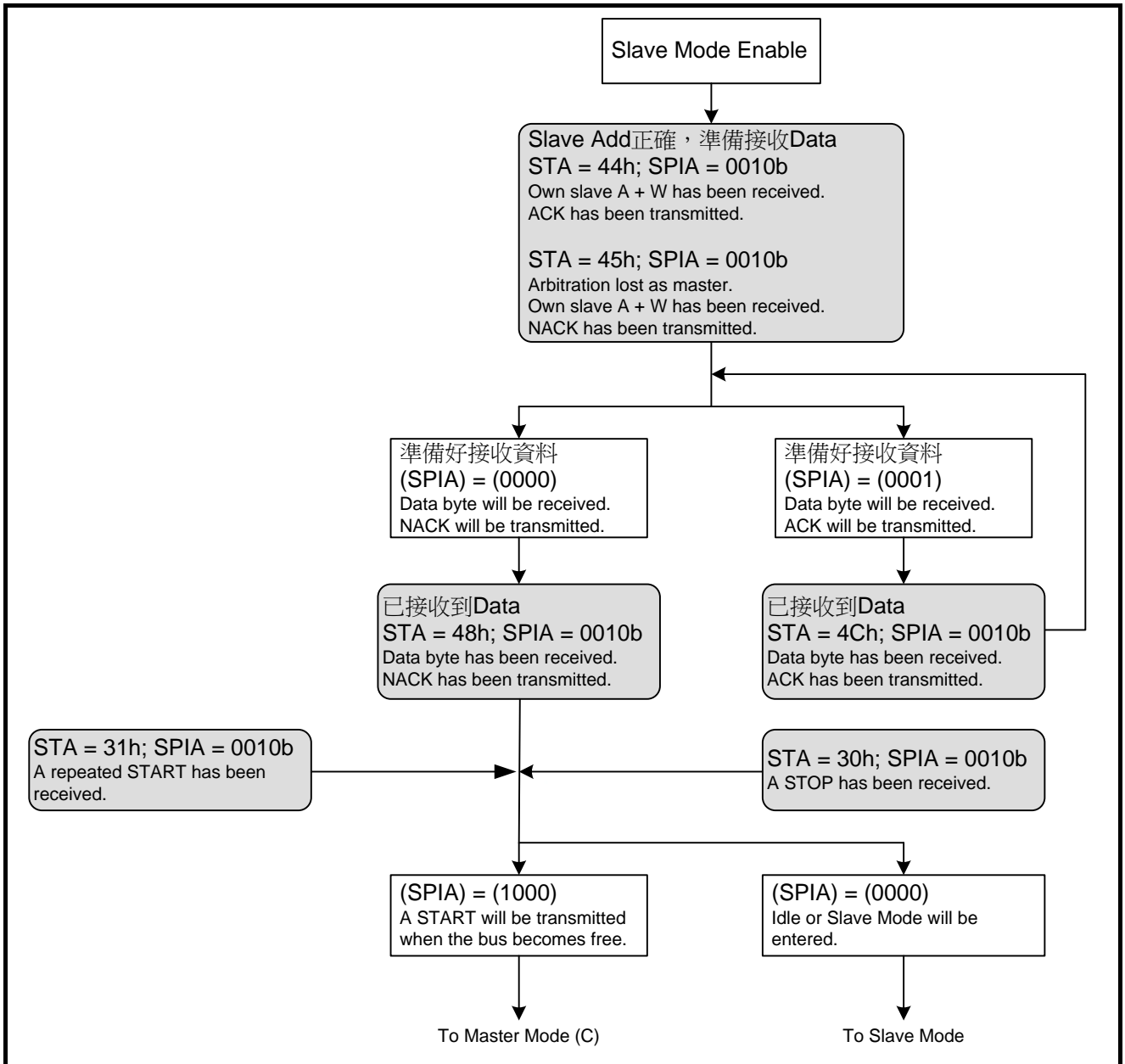
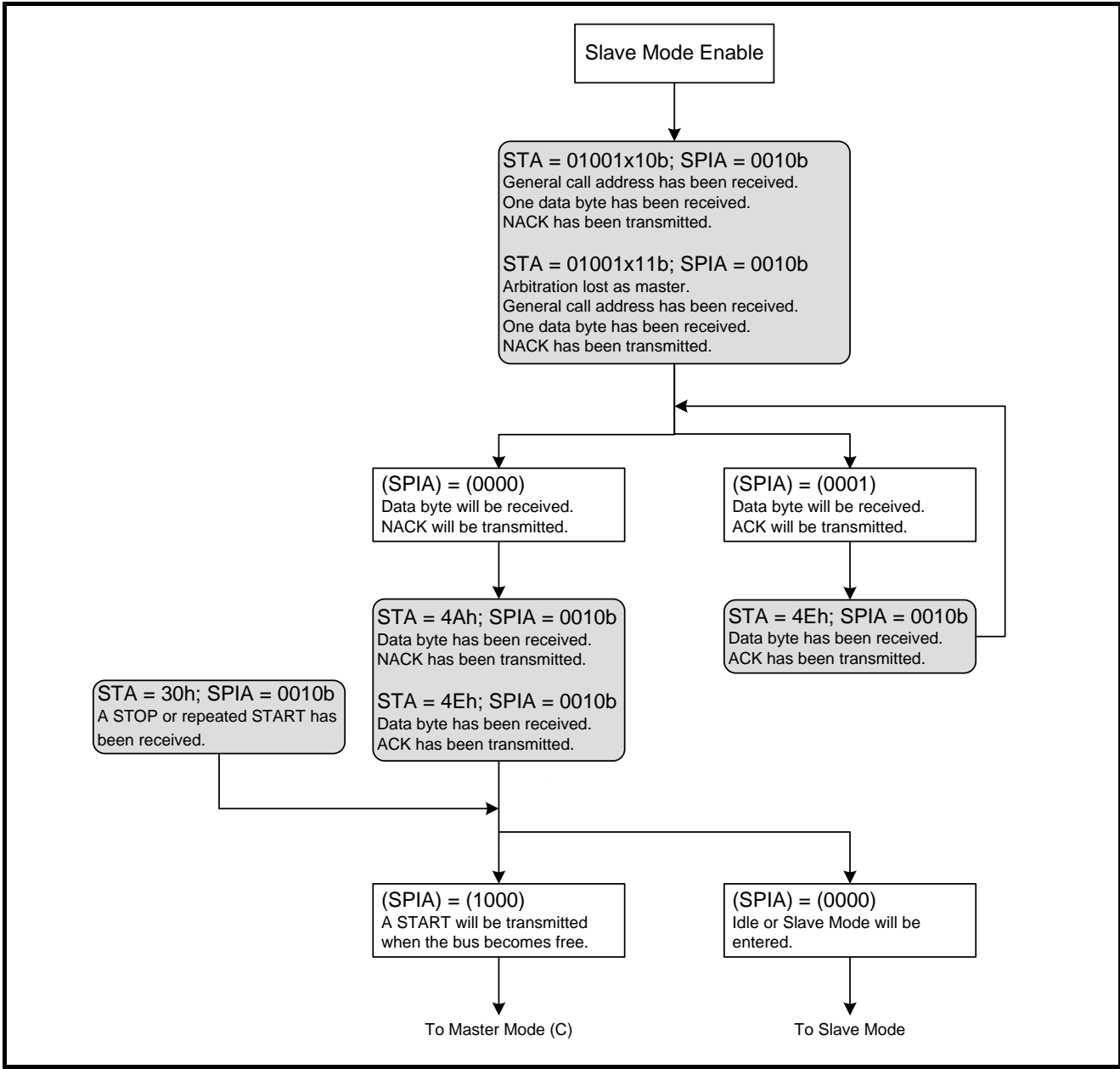


圖 20-9 Slave Receiver Mode

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function



20-10 General Call Mode

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

20.1. I²C 暫存器說明

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1 “\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
023H	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	CTIE	E1IE	E0IE	0000 0000	0uuu uuuu	*****	
024H	INTE1					I2CERIE	I2CIE			0000 0000	uuuu uuuu	*****	
027H	INTF1					I2CERIF	I2CIF			0000 0000	uuuu uuuu	***** r,r,r	
1C3H	CFG0	Rsv.					GCRst	ENI2CT	ENI2C	 000 uuuu	*****
1C4H	ACT0	SLAVE	-	-	I2CER	START	STOP	I2CINT	ACK	0000 0000	uuuu uuuu	*****	
1C5H	STA0	MACTF	SACTF	RDBF	RWF	DFF	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	*****	
1C6H	CRG0	CRG[7:0]								0000 0000	uuuu uuuu	*****	
1C7H	TOC0	I2CTF	DI2C[2:0]			I2CTL[3:0]				0000 0000	uuuu uuuu	*****	
1C8H	RDB0	RDB[7:1]						RDB[0]		xxxx xxxx	uuuu uuuu	*****	
1C9H	TDB0	TDB[7:1]						TDB[0]		xxxx xxxx	uuuu uuuu	*****	
1CAH	SID0	SID[7:1],The corresponding address of the 7-bit mode							SIDV[0]		0000 0000	uuuu uuuu	*****

表 20-1 I²C 暫存器

INTE0/INTE1/INTF1 : 詳見 中斷,Interrupt 章節

CFG0 : I²C 設置暫存器(Configuration Register 0)

位元	名稱	描述
Bit2	GCRst	I ² C 全呼重置使能控制 <0>關閉 <1>開啟 當 I ² C Slave 模式與 GCRst 功能同時被開啟時·如果 I ² C Controller 接收 General call ID 00h 並且第一筆資料為"06h"即為 General Call Reset 條件成立·此時原本會發送至本機處理器的中斷信號(Interrupt)將被重置信號(Reset)取代·提供外部主機可以經由 I2C Bus 重置本機晶片之功能。
Bit1	ENI2CT	開啟 I ² C 超時監控功能位元 0 : 關閉 <1>開啟 I ² C Time-out 監控功能
Bit0	ENI2C	開啟 I ² C 功能控制位元 <0>關閉 <1>開啟 I ² C 通訊介面 ※ 注意事項: 當 ENI2C 關閉時·將關閉 I ² C 內部的 Clock·除了 Configuration Register 可以進行寫入動作·其餘暫存器將無法寫入資料。

ACT0: 動作暫存器(Action Register)

位元	名稱	描述
Bit7	SLAVE	從機開啟控制 <0> 關閉 <1> 開啟

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit4	I2CER	錯誤中斷旗標 <0> 正常，寫 0 將會清除錯誤中斷旗標，使 I ² C 往下一個狀態執行。 <1> 發生錯誤中斷
Bit3	START	開始命令位元 <0> 正常 <1> 於 I ² C Bus 產生 Start 信號
Bit2	STOP	停止命令位元 <0> 正常 <1> 於 I ² C Bus 產生 Stop 信號
Bit1	I2CINT	中斷旗標 <0> 正常，寫 0 將會清除中斷旗標，使 I ² C 往下一個狀態執行。 <1> 發生 I ² C 中斷
Bit0	ACK	ACK(Acknowledge)回覆位元 <0> 未回覆 ACK 或回覆 NACK <1> ACK 已回覆

STA0: I²C 狀態暫存器

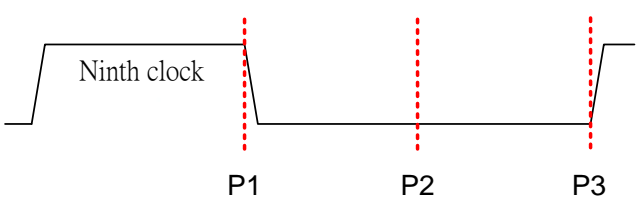
位元	名稱	描述
Bit7	MACTF	主機模式啟用旗標(Master Mode Active Flag) <0> 未啟用 <1> 啟用
Bit6	SACTF	主機模式啟用旗標(Slave Mode Active Flag) <0> 未啟用 <1> 啟用
Bit5	RDBF	接收停止或重新開始旗標(Received Stop/Repeat-Start Flag) <0> 正常 <1> 接收停止或重新開始旗標已被發送或接收。
Bit4	RWF	讀寫狀態旗標(Read/Write State Flag) <0> 寫命令已被發送或接收。 <1> 讀命令已被發送或接收。
Bit3	DFF	資料旗標(Data Field Flag) <0> 正常 <1> I ² C 資料被發送或接收。
Bit2	ACKF	ACK 旗標(Acknowledge Flag) <0> ACK 未發送或接收。 <1> ACK 已發送或接收。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit1	GCF	General Call Flag <0> 正常 <1> Currently General Call Operation
Bit0	ARBF	仲裁漏失旗標(Arbitration Lost Flag) <0> 正常 <1> 仲裁漏失

CRG0: I²C 時脈控制暫存器

位元	名稱	描述
Bit7~0	CRG[7:0]	<p>I²C Bus Data Baud Rate Control</p> <p>I²C Bus 上的資料傳送是以 SCL 引腳上的時脈信號所決定，而 SCL 引腳上的時脈率可以由 I²C 電路之時脈源的頻率 I2C_CK 與 CRG 經由下列公式計算：</p> $\text{Data Baud Rate(Hz)} = \frac{\text{I2C_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$ <p>Slave Mode:</p>  <ul style="list-style-type: none"> • P1~P2 is determined by the ISR time, the ISR time determined by the I2CINT=0 • the time of P2~P3 is determined by CRG[7:0] Min=(CRG+1)*(CPU_CK Cycle) Max=2*(CRG+1)*(CPU_CK Cycle)

TOC: I²C 超時控制暫存器

位元	名稱	描述																				
Bit7	I2CTF	超時旗標 <1> I ² C Bus Clock Stretching Time-out <0> Normal																				
Bit6~4	DI2C[2:0]	Time-out Clock Pre-scale <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DI2C[2:0]</th> <th>Pre-scale</th> <th>DI2C[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>CLKPS = I2C_CK / 1</td> <td>100</td> <td>CLKPS = I2C_CK / 16</td> </tr> <tr> <td>001</td> <td>CLKPS = I2C_CK / 2</td> <td>101</td> <td>CLKPS = I2C_CK / 32</td> </tr> <tr> <td>010</td> <td>CLKPS = I2C_CK / 4</td> <td>110</td> <td>CLKPS = I2C_CK / 64</td> </tr> <tr> <td>011</td> <td>CLKPS = I2C_CK / 8</td> <td>111</td> <td>CLKPS = I2C_CK / 128</td> </tr> </tbody> </table>	DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale	000	CLKPS = I2C_CK / 1	100	CLKPS = I2C_CK / 16	001	CLKPS = I2C_CK / 2	101	CLKPS = I2C_CK / 32	010	CLKPS = I2C_CK / 4	110	CLKPS = I2C_CK / 64	011	CLKPS = I2C_CK / 8	111	CLKPS = I2C_CK / 128
DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale																			
000	CLKPS = I2C_CK / 1	100	CLKPS = I2C_CK / 16																			
001	CLKPS = I2C_CK / 2	101	CLKPS = I2C_CK / 32																			
010	CLKPS = I2C_CK / 4	110	CLKPS = I2C_CK / 64																			
011	CLKPS = I2C_CK / 8	111	CLKPS = I2C_CK / 128																			

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述																																				
Bit3~0	I2CTLTLT[3:0]	Time-out Limit ; Time-out 的發生是以 CLKPS 計數 I2CTLTLT + 1 次後觸發																																				
		<table border="1"> <thead> <tr> <th>I2CTLTLT[3:0]</th> <th>Limit</th> <th>I2CTLTLT[3:0]</th> <th>Limit</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>1 x CLKPS Cycle</td> <td>1000</td> <td>9 x CLKPS Cycle</td> </tr> <tr> <td>0001</td> <td>2 x CLKPS Cycle</td> <td>1001</td> <td>10 x CLKPS Cycle</td> </tr> <tr> <td>0010</td> <td>3 x CLKPS Cycle</td> <td>1010</td> <td>11 x CLKPS Cycle</td> </tr> <tr> <td>0011</td> <td>4 x CLKPS Cycle</td> <td>1011</td> <td>12 x CLKPS Cycle</td> </tr> <tr> <td>0100</td> <td>5 x CLKPS Cycle</td> <td>1100</td> <td>13 x CLKPS Cycle</td> </tr> <tr> <td>0101</td> <td>6 x CLKPS Cycle</td> <td>1101</td> <td>14 x CLKPS Cycle</td> </tr> <tr> <td>0110</td> <td>7 x CLKPS Cycle</td> <td>1110</td> <td>15 x CLKPS Cycle</td> </tr> <tr> <td>0111</td> <td>8 x CLKPS Cycle</td> <td>1111</td> <td>16 x CLKPS Cycle</td> </tr> </tbody> </table>	I2CTLTLT[3:0]	Limit	I2CTLTLT[3:0]	Limit	0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle	0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle	0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle	0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle	0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle	0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle	0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle	0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle
I2CTLTLT[3:0]	Limit	I2CTLTLT[3:0]	Limit																																			
0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle																																			
0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle																																			
0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle																																			
0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle																																			
0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle																																			
0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle																																			
0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle																																			
0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle																																			

RDB0: 接收資料暫存器

位元	名稱	描述
Bit7~1	RDB[7:1]	內容為接收位址(A7~A1)或資料(D7~D1)
Bit0	RDB[0]	內容為接收讀寫命令或資料(D0)

TDB0: 傳送資料暫存器

位元	名稱	描述
Bit7~1	TDB0[7:1]	內容為傳送位址(A7~A1)或資料(D7~D1)
Bit0	TDB[0]	內容為傳送讀寫命令或資料(D0)

※ 注意事項: 在通訊過程中當本機屬於非傳送 Address 或 Data 的狀態時必須將此暫存器設為 FFh，因為 TDB0 的 Bit 7 為 0 有可能將 SDA Bus 鎖死於 Low。

SID0: 從機模式 ID 碼設置暫存器

位元	名稱	描述
Bit7~1	SID[7:1]	從機 ID 碼(A7~A1)
Bit0	SIDV[0]	從機 ID 碼有效控制 <0> 從機 ID 碼無效 <1> 從機 ID 碼有效

21. 增強型非同步串列通訊介面,EUART

增強型非同步串列通訊介面(Enhanced Universal Asynchronous Receiver Transmitter,以下簡稱 EUART)週邊通常也稱為串列通信介面或 SCI。EUART 可以被配置為能與個人電腦等外設通信的全雙工非同步系統;也可以被配置成能夠與 A/D 或 D/A 積體電路、串列 EEPROM 等外設通信的半雙工同步系統。

增強型 EUART 是在標準型 UART 的基礎上增加了幀(Frame)錯誤檢測和自動位址識別兩種功能。幀錯誤檢測通過檢測一幀資訊的停止位元來判斷該幀是否有效。自動位址識別功能自動將收到的位址幀內容與單片機的位址進行比較。只有匹配時才產生串列中斷。此版的這兩個功能前者由內置硬體電路完成後者由使用者軟體達成。

EUART 可以配置為以下幾種工作及偵錯模式：

- ◆ 帶有以下功能的全雙工非同步模式：
 - 傳輸速率發生器
- ◆ 偵錯模式
 - 幀(Frame)錯誤檢測³
 - 溢出 (Overrun) 錯誤檢測⁴
 - 硬體同位元檢查碼
- ◆ 資料傳輸與接收
 - 非同步發送(8 位或 9 位)
 - 非同步接收(8 位或 9 位)
- ◆ 字元接收自動喚醒功能

EUART 暫存器摘要：

UR0CN	ENSP[0],ENTX[0],TX9[0],TX9D[0],PARITY[1:0]
UR0STA	RC9D [0],PERR[0],FERR[0],OERR[0],RCIDL[0],TRMT[0],ABDOVF[0]
BA0CN	ENCR[0],RC9[0],ENADD[0],ENABD[0]
BR0GR[15:0]	BG0RH[7:0], BG0RL[7:0]
TX0R	TX0R[7:0]
RC0REG	RC0REG[7:0]

³ 幀錯誤檢測(FERR)：UART 沒有收到起始位元，亦即收到不知從何時開始到何時結束的訊號時稱之；這通常由訊號線上的雜訊引起，會使 UART 無法在移位暫存器上得到正確資料。

⁴ 溢出錯誤檢測(OERR)：最近的一筆資料已覆蓋先前未取走的資料。

21.1. EUART 使用說明

21.1.1. 非同步資料發送設置步驟

- 配置 INTE1 暫存器 TXIE 位元及 INTE0 暫存器 GIE 位元決定是否允許傳送中斷致能。(INTF1 暫存器 TXIF 位元預設為 High，相關中斷致能須確定後再設定)。
- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 UR0CN 暫存器 TX9 位元決定是否啟動第 9 位資料發送功能。(若啟動第 9 位資料發送功能，則須將該資料填入 TX9D 位元中。第 9 位位元可以是位址或是資料)。
- 配置 UR0CN 暫存器 ENTX 位元啟動資料傳送功能。
- 寫入 TX0R 暫存器，決定傳送資料。(寫入後啟動發送)

21.1.2. 非同步資料接收設置步驟

- 配置 INTE1, 暫存器 RCIE 位元及 INTE0 暫存器 GIE 位元決定是否允許接收中斷致能。
- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BA0CN 暫存器 RC9 位元決定是否啟動第 9 位資料接收功能。
- 配置 BA0CN 暫存器 ENCR 位元啟動資料接收功能。
- 讀取 UR0STA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RC0REG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 UR0STA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。

21.1.3. 非同步資料接收(9 位元, RS-485 模式) 設置步驟

- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BA0CN 暫存器 RC9 位元否啟動第 9 位資料接收功能。
- 配置 BA0CN 暫存器 ENADD 位元致能位址檢測功能。
- 配置 BA0CN 暫存器 ENCR 位元啟動資料接收功能。
- 配置 INTE1, 暫存器 RCIE 位元及 INTE0 暫存器 GIE 位元決定是否允許接收中斷致能。當資料接收完成時 RCIF 位元將被設置。
- 讀取 UR0STA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RC0REG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 UR0STA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。
- 配置 BA0CN 暫存器 ENADD 位元用以關閉位址檢測，使得下一筆資料接收。

21.2. 串列傳輸速率發生器 (BRG)

BRG 是一個專用的 13 位元發生器，支援 EUART 的非同步模式。BRGR[15:0]暫存器是一個獨立運行計時器的週期控制器。表 21-1 為串列傳輸速率計算公式，但僅適用於主控模式。

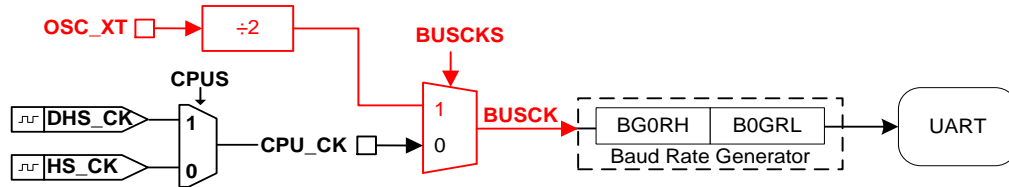


圖 21-1 UART 工作時脈配置圖

在給定目標串列傳輸速率且工作時脈(UART_CK)為 CPU_CK 或 OSC_XT÷2 的情況下，可以使用表 21-1 中的公式計算 BG0R[15:0]暫存器中的近似整數值，從而確定串列傳輸速率誤差。範例 21-1 描述出串列傳輸速率與誤差率的計算方式。

BRG/EUART MODE	串列傳輸速率計算公式
13 位元/非同步	UART_CK ÷ [4 (n + 1)]
	UART_CK = CPU_CK (For HY17P60 ; UART_CK = BUSCK (For HY17P68) ; n = BGxRH:BGxRL 暫存器對的值

表 21-1 串列傳輸速率公式

工作在非同步模式下，其工作頻率為 4.9152MHz，而目標串列傳輸速率為 9600bps。求解 BG0R[15:0]=< Value >即 BG0RH[7:0]:BGxRL[7:0]=< Value >

已知公式：目標串列傳輸速率 = UART_CK ÷ (4 (<BG0R[15:0]>+1))：

故 BG0R[15:0] = ((UART_CK ÷ 目標串列傳輸速率) ÷ 4) - 1

$$= ((4915200 \div 9600) \div 4) - 1$$

$$= 127$$

即 BG0RH[7:0]=<00> · BG0RL[7:0]=<7F>；註 7F 為 16 進制

而實際上 BRG 計算結果為：實際串列傳輸速率 = 4915200 ÷ 4(127+1) = 9600

所以存在一定誤差，其計算方式為：

誤差率 = (實際串列傳輸速率 - 目標串列傳輸速率) / 目標串列傳輸速率

$$= (9600 - 9600) / 9600$$

$$= 0\%$$

範例 21-1 計算串列傳輸速率誤差

21.2.1. 功耗管理模式下的操作

晶片時脈用於產生所需的串列傳輸速率。當進入一種功耗管理模式時，新時脈源可能會工作在一個不同的頻率下。這可能需要調整 BG0R[15:0]暫存器中的值。

21.2.2. RC 取樣方式

取樣電路會在傳輸速率週期的中心點進行取樣，以判定 RC 引腳上出現的是高電位還是低電位。

21.2.3. 自動速率

EUART 模組支援自動檢測和校準功能，亦可稱之為自動速率。自動速率必須在喚醒啟用控制器 WUE[0]設置 0 時才有效，並將自動速率啟用控制器 ENABD[0]設置 1 即可啟用。

在接收到開始狀態後，即開始進行自動波特率檢測功能(接收值必須為 055H)。在自動檢測和校準完成後會將計算出了結果寫入 BG0RH[4:0]與 BG0RL[7:0]，相關時序如圖 21-3。

當 BG0R[13:0]計算滿出時即其內容由 01FFFH 到 00000H 產生溢位，則自動包率溢位旗標 ABDOVF[0]會被置 1，使用者可以利用指令將 ABDOVF[0]設置 0 或透過 ENABD[0]設置 0 以讓 ABDOVF[0]置 0。在 ABDOVF[0]置 1 後，ENABD[0]的狀態仍會保持在 1，相關時序如圖 21-4。

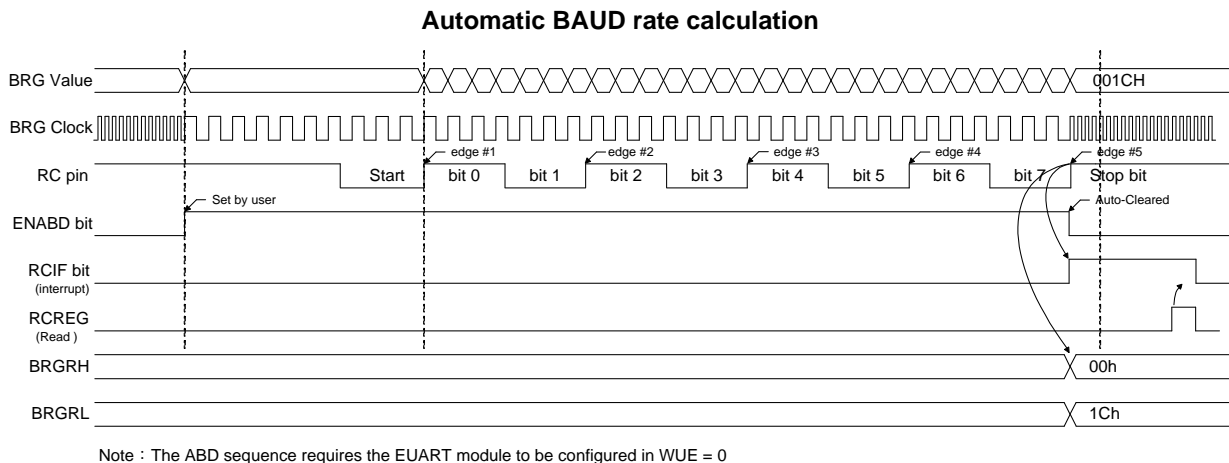


圖 21-2 自動速率計算波形

BRG Overflow Sequence

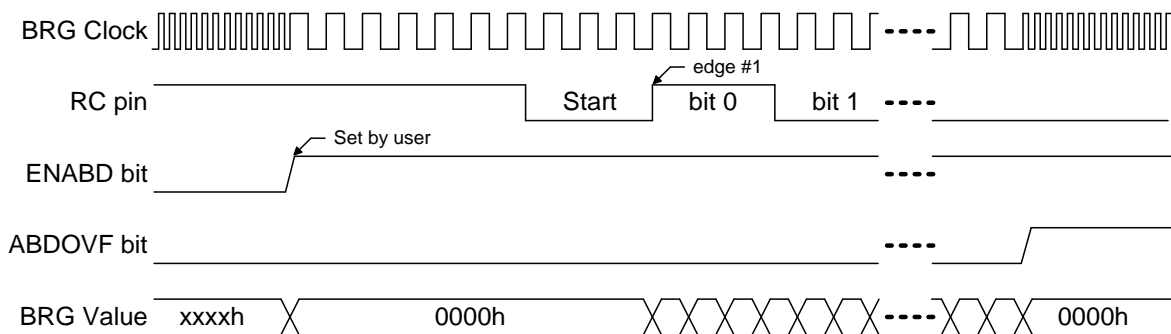


圖 21-3 自動速率溢位(ABDOVF)波形

21.3. 硬體同位元檢查

EUART 支援硬體奇偶校驗功能，校驗位元保存在第 9 個資料位元中。使用時依使用者暫存器設定而進行同位元檢查(ENADD[0]=0)，相關設定如表 21-2

傳送/接收 8/9 位元資料		PARITY	狀態
TX9	RC9		
0	0	0	傳送/接收資料無同位元檢查訊息
0	0	1	傳送/接收資料無同位元檢查訊息
0	1	0	接收資料具同位元檢查功能，偶同位
0	1	1	接收資料具同位元檢查功能，奇同位
1	0	0	傳送資料具同位元檢查碼，偶同位
1	0	1	傳送資料具同位元檢查碼，奇同位
1	1	0	
1	1	1	

註：當 RC9[0]設置 1 時，啟用同位元檢查功能而當奇偶同位錯誤時 PERR[0]置 1。
假使 RC9[0]與 ENADD[0]同時設置 1，則忽略 PERR[0]錯誤位元的值。

表 21-2 同位元檢查狀態表

21.4. EUART 非同步模式

此模式使用標準的“不歸零”(Non-Return-to-Zero, NRZ)格式，即是 1 個起始位元加上 8 個或 9 個資料位元最後為 1 個停止位，最常用的資料格式為 8 位元。而晶片上專用 13 位元串列傳輸速率發生器，可借助於工作時脈振盪器產生標準串列傳輸速率頻率。

再者，EUART 首先發送和接收的資料是最低有效位，發送器和接收器在功能上是各自獨立的，但採用相同的資料格式和串列傳輸速率。其更支援硬體奇偶校驗功能，校驗位元會保存在第 9 個資料位元中。

21.4.1. EUART 非同步發送器 (UART TXIF/RCIF flag 由 0->1 發生中斷)

圖 21-3 為 EUART 發送器的時序圖，發送器的核心是以串列方式發送移位暫存器 (Transmit Shift Register, TSR) 內的資料，而使用者是無法讀/寫 TSR。

TSR 從讀/寫發送緩衝暫存器 TX0R[7:0]中獲取資料。TX0R[7:0]暫存器中的資料由軟體寫入，在前一次載入的停止位發送完成前，不會再向 TSR 暫存器載入資料；一旦停止位元發送完畢，TX0R 暫存器中的新資料(如果有的話)就會被載入 TSR。一旦 TX0R 暫存器向 TSR 暫存器傳輸了資料，TX0R 暫存器就為空(未再次有寫入動作)，同時標誌位元 TXIF 由 1 置 0(當 UR0CN 暫存器 ENTX 位元被設置之後，TXIF 位元將被設置為 1)。而 TXIF 不會在 TX0R 裝入新資料時立即被清零，而是在裝入新資料後的第二個指令週期被清零。當 TXIF 被置 0 之後，會在一個指令週期後再被置 1。可以通過將中斷允許位 TXIE 置 1 或清零來允許/禁止該中斷。不管 TXIE 的狀態如何，只要中斷發生，TXIF 就會由 1 置 0 並且不能由軟體清零，並且會在一個指令週期後再被置 1。倘若此時 TSR 暫存器內的資料尚未發送完畢，TX0R 暫存器又被寫入資料，則在裝入新資料後的第二個指令週期後 TXIF 會再被清零並維持到 STOP BIT 發生時才會被置 1。

因此在 TX0R 裝入新資料後立即查詢 TXIF，其回傳的值是不可參考。TXIF 表示的是 TX0R 暫存器的狀態，而另一個位元 TRMT 則表示 TSR 暫存器的狀態。TRMT 是唯讀位，它在 TSR 暫存器為空(未再次有載入動作)時被置 1。TRMT 位元與任何中斷邏輯均無關聯，因此要確定 TSR 暫存器是否為空，用戶只能對此位進行查詢。而資料非同步發送時序圖可參考下圖 21-，圖 21-說明

- UART 動作除了讀寫以外，與 CPU 指令週期無關
- TXIF,RCIF 表示中斷用途，與其他任何事件無關
- 要用 CPU 去檢視周邊元件時，須先注意相對操作速度

EUART TRANSMIT BLOCK DIAGRAM

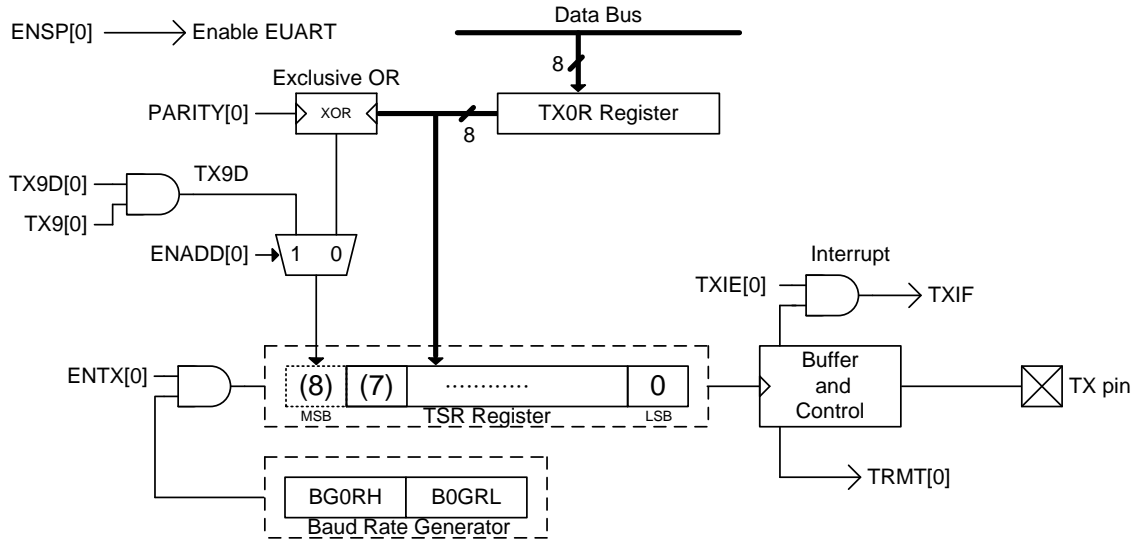


圖 21-4 EUART 傳送方塊圖

ASYNCHRONOUS TRANSMISSION

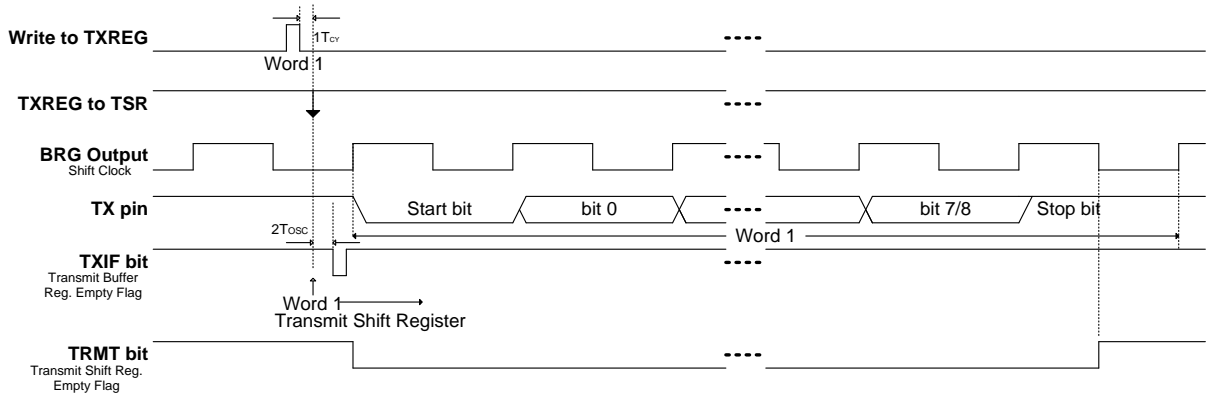


圖 21-5 非同步發送時序圖

ASYNCHRONOUS TRANSMISSION (Back to Back)

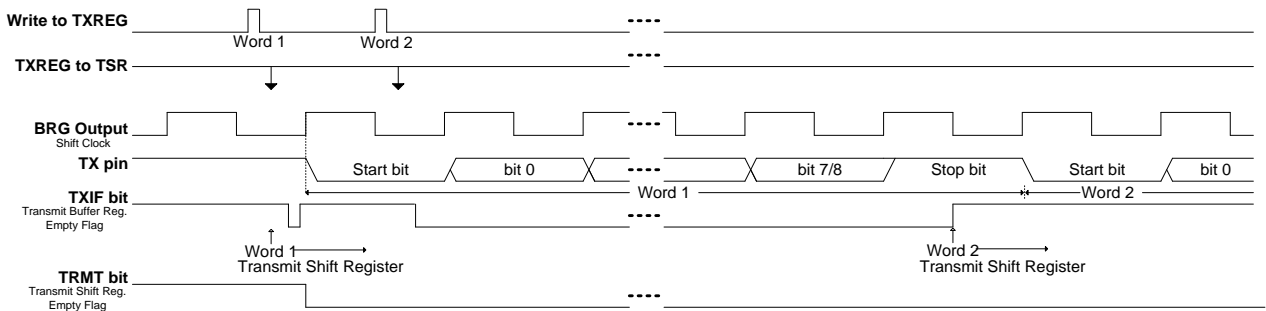


圖 21-6 非同步發送時序(背對背)

◆ EUART 非同步接收器

圖 21-7、圖 21-8 顯示了接收器的方塊圖。圖 21-9 顯示了非同步接收時序。在 RC 引腳上接收資料，並驅動資料恢復電路。資料恢復電路實際上是一個以 13 位元串列傳輸速率為工作頻率的高速移位元器，而主接收串列移位元器的工作頻率等於速率。此模式通常用於 RS-232 系統。

若 RC 引腳接收資料時未接收到完整位元組(開始、8(9)位元資料、結束)，FERR 位元將被設置為 1，可透過清除 ENCR 位元清除 FERR 位元。

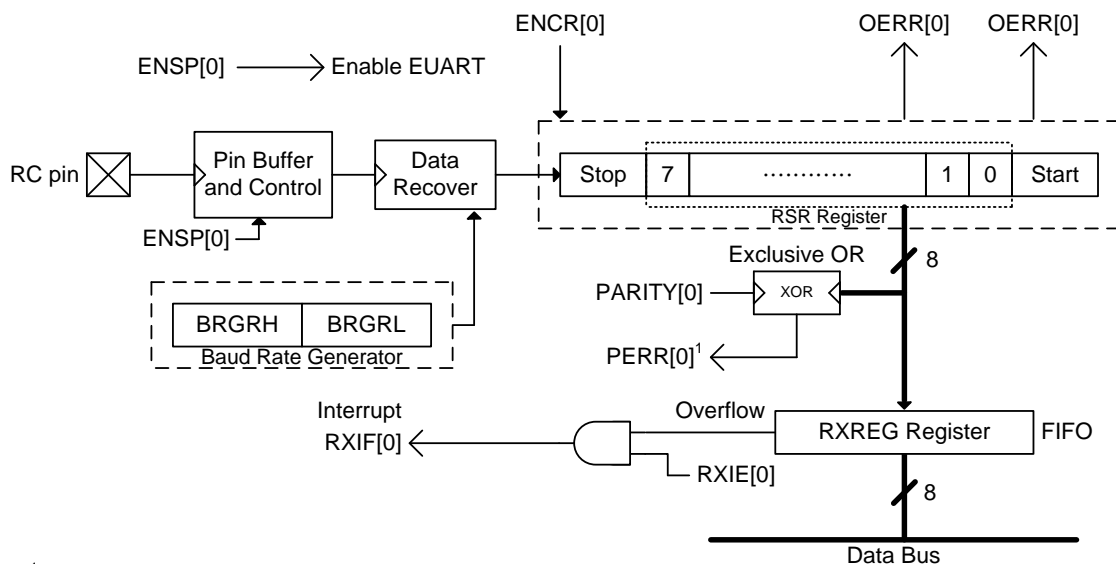
當 RC 引腳已經接收到 2 筆完整位元組資料後(皆未從 RCOREG 暫存器中將資料讀出)，OERR 位元將被設置為 1，可透過清除 ENCR 位元清除 OERR 位元。

當完整資料接收完成時，INTF1 暫存器 RCIF 位元將會被設置，而 RCIF 位元被設置時將無法使用指令進行清除，執行讀取 RCOREG 暫存器的動作將可以清除 RCIF 狀態。

UR0STA 暫存器 RCIDL 位元反應是否處於接收狀態。使用者間接由此判斷資料接收是否完成。

資料接收時，硬體將會針對接收的 8 位元資料進行互斥或運算(exclusive or)，若 RC9 設置為 1 時，將針對包含接收到的 RC9D 資料(共 9 位元)進行互斥或運算(exclusive or)。運算後再與使用者設定的 PARITY 位元再次進行互斥或運算(exclusive or)，並將運算結果顯示在 PERR 位元。若接收資料正確，則 PERR 設定為 0。若接收資料錯誤，則 PERR 設定為 1。PERR 位元無法使用指令清除，在下一筆資料接收正確時，PERR 將會被設置為 0。

EUART 8-BITS RECEIVE BLOCK DIAGRAM



¹Don't care PERR[0] state of 8-bits receive mode

圖 21-7 EUART 8-bits 接收方塊圖

EUART 9-BITS RECEIVE BLOCK DIAGRAM

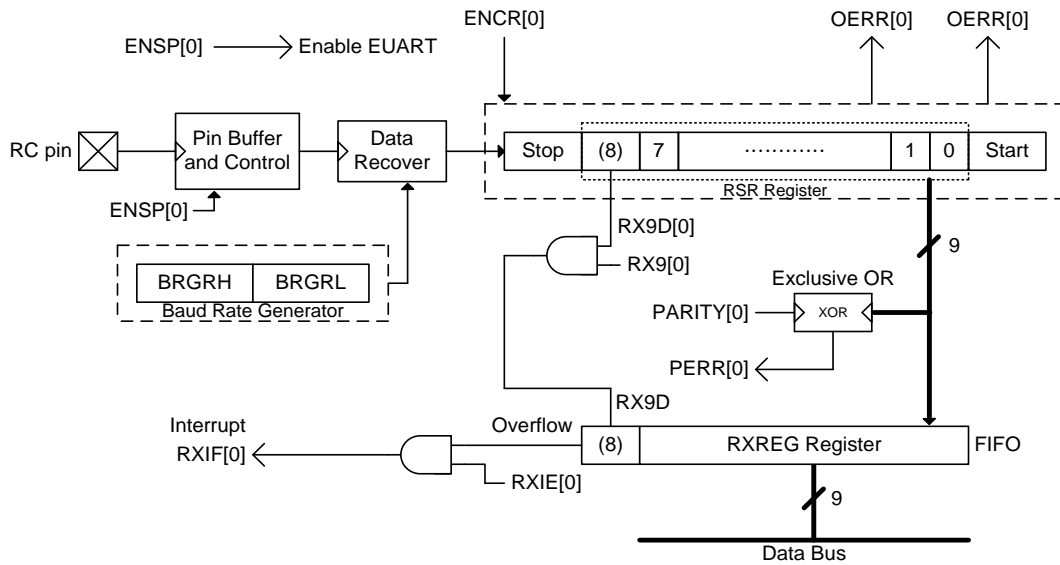


圖 21-8 EUART 9-bits 接收方塊圖

ASYNCHRONOUS RECEPTION

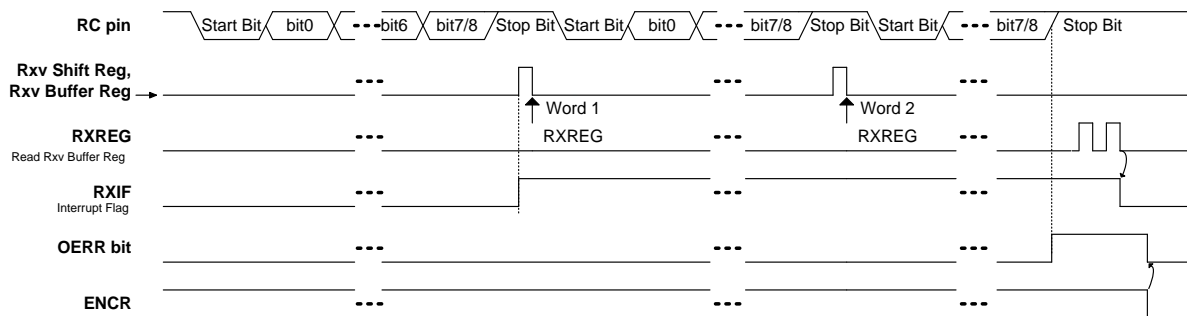


圖 21-9 非同步接收時序

◆ 位址檢測功能的 9 位元模式

此模式通常用於 RS-485 系統。可依照 EUART 使用說明章節配置帶有位址檢測功能的非同步接收操作。使用者可透過 BA0CN 暫存器 ENADD 位元設置決定為位址檢測或是資料檢測。

◆ 字元接收自動喚醒

在休眠(sleep)或等待(idle)模式下，EUART 的所有時脈源都會暫停。因此，串列傳輸速率發生器處於非啟動狀態(ILDE UART 會動作)，並且無法進行正確的位元組接收。自動喚醒功能允許在 RC 線上有事件發生時喚醒控制器，該功能需要 EUART 工作在非同步模式下通過將 UR0CN 暫存器 WUE 位元設置 1，致能自動喚醒功能。該功能啟用後，將禁止 RC 上的典型接收操作，且 EUART 保持在空閒狀態並監視喚醒事件 (與 CPU 運行模式無關)。

喚醒事件是指 RC 線上發生高電位到低電位的轉換。在喚醒事件後，模組會產生一個 RCIF 中斷，在正常工作模式下中斷會與 Q 時脈同步產生，可參考下圖 21-10；如果晶片處於休眠或等待模式，則兩者不同步，可參考下圖 21-11 說明。通過讀 RC0REG 寄存器可清除中斷條件。

喚醒事件後，當 RC 線上出現由低向高的電位轉換時，WUE 位自動清零。此時，EUART 模

組將從空閒狀態返回正常工作模式。由此用戶可知事件已經結束。

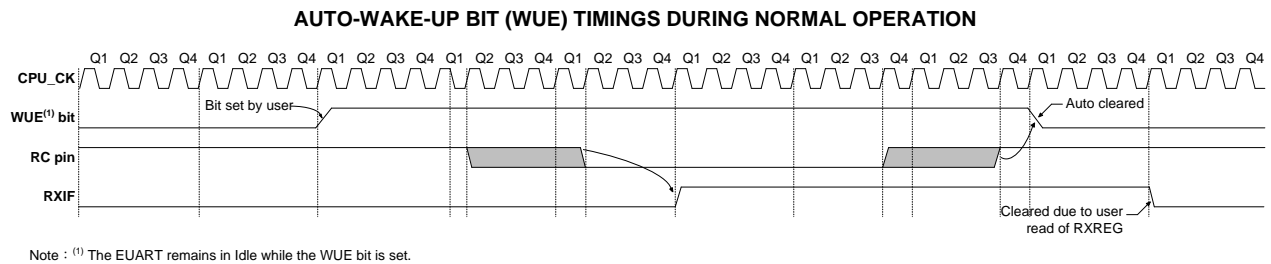


圖 21-10 正常模式下自動喚醒時序

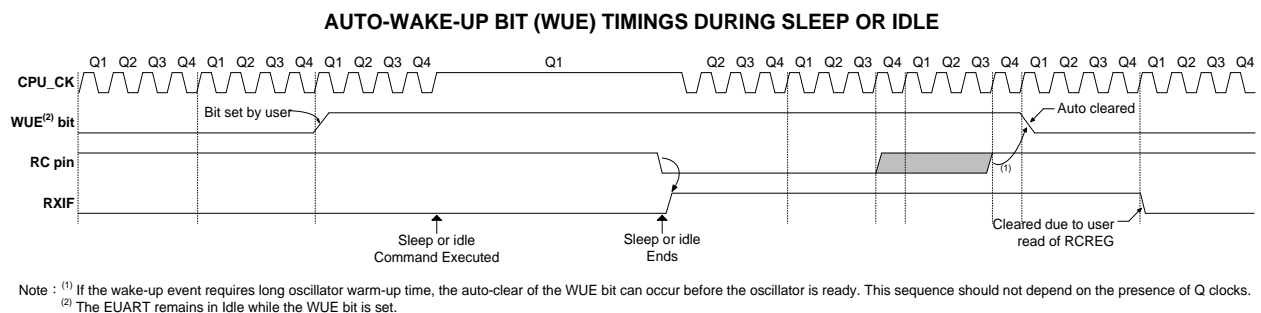


圖 21-11 休眠或等待模式下自動喚醒時序

◆ 使用自動喚醒功能的注意事項

因為自動喚醒功能是通過檢測 RC 上的上升沿跳變實現的，所以在停止位前該引腳上任何的狀態改變都可能會產生錯誤的結束信號並導致資料或幀錯誤。因此，為了確保正確的傳輸，必須首先發送全 0 字元。對於標準的 RS-232 晶片，這可以是 00h (8 位元)。

另外還必須考慮振盪器起振時間，尤其在採用起振延遲較長的振盪器應用中更要注意這一點。或喚醒信號字元必須足夠長，並且跟有足夠長的時間間隔，以便使選定振盪器有充足的時間起振並保證 EUART 正確初始化。

◆ 使用 WUE 位的注意事項

WUE 和 RCIF 事件的時序來判斷接收資料的有效性可能會引起混淆。如前所述，將 WUE 位置 1 會使 EUART 進入空閒模式。喚醒事件會產生一個接收中斷，並將 RCIF 位置 1。此後當 RC 出現上升沿時 WUE 位被清零。然後通過讀 RC0REG 寄存器清除中斷條件。

一般情況下，此時喚醒後 RC0REG 中的資料是無效資料，應該丟棄。WUE 位清零 (或仍然置 1) 且 RCIF 標誌位置 1 並不能表明 RC0REG 中資料接收是完整的。用戶應該考慮使用固件驗證是否完整地接收了資料。要確保沒有丟失有效資料，應檢查 RCIDL 位元來驗證是否還在接收資料。如果不在進行接收，則可將 WUE 位置 1，使晶片立即進入休眠模式。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function



21.5. 暫存器說明- UART

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023H	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	CTIE	E1IE	E0IE	0000 0000	0uuu uuuu	* ** * ** * ** *
024h	INTE1			TXIE	RCIE					0000 0000	uuuu uuuu	* ** * ** * ** *
027h	INTF1	TA1IF	SPIIF	TXIF	RCIF	I2CERIF	I2CIF	E3IF	E2IF	0000 0000	uuuu uuuu	* ** * ** * ** *
1CBH	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0..0	uuuu u..u	* ** * ** * ** *
1CCH	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	-, r, r, r, r, r, r, w0
1CDH	BA0CN	-	-	-	-	ENCR	RC9	ENADD	ENABD 0000 uuuu	-, -, -, -, * ** * ** *
1CEH	BG0RH	-	-	-	Baud Rate Generator Register High Byte			x xxxx	...u uuuu	-, -, -, -, * ** * ** *	
1CFH	BG0RL	Baud Rate Generator Register Low Byte							xxxx xxxx	uuuu uuuu	* ** * ** * ** *	
1D0H	TX0R	UART Transmit Register							xxxx xxxx	uuuu uuuu	* ** * ** * ** *	
1D1H	RC0REG	UART Receive Register							xxxx xxxx	uuuu uuuu	r, r, r, r, r, r, r	

表 21-3 UART 暫存器

INTE0/INTE1/INTF1: 詳見 中斷, Interrupt 章節

UR0CN: UART 控制暫存器

位元	名稱	描述
Bit7	ENSP	UART 端口功能致能位元 <0> 關閉 UART 端口，並將 TX, RC 引腳組態為 I/O 使用 <1> 啟動 UART 端口，並將 TX, RC 引腳組態為 UART 端口使用 註: 當啟動 UART 串行端口之後，須適當配置輸入或輸出腳位使用。
Bit6	ENTX	UART 傳送功能致能位元 <0> 關閉 <1> 啟動
Bit5	TX9	傳送第 9 位元功能致能 <0> 關閉 <1> 啟動
Bit4	TX9D	傳送第 9 位元資料 <0> 資料為“0” <1> 資料為“1”
Bit3	PARITY	奇/偶同位檢查設定 <0> 偶同位檢查 <1> 奇同位檢查
Bit0	WUE	字元接收自動喚醒致能位元 <0> 關閉 <1> 啟動

UR0STA: UART 狀態暫存器

位元	名稱	描述
Bit6	RC9D	接收第 9 位元資料 <0> 資料為“0” <1> 資料為“1”

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

位元	名稱	描述
Bit5	PERR	資料同位檢查結果旗標 <0> 接收同位檢查正確 <1> 接收同位檢查錯誤
Bit4	FERR	UART 資料接收不完整(開始、8(9)位元資料、結束)旗標 <0> 表示資料接收完整 <1> 表示資料接收不完整
Bit3	OERR	已接收到 2 筆資料未處理狀態旗標 <0> 未發生 <1> 已發生
Bit2	RCIDL	反應是否為接收狀態旗標 <0> 在接收狀態 <1> 不在接收狀態
Bit1	TRMT	表示傳送移位暫存器(TSR)狀態旗標 <0> 表示 TSR 暫存器有資料 <1> 表示 TSR 暫存器為空的
Bit0	ABDOVF	自動鮑率溢位旗標 <0> 未發生 <1> 已發生

BA0CN: UART 接收資料控制暫存器

位元	名稱	描述
Bit3	ENCR	資料接收功能致能位元 <0> 關閉。 <1> 啟動。
Bit2	RC9	接收第 9 位元功能致能位元 <0> 關閉 <1> 啟動。
Bit1	ENADD	位址檢測位元 <0> 關閉。 <1> 啟動。
Bit0	ENABD	自動鮑率控制器致能位元 <0> 關閉。 <1> 啟動。

BR0RH/BR0RL: Baudrate 控制暫存器

TX0R: UART 資料傳送暫存器

RC0REG: UART 資料接收暫存器

22. 液晶驅動器, LCD

液晶驅動電路適用於 TN-LCD 與 STN-LCD 等製程的液晶顯示器。其具有以下特點：

- ◆ 內置倍壓電路(Regulated charge pump)
- ◆ 多段可調式驅動電壓準位
- ◆ 支援 4-duty, 1/3 bias 的 LCD 波形的操作方式
- ◆ 可選擇輸入時脈源與可規劃輸出頻率
- ◆ 具閃爍控制功能(Blinking capability)

LCD 暫存器摘要：

LCDCN1	ENLCP, LCDV[2:0], ENLB, SELPCLK, LCDBL, ENLCD
LCDCN3	SCM3[1:0], SCM2[1:0], SCM1[1:0], SCM0[1:0]
LCDCN4	SSG21, SSG20, SSG19, SSG18, SSG17, SSG16, SSG15, SSG14
LCDCN5	SSG41, SSG40, SSG39, SSG38, SSG37, SSG36, SSG35, SSG34
LCDCN6	SSG5[1:0], SSG4[1:0], SSG3[1:0], SSG02[1:0]
LCDCN7	SSG9[1:0], SSG8[1:0], SSG7[1:0], SSG6[1:0]
LCDCN8	SSG13[1:0], SSG12[1:0], SSG11[1:0], SSG10[1:0]
LCDCN9	SSG25[1:0], SSG24[1:0] , SSG23[1:0], SSG22[1:0]
LCDCN10	SSG29[1:0], SSG28[1:0] , SSG27[1:0], SSG26[1:0]
LCDCN11	SSG33[1:0], SSG32[1:0] , SSG31[1:1], SSG30[1:0]
LCD[159:0]	LCD0[7:0]~LCD20[7:0]

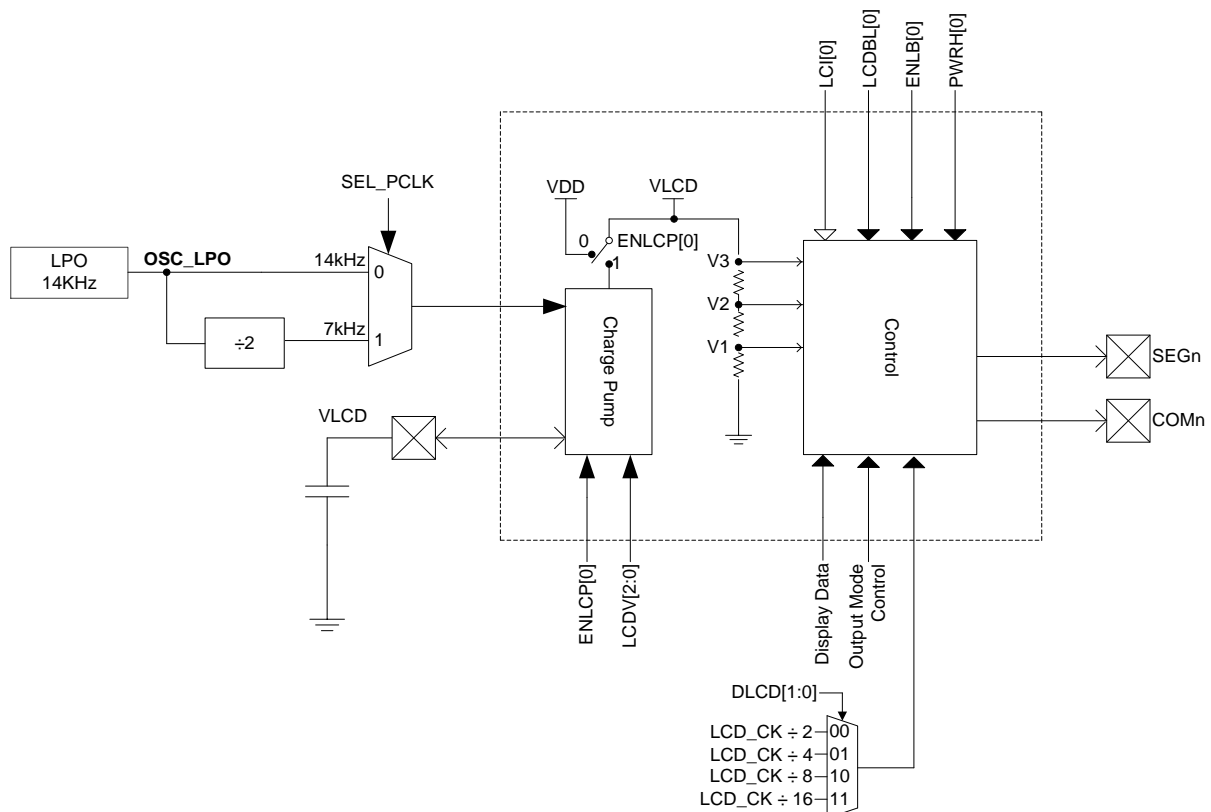


圖 22-1 LCD 方塊圖

22.1. LCD 使用說明

22.1.1. 工作頻率與輸出幀幅頻率設置

工作頻率來源由 LCDS 選擇，經工作頻率預除頻器 DLCD[1:0]除頻後提供適當的工作頻率予 LCD 輸出幀幅頻率。

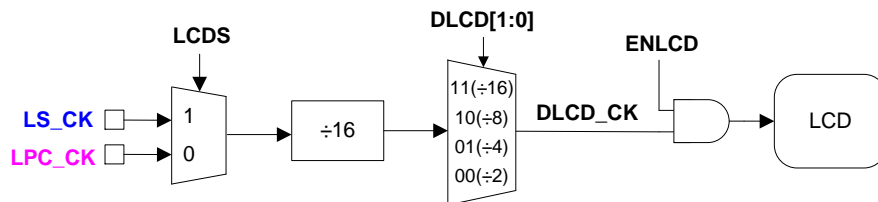


圖 22-2 LCD 工作頻率與幀頻率

22.1.2. 倍壓電路與 LCD 工作電壓設置

LCD 工作電壓源為 VLCD，其產生有兩種方式：

- 由外部輸入 VLCD 電壓源，必須將 ENLCP[0]設置<0> 關閉倍壓電路，然後由外部 VLCD 引腳灌入電壓以決定 LCD 工作電壓。使用外部輸入時，LCDV[2:0]的設置對 LCD 工作電壓不會產生任何影響。
 - ◆ 當推動尺寸或負載較大的 LCD 顯示器時，可將 LCD 輸出緩衝器 ENLB[0]設置<1>，啟用緩衝器以增加 LCD 的驅動能力。反之，ENLB[0]設置<0>則關閉緩衝器亦減少 LCD 的消耗電流。
- 由內部倍壓電路產生，將倍壓電路控制器 ENLCP[0]設置<1>，並配置倍壓電壓準位控制器 LCDV[2:0]即可產生 VLCD 電壓源供給 LCD，使其不隨晶片工作電壓的變化而影響顯示。
 - ◆ LCDV[2:0]可設置不同的功作電壓且必須在倍壓電路啟用時才有效，而倍壓電路可能會影響類比數位轉換器 Σ ADC 在高解析度轉換的效能。
 - ◆ 使用內部倍壓電路產生 VLCD 電壓源時，LCD 緩衝器會由內部硬體線路自動啟用。

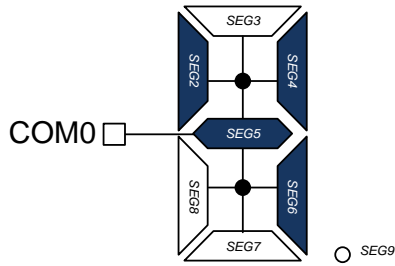
22.1.3. 閃爍設置

閃爍效果是讓 LCD 顯示由顯示狀態快速轉為全滅或再轉為顯示，此等循環過程只需透過字節閃爍控制器 LCDBL[0]設置<1>全滅或設置<0>顯示，即可達到快速顯示或全滅的狀態。故 LCDBL[0]設置<1>時，LCD 顯示器不會點亮任何字節。反之，LCDBL[0]設置<0>時，LCD 顯示器會依字節暫存器 LCD0[7:0]~LCD19[7:0]的設置來點亮。

22.1.4. LCD 字節暫存器

每一個字節暫存器 LCDn[7:0]控制兩個字節引腳 SEGn，而每個字節引腳具有 4-bit 控制位元 SEGn[3:0]。

22.2. LCD 輸出波形



狀態描述(Model)

偏壓 (Bias): 1/3

共線 (Duty): 1/4

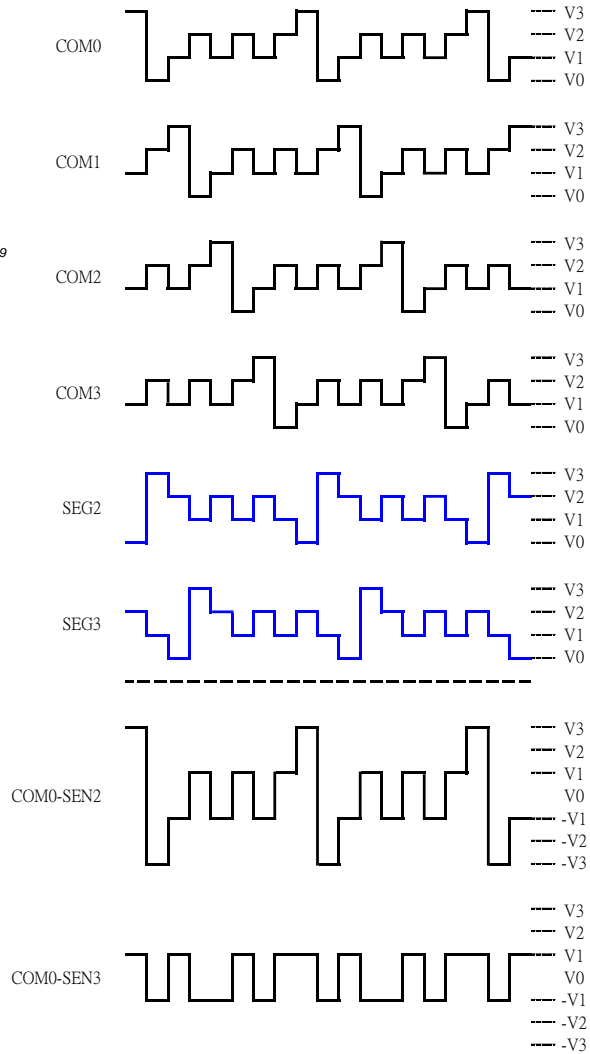


圖 22-3 輸出波形-4 共線

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣΔADC/Low Noise OPAMP & DMM Function



22.3. 暫存器說明-LCD

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
02AH	BSRCN	-	-	-	-	-	BSR[2:0]			... xxxx	... uuuu	-,*,**
035H	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]			CUPS	0000 0000	uuuu uuuu	*,**,*
036H	OSCCN1								LCD5	0000 0000	uuuu uu.	*,**,*,-
037H	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0011	uuuu uu11	*,**,*,*r
180H	LCDCN1	ENLCP	LCDV[2:0]			ENLB	SELPLCK	LCDBL	ENLCD	0000 0000	uuuu uuuu	*,**,*
181H	LCDCN2									0000 0000	uuuu uuuu	*,**,*
182H	LCDCN3	SCM3[1:0]		SCM2[1:0]		SCM1[1:0]		SCM0[1:0]		0000 0000	uuuu uuuu	*,**,*
183H	LCDCN4	SSG21	SSG20	SSG19	SSG18	SSG17	SSG16	SSG15	SSG14	0000 0000	uuuu uuuu	*,**,*
184H	LCDCN5					SSG37	SSG36	SSG35	SSG34	0000 0000	uuuu uuuu	*,**,*
185H	LCDCN6	SSG5[1:0]		SSG4[1:0]		SSG3[1:0]		SSG02[1:0]		0000 0000	uuuu uuuu	*,**,*
186H	LCDCN7	SSG9[1:0]		SSG8[1:0]		SSG7[1:0]		SSG6[1:0]		0000 0000	uuuu uuuu	*,**,*
187H	LCDCN8	SSG13[1:0]		SSG12[1:0]		SSG11[1:0]		SSG10[1:0]		0000 0000	uuuu uuuu	*,**,*
188H	LCDCN9	SSG25[1:0]		SSG24[1:0]		SSG23[1:0]		SSG22[1:0]		0000 0000	uuuu uuuu	*,**,*
189H	LCDCN10	SSG29[1:0]		SSG28[1:0]		SSG27[1:0]		SSG26[1:0]		0000 0000	uuuu uuuu	*,**,*
18AH	LCDCN11	SSG33[1:0]		SSG32[1:0]		SSG31[1:0]		SSG30[1:0]		0000 0000	uuuu uuuu	*,**,*
18BH	LCD0	LCD SEG3[4:7] data				LCD SEG2[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
18CH	LCD1	LCD SEG5[4:7] data				LCD SEG4[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
18DH	LCD2	LCD SEG7[4:7] data				LCD SEG6[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
18EH	LCD3	LCD SEG9[4:7] data				LCD SEG8[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
18FH	LCD4	LCD SEG11[4:7] data				LCD SEG10[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
190H	LCD5	LCD SEG13[4:7] data				LCD SEG12[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
191H	LCD6	LCD SEG15[4:7] data				LCD SEG14[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
192H	LCD7	LCD SEG17[4:7] data				LCD SEG16[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
193H	LCD8	LCD SEG19[4:7] data				LCD SEG18[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
194H	LCD9	LCD SEG21[4:7] data				LCD SEG20[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
195H	LCD10	LCD SEG23[4:7] data				LCD SEG22[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
196H	LCD11	LCD SEG25[4:7] data				LCD SEG24[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
197H	LCD12	LCD SEG27[4:7] data				LCD SEG26[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
198H	LCD13	LCD SEG29[4:7] data				LCD SEG28[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
199H	LCD14	LCD SEG31[4:7] data				LCD SEG30[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
19AH	LCD15	LCD SEG33[4:7] data				LCD SEG32[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
19BH	LCD16	LCD SEG35[4:7] data				LCD SEG34[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*
19CH	LCD17	LCD SEG37[4:7] data				LCD SEG36[3:0] data				xxxx xxxx	uuuu uuuu	*,**,*

表 22-1 LCD/LED 暫存器

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

BSRCN: 詳見 記憶體,Memory 章節

OSCCN0/OSCCN1/OSCCN2: 詳見 震盪器、時脈源與功耗管理章節

LCDCN1: LCD 控制暫存器 1

位元	名稱	描述																				
Bit7	ENLCP	LCD 倍壓電路控制器 <0> 關閉；VLCD 電壓源由外部引腳灌入。 <1> 啟用；VLCD 電壓源由晶片內部產生。																				
Bit6~4	LCDV[2:0]	倍壓電壓準位選擇控制器 (Test Condition : VDD=3.0V, ENLCP[0]=1, C _{VLCD} =4.7uF) <table border="1"><thead><tr><th>LCDV [2:0]</th><th>VLCD 輸出電壓</th><th>LCDV [2:0]</th><th>VLCD 輸出電壓</th></tr></thead><tbody><tr><td>000</td><td>5.05V</td><td>100</td><td>3.0V</td></tr><tr><td>001</td><td>4.5V</td><td>101</td><td>2.8V</td></tr><tr><td>010</td><td>4.05V</td><td>110</td><td>2.6V</td></tr><tr><td>011</td><td>3.3V</td><td>111</td><td>2.4V</td></tr></tbody></table>	LCDV [2:0]	VLCD 輸出電壓	LCDV [2:0]	VLCD 輸出電壓	000	5.05V	100	3.0V	001	4.5V	101	2.8V	010	4.05V	110	2.6V	011	3.3V	111	2.4V
LCDV [2:0]	VLCD 輸出電壓	LCDV [2:0]	VLCD 輸出電壓																			
000	5.05V	100	3.0V																			
001	4.5V	101	2.8V																			
010	4.05V	110	2.6V																			
011	3.3V	111	2.4V																			
Bit3	ENLB	LCD 輸出緩衝器 <0> 關閉。 <1> 啟用，在 LCD 輸出模式建議設置為'1'。																				
Bit2	SELPCLK	LCD 倍壓電路時脈控制 <0> 14kHz (預設) <1> 7kHz，速度慢可較省電																				
Bit1	LCDBL	LCD 字節閃爍控制器 <0> LCD 字節正常顯示。 <1> LCD 字節全滅，只有關閉顯示輸出。 Note: 只需要控制此位元，即可做閃爍字節的顯示																				
Bit0	ENLCD	LCD 啟用控制器 <0> 關閉(預設)。 <1> 啟用。																				

LCDCN3: LCD 控制暫存器 3

位元	名稱	描述
Bit7~6	SCM3[1:0]	引腳複用功能選擇。(x=0~3) <00> 預設。 <11> LCD COMx 引腳設定。
Bit5~4	SCM2[1:0]	
Bit3~2	SCM1[1:0]	
Bit1~0	SCM0[1:0]	

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

LCDCN4: LCD 控制暫存器 4

位元	名稱	描述
Bit7	SSG21	引腳功能選擇。(n=0~7, x=14~21) <0> PT8.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設) <1> LCD SEGx 引腳設定。
Bit6	SSG20	
Bit5	SSG19	
Bit4	SSG18	
Bit3	SSG17	
Bit2	SSG16	
Bit1	SSG15	
Bit0	SSG14	

LCDCN5: LCD 控制暫存器 5

位元	名稱	描述
Bit7	-	引腳功能選擇。(n=4~7, x=34~37) <0> PT10.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設) <1> LCD SEGx 引腳設定。
Bit6	-	
Bit5	-	
Bit4	-	
Bit3	SSG37	
Bit2	SSG36	
Bit1	SSG35	
Bit0	SSG34	

LCDCN6: LCD 控制暫存器 6

位元	名稱	描述
Bit7~6	SSG5[1:0]	引腳複用功能選擇。(n=4~7, x=2~5) <00> PT6.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設) <01> Rsv. <10> Rsv. <11> LCD SEGx 引腳設定。
Bit5~4	SSG4[1:0]	
Bit3~2	SSG3[1:0]	
Bit1~0	SSG2[1:0]	

LCDCN7: LCD 控制暫存器 7

位元	名稱	描述
Bit7~6	SSG9[1:0]	引腳複用功能選擇。(n=0~3, x=6~9) <00> PT7.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設) <01> Rsv. <10> Rsv. <11> LCD SEGx 引腳設定。
Bit5~4	SSG8[1:0]	
Bit3~2	SSG7[1:0]	
Bit1~0	SSG6[1:0]	

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

LCDCN8: LCD 控制暫存器 8

位元	名稱	描述
Bit7~6	SSG13[1:0]	引腳複用功能選擇。(n=4~7,x=10~13)
Bit5~4	SSG12[1:0]	<00> PT7.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設)
Bit3~2	SSG11[1:0]	<01> Rsv.
Bit1~0	SSG10[1:0]	<10> Rsv. <11> LCD SEGx 引腳設定。

LCDCN9: LCD 控制暫存器 9

位元	名稱	描述
Bit7~6	SSG25[1:0]	引腳複用功能選擇。(n=0~3,x=22~25)
Bit5~4	SSG24[1:0]	<00> PT9.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設)
Bit3~2	SSG23[1:0]	<01> Rsv.
Bit1~0	SSG22[1:0]	<10> Rsv. <11> LCD SEGx 引腳設定。

LCDCN10: LCD 控制暫存器 10

位元	名稱	描述
Bit7~6	SSG29[1:0]	引腳複用功能選擇。(n=4~7,x=26~29)
Bit5~4	SSG28[1:0]	<00> PT9.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設)
Bit3~2	SSG27[1:0]	<01> Rsv.
Bit1~0	SSG26[1:0]	<10> Rsv. <11> LCD SEGx 引腳設定。

LCDCN11: LCD 控制暫存器 11

位元	名稱	描述
Bit7~6	SSG33[1:0]	引腳複用功能選擇。(n=0~3,x=30~33)
Bit5~4	SSG32[1:0]	<00> PT10.n 數位引腳功能。需自行設定 TRISC 暫存器。(預設)
Bit3~2	SSG31[1:0]	<01> Rsv.
Bit1~0	SSG30[1:0]	<10> Rsv. <11> LCD SEGx 引腳設定。

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit Σ ADC/Low Noise OPAMP & DMM Function

LCD0~LCD17 : LCD 字節資料暫存器

HY17P60B(4COM*20SEG) => COM0~COM3,SEG2~SEG21

名稱	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LCD0		Segment SEG3				Segment SEG2		
LCD1		Segment SEG5				Segment SEG4		
LCD2		Segment SEG7				Segment SEG6		
LCD3		Segment SEG9				Segment SEG8		
LCD4		Segment SEG11				Segment SEG10		
LCD5		Segment SEG13				Segment SEG12		
LCD6		Segment SEG15				Segment SEG14		
LCD7		Segment SEG17				Segment SEG16		
LCD8		Segment SEG19				Segment SEG18		
LCD9		Segment SEG21				Segment SEG20		

HY17P68(4COM*36SEG) => COM0~COM3,SEG2~SEG37

名稱	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LCD0		Segment SEG3				Segment SEG2		
LCD1		Segment SEG5				Segment SEG4		
LCD2		Segment SEG7				Segment SEG6		
LCD3		Segment SEG9				Segment SEG8		
LCD4		Segment SEG11				Segment SEG10		
LCD5		Segment SEG13				Segment SEG12		
LCD6		Segment SEG15				Segment SEG14		
LCD7		Segment SEG17				Segment SEG16		
LCD8		Segment SEG19				Segment SEG18		
LCD9		Segment SEG21				Segment SEG20		
LCD10		Segment SEG23				Segment SEG22		
LCD11		Segment SEG25				Segment SEG24		
LCD12		Segment SEG27				Segment SEG26		
LCD13		Segment SEG29				Segment SEG28		
LCD14		Segment SEG31				Segment SEG30		
LCD15		Segment SEG33				Segment SEG32		
LCD16		Segment SEG35				Segment SEG34		
LCD17		Segment SEG37				Segment SEG36		

23. 內建 EPROM, BIE

內建 EPROM(Build-In EPROM，以下簡稱 BIE)功能可儲存產品序號、安全密碼、程式運算後產生的數據資料...等。外部硬體僅需外接 VBIE 為 8.5V 電壓於 VPP/RST 引腳，或使用低壓燒錄控制電路，並搭配燒錄指令使用此功能。HY17P6x 系列儲存位址範圍 Information 區塊 00H~3FH 共 64 words(同等於 128 bytes)及 Main 區塊的 OTP 最後 1k Words(同等於 2048 bytes)，視各晶片不同 Build-In EEPROM 大小也會不同。

當使用外部 VBIE 電源(8.5V)燒錄 BIE 區塊時，可以透過指令一次燒錄一個字組(word)資料于 BIE 區塊內；當使用 HY17P 系列晶片啟動低壓燒錄控制電路時，則不需外接 VBIE 電源仍可燒錄 BIE 區塊，但須呼叫燒錄副程式(LV17PWRBIE)才能進行燒錄；每次呼叫燒錄副程式進行燒錄動作，僅能燒錄一個字組(word)資料，所花費時間約 500msec。

BIE 暫存器摘要：

BIECN	BLKSEL[0], ENBVD[0], VPPHV[0], ENBCP[0], BIEWR[0], BIERD[0]
BIEARH	BIE_ADDR[13:8]
BIEARL	BIE_ADDR[7:0]
BIEDRH	BIE_DATA[15:8]
BIEDRL	BIE_DATA[7:0]

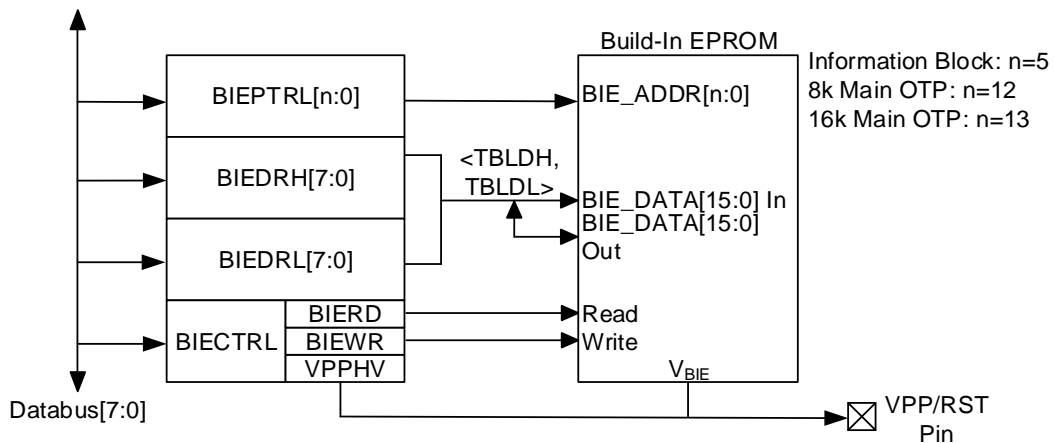


圖 23-1 BIE 方塊圖

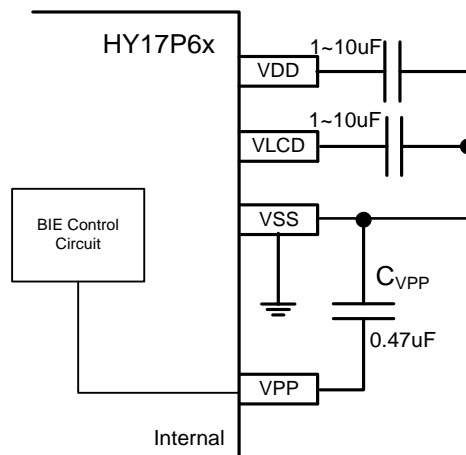


圖 23-2 BIE 昇壓方塊圖

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit ΣADC/Low Noise OPAMP & DMM Function

23.1. 暫存器說明- BIE

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
02DH	BIECN	1	BLKSEL	-	ENBVD	VPPHV	ENBCP	BIEWR	BIERD	1... \$000	1... \$uuu	r1,-,-,-,r,*,*,*
02EH	BIEARH	-	-	BIE High Byte Address Register as BIEA[13:8]						0... xxxx	u... uuuu	*,-,-,-,*,*,*,*
02FH	BIEARL	BIE Low Byte Address Register as BIEA[7:0]						xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*		
030H	BIEDRH	BIE High Byte Data Register						xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*		
031H	BIEDRL	BIE Low Byte Data Register						xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*,*		

表 23-1 BIE 暫存器

BIECN: BIE 控制暫存器

位元	名稱	描述									
Bit6	BLKSEL	BIE 區塊選擇暫存器 <0> 選擇 Information 區塊(00H~3FH 共 64 words) <1> 選擇 Main 區塊(OTP 最後 1k Word) 8k Word OTP 產品: BIEAR=1C00H ~ 1FFFH 16k Word OTP 產品: BIEAR=3C00H ~ 3FFFH									
Bit4	ENBVD	BIE 電壓偵測控制暫存器 <0> 關閉 <1> 啟用									
Bit3	VPPHV	VPP 電壓條件旗標 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>VPPHV</th> <th>ENBCP=0 (VPP 接腳由外部輸入)</th> <th>ENBCP=1 (VPP 接腳由內部倍壓)</th> </tr> </thead> <tbody> <tr> <td><0></td> <td>VPP 未外接燒錄電源 8.5V 或電壓低於 8.5V</td> <td>VPP 電源未達 8.5V</td> </tr> <tr> <td><1></td> <td>VPP 外接燒錄電源已達 8.5V</td> <td>VPP 電源已達 8.5V ※必須同時將 ENLCD、ENLCP、ENBCP 置為“1”，且 VLCD 輸出電壓設為 5.05V(LCDV [2:0]=<000>)</td> </tr> </tbody> </table>	VPPHV	ENBCP=0 (VPP 接腳由外部輸入)	ENBCP=1 (VPP 接腳由內部倍壓)	<0>	VPP 未外接燒錄電源 8.5V 或電壓低於 8.5V	VPP 電源未達 8.5V	<1>	VPP 外接燒錄電源已達 8.5V	VPP 電源已達 8.5V ※必須同時將 ENLCD、ENLCP、ENBCP 置為“1”，且 VLCD 輸出電壓設為 5.05V(LCDV [2:0]=<000>)
VPPHV	ENBCP=0 (VPP 接腳由外部輸入)	ENBCP=1 (VPP 接腳由內部倍壓)									
<0>	VPP 未外接燒錄電源 8.5V 或電壓低於 8.5V	VPP 電源未達 8.5V									
<1>	VPP 外接燒錄電源已達 8.5V	VPP 電源已達 8.5V ※必須同時將 ENLCD、ENLCP、ENBCP 置為“1”，且 VLCD 輸出電壓設為 5.05V(LCDV [2:0]=<000>)									
Bit2	ENBCP	BIE charge pump 啟用控制暫存器 <0> 關閉 <1> 啟用									
Bit1	BIEWR	寫入 EPROM 控制位元 <0> 不可寫入 <1> 可寫入									
Bit0	BIERD	讀取 EPROM 控制位元 <0> 不可讀取 <1> 可讀取									

HY17S68 User's Guide

8-Bit RISC-like Mixed Signal Microcontroller with
19-Bit $\Sigma\Delta$ ADC/Low Noise OPAMP & DMM Function

BIEARH: EPROM High Byte 位址定義

位元	名稱	描述
Bit5~0	BIE_ADDR[13:8]	OTP address(範圍請參考 BLKSEL 控制位元說明)

BIEARL: EPROM Low Byte 位址定義

BIE_ADDR[7:0]: OTP/BIE address(範圍請參考 BLKSEL 控制位元說明)

BIEDRH: EPROM High Byte 資料定義

BIEDRL: EPROM Low Byte 資料定義

24. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

文件版次	頁次	日期	摘要
V01	All	2021/10/20	初版發行
V02	All	2022/12/16	修改圖 14-1 OPA 方塊圖