



---

**HY17M28**

**User's Guide**

**8-Bit RISC-like Mixed Signal Microcontroller  
Embedded 24-Bit  $\Sigma\Delta$ ADC  
Low Noise Amplifier  
LED Driver**

## Table of Contents

<b>1.</b>	<b>閱讀導覽</b> .....	<b>5</b>
1.1.	關於這份操作手冊 .....	5
1.2.	名詞定義, Terms and Definition .....	6
<b>2.</b>	<b>中央處理器, CPU</b> .....	<b>8</b>
2.1.	處理器核心, CPU Core .....	8
2.2.	記憶體, Memory .....	9
2.3.	資料記憶體總表 .....	16
<b>3.</b>	<b>震盪器、時脈源與功耗管理</b> .....	<b>19</b>
3.1.	震盪器 .....	19
3.2.	CPU 及週邊電路時脈源 .....	19
3.3.	暫存器說明-工作時脈源控制器 .....	22
<b>4.</b>	<b>復位, RESET</b> .....	<b>25</b>
4.1.	復位事件說明 .....	25
4.2.	狀態暫存器 .....	26
4.3.	暫存器說明-復位狀態 .....	28
<b>5.</b>	<b>中斷, INTERRUPT</b> .....	<b>30</b>
5.1.	暫存器說明-中斷 .....	31
<b>6.</b>	<b>硬體乘法器</b> .....	<b>36</b>
<b>7.</b>	<b>輸入/輸出埠, I/O</b> .....	<b>37</b>
7.1.	PORT 相關暫存器介紹 .....	38
7.2.	蜂鳴器, Buzzer .....	38
7.3.	暫存器說明-PORT .....	39

<b>8. 看門狗,WATCH DOG.....</b>	<b>45</b>
8.1. WDT 使用說明 .....	45
8.2. WDT 控制暫存器列表與說明 : .....	46
<b>9. 計數器 A1,TIMER-A1 .....</b>	<b>47</b>
9.1. 暫存器說明-TMA1 .....	49
<b>10. 16-BIT 計數器 B,TMB (16-BIT TIMERB).....</b>	<b>50</b>
10.1. TMB 使用說明 .....	51
10.2. TMB 四種計數模式 .....	52
10.3. PWM 脈衝寬度調變 .....	59
10.4. TMB 控制暫存器列表與說明 : .....	76
<b>11. 電源系統,POWER SYSTEM.....</b>	<b>79</b>
11.1. VDDA 使用說明 .....	79
11.2. 暫存器說明-PWR.....	80
<b>12. 類比數位轉換器,<math>\Sigma\Delta</math>ADC.....</b>	<b>82</b>
12.1. $\Sigma\Delta$ ADC 使用說明.....	83
12.2. 絕對溫度感測器,TPS .....	86
12.3. 暫存器說明- $\Sigma\Delta$ ADC.....	88
<b>13. LOW NOISE PGA NETWORK.....</b>	<b>93</b>
13.1. 暫存器說明- PGA .....	94
<b>14. TOUCH KEY .....</b>	<b>95</b>
14.1. 內部方塊圖 .....	95
14.2. 暫存器說明- TK .....	96
<b>15. 多功能比較器 CMP .....</b>	<b>98</b>

15.1.	功能說明.....	98
15.2.	暫存器說明- CMP.....	101
<b>16.</b>	<b>同步串列通訊介面, INTER-INTEGRATED CIRCUIT SERIAL INTERFACE.....</b>	<b>104</b>
16.1.	數據傳輸速率計算.....	106
16.2.	計時功能(Time-Out).....	106
16.3.	I <sup>2</sup> C 串列介面通訊流程圖.....	107
16.4.	I <sup>2</sup> C 暫存器說明.....	113
<b>17.</b>	<b>非同步串列通訊介面,ENHANCED UNIVERSAL ASYNCHRONOUS RECEIVER TRANSMITTER ....</b>	<b>117</b>
17.1.	EUART 使用說明.....	118
17.2.	串列傳輸速率發生器 (BRG).....	119
17.3.	硬體同位元檢查.....	120
17.4.	EUART 非同步模式.....	121
17.5.	暫存器說明- UART.....	126
<b>18.</b>	<b>內建 EEPROM, BUILD-IN EEPROM.....</b>	<b>129</b>
18.1.	BIE 使用說明.....	129
18.2.	暫存器說明- BIE.....	131
<b>19.</b>	<b>修訂記錄.....</b>	<b>132</b>

## 1. 閱讀導覽

### 1.1. 關於這份操作手冊

本文件所述的應用訊息及其他類似內容敘述僅為提供使用者便利，紘康對於內容的使用與因而引起的後果並不負擔相關責任。規格內容隨時可被更新訊息所替代，使用者有責任必需承擔並確保應用符合規範。

未經紘康授權，不得將紘康產品使用于生命維持系統中作為關鍵器件。紘康有不需事先通知即可修改產品的權力，產品最新訊息，請參考我們的網站：

<http://www.hycontek.com>

注意：

- ◆ 本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新。
- ◆ 本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- ◆ 本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- ◆ 請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- ◆ 本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- ◆ 本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- ◆ 本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計，採用安全指標，這樣可以避免事故的發生。
- ◆ 本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

## 1.2. 名詞定義, Terms and Definition

### 1.2.1. 常用詞彙索引

1MW	1MegaWord	
1kB	1KiloByte	
ADC	Analog to Digital Converter	類比數位轉換器
Bit	bit	位元
BOR	Brown-Out Reset	電壓不足重置
BSR	Bank Select Register	RAM 區塊選擇暫存器
Byte	Byte	位元組
CCP	Capture and Compare	擷取器與比較器
CPU	Central Processing Unit	中央處理器
DAC	Digital-to-Analog Converter	數位類比轉換器
DM	Data Memory	資料記憶體
ECAP	Enhance Comparator	增強型比較器
FSR	File Select Register	間接定址指標暫存器
GPR	General Purpose Register	一般用途暫存器
HAO	High Accuracy Oscillator	高精度震盪器
LNOP	Low Noise OP AMP	低雜訊放大器
LPO	Low Power Oscillator	低功耗消耗震盪器
LSB	Least Significant Bit	最低有效位元
MEM	Memory	記憶體
MPM	Main Program Memory	主程式記憶體
MSB	Most Significant Bit	最高有效位元
MTP	Multi-Time Program-EPROM	多次性寫入程式記憶體
PC	Program Counter	程式計數器
PPF	PWM and PFD	脈波寬度調整器與頻率輸出調整器
$\Sigma\Delta$ ADC	Sigma-Delta ADC	類比數位轉換器
SR	Special Register	特殊暫存器
SRAM	Static Random Access Memory	靜態隨機存取記憶體
STK	Stack	堆疊
WDT	Watch Dog Timer	看門狗計時器
WREG	Work Register	工作暫存器

## 1.2.2. 暫存器相關字彙

[]	Register length	暫存器長度
< >	Register value	暫存器內容
ABC[7:0]	ABC register had 0 to 7bit	ABC 暫存器總共有 8 位元
ABC<111>	ABC register had 3bit and value had 111 of binary	ABC 暫存器總共有 3 位元，內容為二進制 111
ABC<11x>	x : can be neglected, it can be set as 1 or 0	ABC 暫存器總共有 3 位元，內容為二進制，可為 110 或 111
rw	Read/Write	可讀可寫
r	Read only	唯讀
r0	Read as 0	讀值只有 0
r1	Read as 1	讀值只有 1
w	Write only	唯寫
w0	Write as 0	寫入值只有 0
w1	Write as 1	寫入值只有 1
h0	cleared by Hardware	硬體 置<0>
h1	set by Hardware	硬體 置<1>
u0	cleared by User	使用者 設置<0>
u1	set by User	使用者 設置<1>
-	Not use	未使用
!	users are forbidden to change	使用者禁止變更
u	unchanged	無法改變
x	unknown	未知
d	depends on condition	依照設定條件

## 2. 中央處理器, CPU

### 2.1. 處理器核心, CPU Core

中央處理器的核心 CPU Core(H08)為了使其有較高的執行效率，採用了 Harvard architecture 理念，將程式記憶體與資料記憶體分別獨立且程式記憶體的位址，增加了使用者撰寫程式的便利性。

CPU 特色包含：

- ◆ 程式記憶體與資料記憶體各自獨立設計架構，使得指令執行速度提升且提高 CPU 效率。
- ◆ 最多 71 個操作指令包含 16-bit 查表、8x8 硬體乘法器、資料記憶體區塊切換與堆疊控制
- ◆ 一個指令完成暫存器 A 至暫存器 B 的資料搬移且不改變工作暫存器(Work register)的資料
- ◆ 一個指令完成最長 16-bit 的 FSR 暫存器資料搬移與定址 1MW 程式記憶體的查表指令。
- ◆ 資料記憶體的的操作包含程式計數器(PC)、狀態暫存器(Status)與堆疊暫存器(Stack)的資料搬移。
- ◆ 處理器核心為精簡版 H08D 核心。



## 2.2. 記憶體,Memory

記憶體的構成分為兩種，一為程式記憶體由 MTP 構成另一為資料記憶體由 SRAM 構成。在不同型號的產品上，所規劃的記憶體大小會不一樣，故閱讀各產品的說明書時必須特別留意該產品的規格說明。

### 程式記憶體：

主記憶體區(Main Program Memory,MPM)

程式計數器(Program Counter,PC)

堆疊(Stack,STK)

### 資料記憶體：

特殊暫存器(Special Register,SR)

一般暫存器(General Purpose Register,GPR)

記憶體相關暫存器摘要：(x：表示由多個暫存器組成)

<b>PC[12:0]</b>	PCHSR[4:0],PCLATH[4:0],PCLATL[7:0]
<b>TOS[12:0]</b>	TOSH[4:0],TOSL[7:0]
<b>FSRx[9:0]</b>	FSRxH[9:8],FSRxL[7:0]
<b>INDFx</b>	INDF0[7:0],INDF1[7:0],INDF2[7:0]
<b>POINCx</b>	POINC0[7:0], POINC1[7:0], POINC2[7:0]
<b>PODECx</b>	PODEC0[7:0], PODEC1[7:0], PODEC1[7:0]
<b>PRINCx</b>	PRINC0[7:0], PRINC1[7:0], PRINC1[7:0]
<b>PLUSWx</b>	PLUSW0[7:0], PLUSW1[7:0], PLUSW1[7:0]
<b>STKCN</b>	STKFL[0],STKOV[0],STKUN[0],SKPRT[2:0]
<b>PSTAT</b>	SKERR[0]
<b>BSRCN</b>	BSR[1:0]

### 2.2.1. 程式記憶體,Program Memory

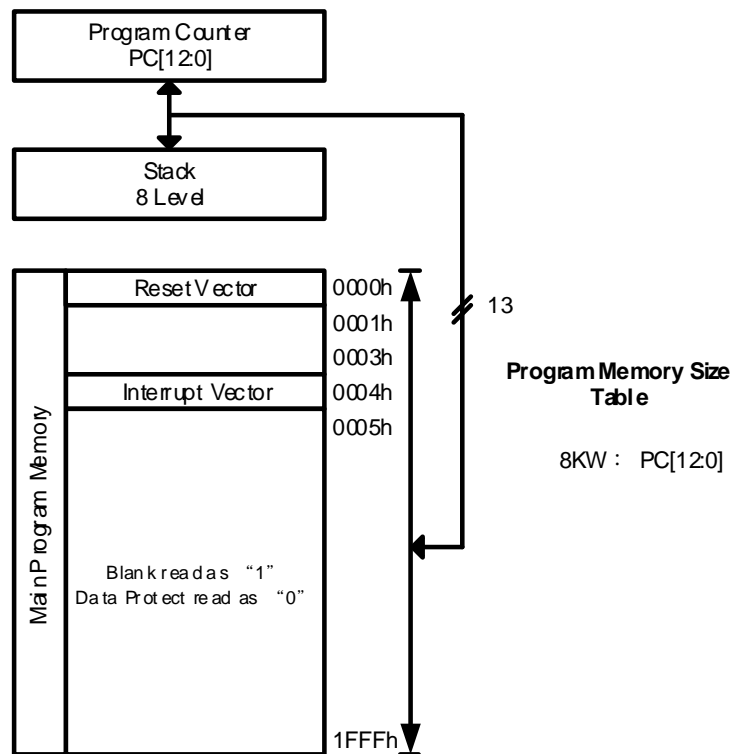


圖 2-1 程式記憶體架構圖

### 2.2.1.1. 主記憶體,MPM

主記憶體架構如下：

- 中斷服務向量位置(Interrupt Vector)
- 復位向量位置(Reset Vector)

定址能力由 0x0000h 至 0x1FFFh，總計容量為 8192 Word。

晶片在未進行程式寫入時，所有位址的資料型態均為 1；寫入後，位址將依寫入的資料型態呈現 1 或 0。必需注意，程式開發時若模擬軟體(HYIDE)的組譯選項有設置燒錄保護功能，則晶片在燒錄所能讀出的位址資料型態皆為 0。

### 2.2.1.2. 程式計數器,PC

程式計數器 PC 由位移暫存器 PCSRH、緩衝暫存器 PCLAT 組成，如圖 2-2。

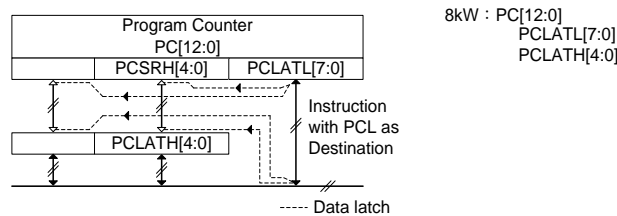


圖 2-2 程式計數器架構圖

程式計數器 PC[12:0]在開發工具所使用的晶片具有 13 位元的資料長度，由兩個特殊暫存器 PCSRH [4:0] 與 PCLATL [7:0]組成。其中 PCLATL [7:0]與 PCLATH [4:0] 可直接讀/寫，而 PCSRH [4:0]無法直接讀/寫，必須透過緩衝暫存器 PCLATH [4:0]做間接讀/寫。

讀取 PC[12:0]，必須先讀取 PCLATL [7:0]接著讀取 PCLATH [4:0]才能取得正確資料，順序反之則將讀取到不正確的資料。

寫入 PC[12:0]，必須先寫入 PCLATH [4:0]最後再寫 PCLATL [7:0]，順序反之會寫入不正確的資料。

### 2.2.1.3. 堆疊,STK

堆疊 STK 主要由堆疊指標控制暫存器 SKCN、堆疊錯誤旗標 SKERR(Stack Error)與堆疊錯誤復位控制器 SKRST 組成。

當堆疊發生溢位與欠位時可能導致程式有不預期的執行結果，必要時可透過設置重新啟動晶片。在程式開發過程中，透過軟體設置可將堆疊復位控制位元 SKRST<sup>1</sup> 設置<1>，當堆疊發生欠位或溢位時會產生復位信號並將 SKERR 置<1>後重新啟動晶片。

- 滿位：SKFL 置<1>，PC[12:0]不受影響。
- 欠位：SKUN 置<1>，PC[12:0]移至 0x00000h 位置堆疊指標 SKPRT 指向 0 Level。若 SKRST 設置<1>，則欠位後會產生復位信號且 SKERR 置<1>，復位後 SKUN 置<0>。
- 溢位：SKOV 置<1>，PC[12:0]不受影響但 SKPRT 仍停滯於最後一層且會壓入新的數值，即滿位後會保存最近一次壓入的資料。若 SKRST 設置<1>，則溢位後產生復位信號且 SKERR 置<1>，復位後 SKOV 置<0>。
- 錯誤：SKERR 置<1>，晶片已發生堆疊錯誤。若 SKRST 設置<1>，則溢位後產生復位信號且 SKERR 置<1>，復位後 SKUN、SKOV 置<0>。

<sup>1</sup> SKRST 為堆疊錯誤產生復位信號控制位元，無法直接讀/寫只能在程式發展階段透過開發軟體的設置。即程式開發階段必須選定是否在堆疊錯誤時產生復位信號，若選定復位則晶片供電後該位元即被設置 1，反之設置<0>。

## 2.2.1.4. 暫存器說明-程式記憶體控制器

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1											
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition											
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	R/W
018h	SKCN	SKFL	SKUN	SKOV	-	SKPRT[3:0]				000. 0000	u\$. \$\$\$\$
01Ah	PCLATH	-	-	-	PC[12:8]					.... 0000	.... 0000
01Bh	PCLATL	PC Low Byte for PC[7:0]								0000 0000	0000 0000
02Ch	PSTAT						SKERR			\$000 \$000	uu\$u u\$uu
032h	CSFCN0	SKRST								.1.. ....	.... ....

表 2-1 程式記憶體控制暫存器

### SKCN : 堆疊控制器

位元	名稱	描述
Bit7	SKFL	堆疊滿位旗標 <0> 未發生。 <1> 已發生。
Bit6	SKUN	堆疊欠位旗標 <0> 未發生。 <1> 已發生。
Bit5	SKOV	堆疊溢位旗標 <0> 未發生。 <1> 已發生。
Bit3~0	SKPRT[3:0]	堆疊指標暫存器 <0000> 第 0 層 · TOS[11:0]=0x0000h ..... <0110> 第 6 層 <0111> 第 7 層 <1000> 第 8 層

**PCLATH** : 程式計數器高位元組 · PC[12:8]

**PCLATL** : 程式計數器低位元組 · PC[7:0]

**PSTAT** : 狀態暫存器

位元	名稱	描述
Bit2	SKERR	堆疊錯誤產生復位旗標 <1> 已發生。 <0> 未發生。

**CSFCN0** : 特殊控制位暫存器 0

位元	名稱	描述
Bit7	SKRST	堆疊錯誤復位控制器 <0> 不啟用錯誤復位晶片 <1> 啟用錯誤復位晶片

※ CSFCN0 在正常模式使用者可以操作，該位元具有保護，需要須將 CSFON 設為 1(即 PWRCN[0]=1b)，才能修改此位元設定。

## 2.2.2. 資料記憶體,DM

資料記憶體 DM 總共有 4 個 Banks. 每一個 Bank 有 256bytes。使用者可以直接定址存取使用一般暫存器(080h~0FFh 與 100h~17Fh 以及 200h~2FFh)。

- 000h~07Fh 為特殊暫存器 (Specially Register,SR)
- 080h~0FFh 是一般暫存器 (General Purpose Register 1,GPR1)
- 100h~17Fh 為一般暫存器 (General Purpose Register 2,GPR2)
- 180h~1FFh 為特殊暫存器 (Specially Register,SR)
- 200h~2FFh 為一般暫存器 (General Purpose Register 3,GPR3)
- 300h~33Fh 為特殊暫存器 (Specially Register,SR)

Bank 0 BSR<00>	Special Register I 128 byte	000h 07Fh
	General purpose RAM 128 byte	080h 0FFh
Bank 1 BSR<01>	General purpose RAM 128 byte	100h 17Fh
	Specially Register II 128 byte	180h 1FFh
Bank 2 BSR<10>	General purpose RAM 256 byte	200h 2FFh
Bank 3 BSR<11>	Specially Register III 64 byte	300h 33Fh

圖 2-3 資料記憶體架構圖

### 2.2.2.1. 記憶體與指令

H08 指令集可分為 A、B、D 三版本其在記憶體運用有很大的差異性，例如定址能力、硬體乘法器、查表指令、支援功能與參數的定義，在此僅說明指令記憶體參數的定義。詳細的指令參數說明請參見指令集,Instruction 章節。

指令集中帶有位址運算功能的指令至多會有“f”、“d”、“a”等三個參數。

“f”是指資料(Data)或資料暫存器位址(Data Memory Address)。

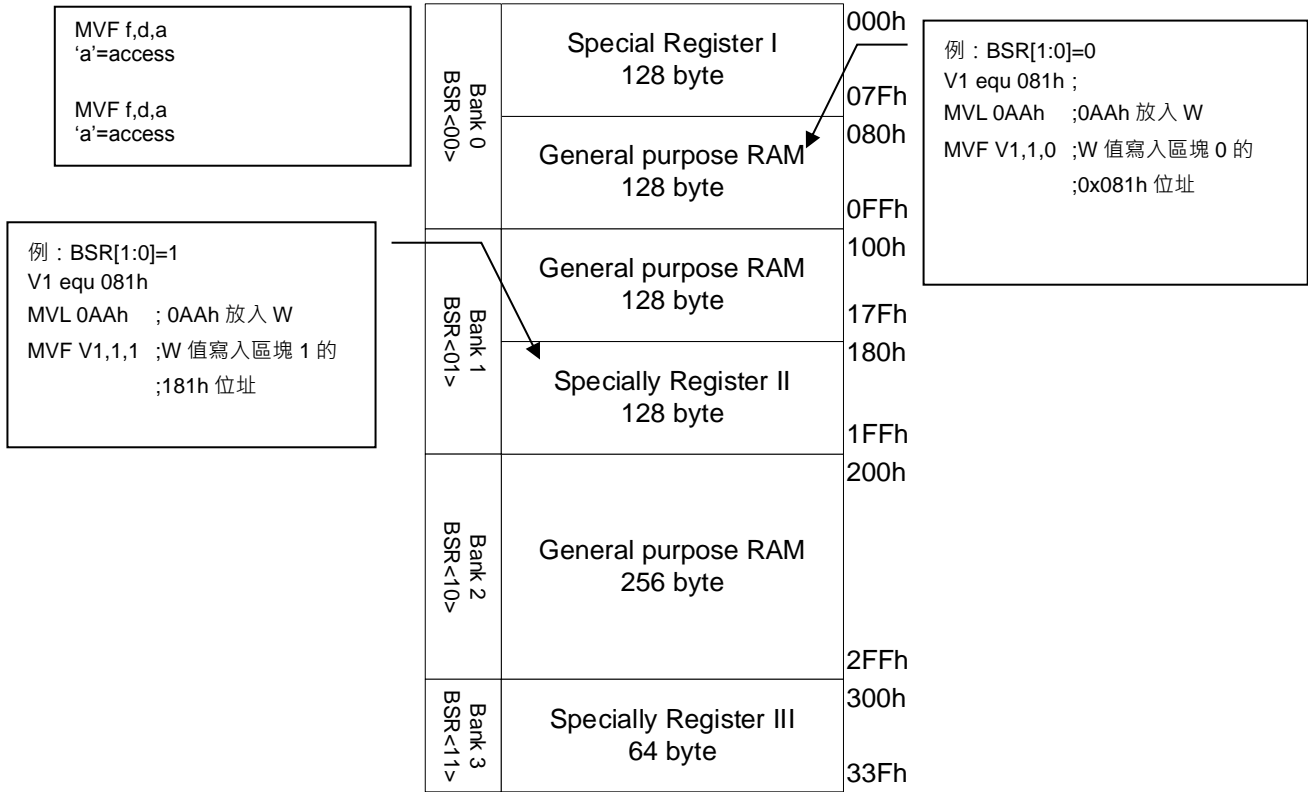
“d”是指運算後的資料要存放地方。d=0 存於 WREG register、d=1 存於 Data Memory Register。

“a”是指定記憶體操作的區塊；a=0 操作於區塊 0、a=1 操作於 BSR[3:0]指定區塊。

## 2.2.2.2. 區塊選擇控制暫存器

資料記憶體規劃為每 256byte 為一個區塊即 000h ~ 0FFh 為一區塊，若欲讀/寫位址 0FFh 以後的資料暫存器，則需正確的設置區塊控制暫存器 BSR[1:0]與指令的參數“a”，說明如下：

- ◆ 當 a = 0 時，無論 BSR[1:0]的指定何區塊，指令對資料記憶體的讀/寫只會在區塊 0。
- ◆ 當 a = 1 時，H08D CPU Core 的指令，對資料記憶體的讀/寫會依照 BSR[1:0]所指定的區塊。



範例 2-4 區塊選擇器範例程式與資料記憶體關係

### 2.2.2.3. 特殊暫存器

特殊暫存器包含 CPU Core 與週邊功能的相關暫存器，主要有控制功能暫存器與資料傳回暫存器。若對資料暫存器內未定義的位址或位址用之位元進行讀取，所讀取到的資料為 0。

在特殊暫存器中專用於搭配指令的暫存器亦有數個，但在此只介紹兩種常用的暫存器一為工作暫存器 WREG，另一為間接定址暫存器 FSR。其餘在此未介紹的特殊暫存器將分散於各章節做詳盡的說明。

#### 2.2.2.3.1. 工作暫存器, WREG

工作暫存器簡稱 W 為搭配指令使用最為頻繁的暫存器，舉凡資料搬移、運算與判斷等等。

#### 2.2.2.3.2. 間接定址暫存器, FSR 與 INDF

FSR 間接定址暫存器由指標暫存器 FSR0[9:0]、FSR1[9:0]、FSR2[9:0]與索引暫存器 INDF0[7:0]、INDF1[7:0]、INDF2[7:0]組成，由於功能相當故只針對 FSR0 做說明。

FSR0[9:0]可分為 FSR0H[1:0]與 FSR0L[7:0]兩個暫存器，不需設置 BSR[1:0]即能定址不同區塊的位址；且透過特殊指令，可達到使用一個指令即可寫入 16-bit 資料。

INDF0[7:0]為索引暫存器，即是可讀取 FSR0[9:0]所指向資料記憶體位址的資料。

值得注意的是 H08D 指令集支援加強型索引暫存器，功能描述如下：

- ◆ POINC0[7:0]: 當透過指令讀/寫 POINC0[7:0]暫存器時會發生以下事件
  - 先傳回目前 FSR0[9:0]所指到位址的內容。
  - 然後指標暫存器 FSR0[9:0]的數值加一指向下一個位址。
- ◆ PODEC0[7:0]: 當透過指令讀/寫 PODEC0[7:0]暫存器時會發生以下事件
  - 先傳回目前 FSR0[9:0]所指到位址的內容。
  - 然後指標暫存器 FSR0[9:0]的數值減一指向上一個位址。
- ◆ PRINC0[7:0]: 當透過指令讀/寫 PRINC0[7:0]暫存器時會發生以下事件
  - 先將指標暫存器 FSR0[9:0]的數值加一指向下一個位址。
  - 再傳回目前 FSR0[9:0]所指到位址的內容。
- ◆ PLUSW0 [7:0]: 當透過指令讀/寫 PLUSW0 [7:0]暫存器時會發生以下事件
  - 先將指標暫存器 FSR0[9:0]的數值加上工作暫存器 W 的內容。
  - 再傳回目前 FSR0[9:0]所指到位址的內容。其中 W 的內容為帶有符號位的數值即  $\pm 128d$ 。

#### 2.2.2.3.3. 一般暫存器, General Purpose Register

一般暫存器 GPR 為使用者進行資料儲存、運算、旗標設置等等自由規劃區域。

## 2.2.2.4. 暫存器說明-資料記憶體控制器

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
000h	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	uuuu uuuu	*****
001h	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	uuuu uuuu	*****
002h	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	uuuu uuuu	*****
003h	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	uuuu uuuu	*****
004h	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	uuuu uuuu	*****
005h	INDF1	Contents of FSR1 to address data memoryvalue of FSR1 not changed								xxxx xxxx	uuuu uuuu	*****
006h	POINC1	Contents of FSR1 to address data memoryvalue of FSR1 post-incremented								xxxx xxxx	uuuu uuuu	*****
007h	PODEC1	Contents of FSR1 to address data memoryvalue of FSR1 post-decremented								xxxx xxxx	uuuu uuuu	*****
008h	PRINC1	Contents of FSR1 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	uuuu uuuu	*****
009h	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR1 offset by W								xxxx xxxx	uuuu uuuu	*****
00Ah	INDF2	Contents of FSR2 to address data memoryvalue of FSR2 not changed								xxxx xxxx	uuuu uuuu	*****
00Bh	POINC2	Contents of FSR2 to address data memoryvalue of FSR2 post-incremented								xxxx xxxx	uuuu uuuu	*****
00Ch	PODEC2	Contents of FSR2 to address data memoryvalue of FSR2 post-decremented								xxxx xxxx	uuuu uuuu	*****
00Dh	PRINC2	Contents of FSR2 to address data memoryvalue of FSR2 pre-incremented								xxxx xxxx	uuuu uuuu	*****
00Eh	PLUSW2	Contents of FSR2 to address data memoryvalue of FSR2 offset by W								xxxx xxxx	uuuu uuuu	*****
00Fh	FSR0H	-	-	-	-	-	-	-	FSR0[9:8]	.... .xx	.... .uu	.....
010h	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	*****
011h	FSR1H	-	-	-	-	-	-	-	FSR1[9:8]	.... .xx	.... .uu	.....
012h	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR1[7:0]								xxxx xxxx	uuuu uuuu	*****
013h	FSR2H	-	-	-	-	-	-	-	FSR2[9:8]	.... .xx	.... .uu	.....
014h	FSR2L	Indirect Data Memory Address Pointer 0 Low Byte,FSR2[7:0]								xxxx xxxx	uuuu uuuu	*****
016h	TOSH	-	-	-	TOS[12:8]				...X xxxx	...U uuuu	.....	
017h	TOSL	Top-of-Stack Low Byte (TOS[7:0])								xxxx xxxx	uuuu uuuu	*****
029h	WREG	Working Register								xxxx xxxx	uuuu uuuu	*****
02Ah	BSRCN	-	-	-	-	-	-	-	BSR[1:0]	.... .x	.... .u	.....

表 2-2 資料記憶體控制暫存器

### INDFx/POINCx/PODECx/PRINCx/PLUSWx: 不同功能性的索引暫存器(x=0、1、2)

INDFx[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

POINCx[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PODECx[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PRINCx[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PLUSWx[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

### FSRx: 間接定址的指標暫存器(x=0、1、2)

FSRxH[1:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

FSRxL[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

### WREG: 工作暫存器

WREG[7:0]: 詳見 2.2.2.3.1 工作暫存器,WREG 說明

### BSRCN: 記憶體區塊讀/寫控制暫存器

位元	名稱	描述
Bit1~0	BSR[1:0]	記憶體讀/寫區塊指標暫存器 <00> 區塊 0 · 位址 0x000h~0x0FFh。 <01> 區塊 1 · 位址 0x100h~0x1FFh。 <10> 區塊 2 · 位址 0x200h~0x2FFh。 <11> 區塊 3 · 位址 0x300h~0x33Fh。(為 EEPROM 資料暫存緩衝區)



### 2.3. 資料記憶體總表

“.”no use,“”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1  
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W		
000h	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
001h	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
002h	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
003h	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
004h	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
005h	INDF1	Contents of FSR1 to address data memoryvalue of FSR1 not changed								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
006h	POINC1	Contents of FSR1 to address data memoryvalue of FSR1 post-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
007h	PODEC1	Contents of FSR1 to address data memoryvalue of FSR1 post-decremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
008h	PRINC1	Contents of FSR1 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
009h	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR1 offset by W								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Ah	INDF2	Contents of FSR2 to address data memoryvalue of FSR2 not changed								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Bh	POINC2	Contents of FSR2 to address data memoryvalue of FSR2 post-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Ch	PODEC2	Contents of FSR2 to address data memoryvalue of FSR2 post-decremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Dh	PRINC2	Contents of FSR2 to address data memoryvalue of FSR2 pre-incremented								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Eh	PLUSW2	Contents of FSR2 to address data memoryvalue of FSR2 offset by W								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
00Fh	FSROH	-	-	-	-	-	-	-	FSR0[9:8]	.... .xx	.... .uu	..... r,r,r,r,r		
010h	FSROL	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
011h	FSR1H	-	-	-	-	-	-	-	FSR1[9:8]	.... .xx	.... .uu	..... r,r,r,r,r		
012h	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR1[7:0]								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
013h	FSR2H	-	-	-	-	-	-	-	FSR2[9:8]	.... .xx	.... .uu	..... r,r,r,r,r		
014h	FSR2L	Indirect Data Memory Address Pointer 0 Low Byte,FSR2[7:0]								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
016h	TOSH	-	-	-	TOS[12:8]					...x xxxx	...u uuuu	..... r,r,r,r,r		
017h	TOSL	Top-of-Stack Low Byte (TOS[7:0])								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
018h	SKCN	SKFL	SKUN	SKOV	-	SKPRT[3:0]					000. 0000	u\$\$.\$\$\$	rw 0,rw 0,-	
01Ah	PCLATH	-	-	-	PC[12:8]					.... 0000	.... 0000	..... r,r,r,r,r		
01Bh	PCLATL	PC Low Byte for PC[7:0]								0000 0000	0000 0000	***** r,r,r,r,r		
01Dh	TBLPTRH	-	-	-	TBLPTR[12:8]					.... xxxx	.... uuuu	..... r,r,r,r,r		
01Eh	TBLPTRL	Program Memory Table Pointer Low Byte (TBLPTR[7:0])								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
01Fh	TBLDH	Program Memory Table Latch High Byte								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
020h	TBLDL	Program Memory Table Latch Low Byte								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
021h	PRODH	Product Register of Multiply High Byte								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
022h	PRODL	Product Register of Multiply Low Byte								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
023h	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE		E1IE	E0IE	0000 0.00	0uuu uuuu	***** r,r,r,r,r		
024h	INTE1	TA1IE		TXIE	RCIE	I2CERIE	I2CIE		E2IE	0.00 00.0	uuuu uuuu	***** r,r,r,r,r		
025h	INTE2						CMPIE		BOR2IE	.... .0.0	uuuu uuuu	***** r,r,r,r,r		
026h	INTF0	-	TA1CIF	ADIF	WDTIF	TB1IF		E1IF	E0IF	.000 0000	.uuu uuuu	***** r,r,r,r,r		
027h	INTF1	TA1IF		TXIF	RCIF	I2CERIF	I2CIF		E2IF	0.00 00.0	uuuu uuuu	***** r,r,r,r,r		
028h	INTF2						CMPIF		BOR2IF	.... .0.0	uuuu uuuu	***** r,r,r,r,r		
029h	WREG	Working Register								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r		
02Ah	BSRCN	-	-	-	-	-	-	-	BSR[1:0]	.... .x	.... .u	..... r,r,r,r,r		
02Bh	MSTAT	-	-	-	C	DC	N	OV	Z	...x xxxx	...u uuuu	..... r,r,r,r,r		
02Ch	PSTAT	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRs1IF	\$000 \$000	uu\$u uu\$u	rw0,rw0,rw0,rw0,rw0		
02Eh	PWRCN	ENBGR	LDOC[2:0]		LDM[1:0]		ENLDO	CSFON		1000 0000	uuuu uu0u	***** r,r,r,r,r		
02Fh	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]		CUPS		0000 0000	uuuu uuuu	***** r,r,r,r,r		
030h	OSCCN1	CCOPT	LCPS	DADC[1:0]		DTMB[1:0]		TMBS	-	0000 000.	uuuu uu.	***** r,r,r,r,r		
031h	OSCCN2	IDLEM1	IDLEM0	ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0001	uuuu uu01	***** r,r,r,r,r		
032h	CSFCN0	SKRST	HAOTR[6:0]								.1. ....	....	..... r,r,r,r,r	
033h	CSFCN1	MCLR	-	ENINXCH	BOR_TH[2:0]		BORS	ENBOR2		0.00 0011	0.uu uuuu	***** r,r,r,r,r		
034h	WDTCN	ENBZ	BZS	BZ[1:0]		ENWDT	DWDWT[2:0]				0000 0000	uuuu \$000	..... r,r,r,r,r	
035h	AD1H	ADC1 conversion high byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r,r		
036h	AD1M	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r,r		
037h	AD1L	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r,r		
038h	AD1HH	ADC1 conversion high byte data register								0000 0000	uuuu uuuu	***** r,r,r,r,r		
039h	AD1MM	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	***** r,r,r,r,r		
03Ah	AD1LL	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	***** r,r,r,r,r		
03Bh	AD1CN0	ENAD1	-	OSR[3:0]			CMFR				0000 0000	uuuu uuuu	***** r,r,r,r,r	
03Ch	AD1CN1	-	REFO1	VREGN	REFOS[1:0]		ADGN[2:0]				0000 0000	uuuu uuuu	***** r,r,r,r,r	
03Dh	AD1CN2	ADSI1B	ADSI1B	-	SELVIN	DCSET[3:0]					0000 0000	uuuu uuuu	***** r,r,r,r,r	
03Eh	AD1CN3	INP[3:0]			INN[3:0]							0000 0000	uuuu uuuu	***** r,r,r,r,r
03Fh	AD1CN4	VRH[1:0]		VRL[1:0]		INX[1:0]		VRIS	INIS			0000 0000	uuuu uuuu	***** r,r,r,r,r
040h	AD1CN5	ENVCM	V12SEL	VCMS	LDOPL	ENREFO	-	ENTPS	TPSCH			0000 0000	uuuu uuuu	***** r,r,r,r,r

表 2-3 資料記憶體列表



# HY17M28

8-bit RISC-like Mixed Signal Microcontrollers with Embedded High Resolution  $\Sigma\Delta$  ADC ,Low Noise Amplifier and LED Driver



"--"no use,""read/write,"w"write,"r"read,"r0"only read 0,"r1"only read 1,"w0"only write 0,"w1"only write 1  
 "\$"for event status,"u"unimplemented bit,"x"unknown,"u"unchanged,"d"depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
041h	LVDCN	DAFM	ENCH	-	-	-	-	-	-	00.. ....	uu.. ....	*****	
042h	LNAMP0	INF[4]	INN[4]	-	TR2Chop	TR1Chop	VRPOS	-	-	00.0 00..	uu.u uu..	*****	
043h	LNAMP1	ENPGA	-	INPS[1:0]	PGAG[1:0]	PGACH[1:0]	-	-	-	0000 0000	uuuu uuuu	*****	
044h	TMA1CN	ENTMA1	TMA1CL1	TMA1S1	DTMA1[2:0]	-	-	-	-	0000 0000	u0uu uuuu	*rw 1,*****	
045h	TMA1R	TMA1 counter Register								0000 0000	uuuu uuuu	rw0, rw0, rw0, rw0, rw0, rw0, rw0, rw0	
046h	TMA1C	TMA1C counter Register								0000 0000	uuuu uuuu	rw0, rw0, rw0, rw0, rw0, rw0, rw0, rw0	
047h	TB1Flag	-	PWM7A	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	..00 0000	..uu uuuu	-,r,r,r,r,r,r,r	
048h	TB1CN0	ENTB1	TB1M[1:0]	TB1RT[1:0]	TB1CL	PWMO1	PWMO0	-	-	0000 0000	uuuu u0uu	*,*,*,*,rw 1,*,*	
049h	TB1CN1	PA1V	PWMA1[2:0]	PA0V	PWMA0[2:0]	-	-	-	-	0000 0000	uuuu uuuu	*****	
04Ah	TB1RH	TimerB1 counter Register [15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
04Bh	TB1RL	TimerB1 counter Register [7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
04Ch	TB1COH	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
04Dh	TB1COL	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
04Eh	TB1C1H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
04Fh	TB1C1L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
050h	TB1C2H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****	
051h	TB1C2L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****	
052h	TC1CN0	-	TC1S[1:0]	-	-	-	-	-	-	0000 0000	uuuu uuuu	uuuu uuuu	
053h	PT1	-	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	.xxx xxxx	.xxx xxxx	*****	
054h	PT1IN	-	IN1.6	IN1.5	IN1.4	IN1.3	IN1.2	IN1.1	IN1.0	0000 0000	uuuu uuuu	*****	
055h	TRISC1	-	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****	
056h	PT1DA	-	DA1.6	DA1.5	DA1.4	DA1.3	DA1.2	DA1.1	DA1.0	0000 0000	uuuu uuuu	*****	
057h	PT1PU	-	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*****	
058h	PT1M1	-	-	INTEG2[1:0]	INTEG1[1:0]	INTEG0[1:0]	-	-	-	0000 0000	uuuu uuuu	*****	
059h	PT1INT	-	INTG1.6	INTG1.5	INTG1.4	INTG1.3	-	-	-	0000 0000	uuuu uuuu	*****	
05Ah	PT1INTE	-	INTE1.6	INTE1.5	INTE1.4	INTE1.3	-	-	-	0000 0000	uuuu uuuu	*****	
05Bh	PT1INTF	-	INTF1.6	INTF1.5	INTF1.4	INTF1.3	-	-	-	0000 0000	uuuu uuuu	*****	
05Ch	PT3	PT3.7	PT3.6	PT3.5	PT3.4	PT3.3	PT3.2	PT3.1	PT3.0	xxxx xxxx	xxxx xxxx	*****	
05Dh	PT3IN	IN3.7	IN3.6	IN3.5	IN3.4	IN3.3	IN3.2	IN3.1	IN3.0	0000 0000	uuuu uuuu	*****	
05Eh	TRISC3	TC3.7	TC3.6	TC3.5	TC3.4	TC3.3	TC3.2	TC3.1	TC3.0	0000 0000	uuuu uuuu	*****	
05Fh	PT3DA	DA3.7	DA3.6	DA3.5	DA3.4	DA3.3	DA3.2	DA3.1	DA3.0	0000 0000	uu.. ..uu	*,*,*,*,*,*,*	
060h	PT3PU	PU3.7	PU3.6	PU3.5	PU3.4	PU3.3	PU3.2	PU3.1	PU3.0	0000 0000	uuuu uuuu	*****	
061h	PT3INT	INTG3.7	INTG3.6	INTG3.5	INTG3.4	INTG3.3	INTG3.2	INTG3.1	INTG3.0	0000 0000	uuuu uuuu	*****	
062h	PT3INTE	INTE3.7	INTE3.6	INTE3.5	INTE3.4	INTE3.3	INTE3.2	INTE3.1	INTE3.0	0000 0000	uuuu uuuu	*****	
063h	PT3INTF	INTF3.7	INTF3.6	INTF3.5	INTF3.4	INTF3.3	INTF3.2	INTF3.1	INTF3.0	0000 0000	uuuu uuuu	*****	
064h	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0..0	uuuu u..u	*****	
065h	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	-,r,r,r,r,r,r,r,rw 0	
066h	BA0CN	UARTSE	-	-	-	ENCR	RC9	ENADD	ENABD	0.. 0000	..uu uuuu	*,*,*,*,*,*,*	
067h	BG0RH	-	-	-	Baud Rate Generator Register High Byte					...x xxxx	...u uuuu	*****	
068h	BG0RL	Baud Rate Generator Register Low Byte								xxxx xxxx	uuuu uuuu	*****	
069h	TX0R	UART Transmit Register								xxxx xxxx	uuuu uuuu	*****	
06Ah	RC0RE	UART Receive Register								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
06Bh	MCCN0	ENRCC[1:0]	CMPO	CPIS	CPOR	CPDF	CMPHS	ENCOMP	-	0000 0000	uuuu uuuu	*,r,*,*,*,*,*	
06Ch	MCCN1	CPRL	VRSEL	CPRH[1:0]	CPPS[1:0]	CPNS[1:0]	-	-	-	0000 0000	uuuu uuuu	*****	
06Dh	MCCN2	-	-	-	CPDA[4:0]	-	-	-	-	0000 0000	uuuu uuuu	*****	
06Eh	MCCN3	-	-	-	CPDM[4:0]	-	-	-	-	0000 0000	uuuu uuuu	*****	
06Fh	-	-	-	-	-	-	-	-	-	0000 .000	uuuu .uuu	*****	
070h	CFG0	IICSE	ENRSH	-	-	GCRst	EN2CT	EN2C	-	00.. .000	uu.. .uuu	*,*,*,*,*,*,*	
071h	ACT0	SLAVE	-	-	I2CER	START	STOP	I2CINT	ACK	0..0 0000	u..u uuuu	*****	
072h	STA0	MACTF	SACTF	RDBF	RWF	DF	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	*****	
073h	CRG0	CRG[7:0]								0000 0000	uuuu uuuu	*****	
074h	TOC0	I2CTF	D2C[2:0]	I2CTL[3:0]	-	-	-	-	-	0000 0000	uuuu uuuu	*****	
075h	RDB0	RDB[7:1]							RDB[0]	-	xxxx xxxx	uuuu uuuu	*****
076h	TDB0	TDB[7:1]							TDB[0]	-	xxxx xxxx	uuuu uuuu	*****
077h	SID0	SID0[7:1],The corresponding address of the 7-bit mode								SID0V[0]	0000 0000	uuuu uuuu	*****
078h	GPort0	GBuz[2:0]	GTB1[1:0]	-	GTB0[1:0]	-	-	-	-	0000 0000	uuuu uuuu	*****	
079h	GPort1	GPWM1[3:0]				GPWM0[3:0]				-	0000 0000	uuuu uuuu	*****
07Ah	GPort2	GSCL[3:0]				GTX[3:0]				-	0000 0000	uuuu uuuu	*****
07Bh	GPort3	-	-	-	-	-	-	GTKTX[1:0]	-	0000 0000	uuuu uuuu	*****	
07Ch	FWRST	FWRST data register[7:0]								0000 0000	uuuu uuuu	*****	
07Fh	VerID	VerID data register[7:0]								0001 0000	0001 0000	r,r,r,r,r,r,r,r	

表 2-4 資料記憶體列表(續)

# HY17M28

8-bit RISC-like Mixed Signal Microcontrollers with Embedded High Resolution  $\Sigma\Delta$  ADC ,Low Noise Amplifier and LED Driver



“n”no use,“r”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1  
“\$”for event status,“u”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W
180h	-	-	-	-	-	-	-	-	-	0.0. 000	0u0u u000	r,-,-,-**
181h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
182h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
183h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
184h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
185h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	***** 1 1 1 1 1 1
186h	BIECN	PIFBEN1	INFSel	BIEER2	-	VPPPG2	-	BIEWR2	BIERD2	x000 \$000	u000 \$uuu	r,-,-,-r,-,-,-
187h	BIEARH	ENBIE	-	1	1	1	1	1	1	0.xx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
188h	BIEARL	BIE Address Register as BIEAL[7:0]								xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
189h	BIEDRH	BIE High Byte Data Register								xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
18Ah	BIEDRL	BIE Low Byte Data Register								xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1
18Bh	EECR1	EEMODE	-	-	-	-	-	-	EEWR	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
18Ch	EECR2	Read Command : Write 0xA5, then reload datas to EERD0~ EERD31								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
190h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	r,r,r,r,-,-,-
191h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	***** 1 1 1 1 1 1
192h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	***** 1 1 1 1 1 1
193h	-	-	-	-	-	-	-	-	-	xxxx xxxx	xxxx xxxx	r,r,r,r,r,r,r,r
194h	-	-	-	-	-	-	-	-	-	xxxx xxxx	xxxx xxxx	r,r,r,r,r,r,r,r
195h	-	-	-	-	-	-	-	-	-	xxxx xxxx	xxxx xxxx	r,r,r,r,r,r,r,r
196h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	***** 1 1 1 1 1 1
197h	BIEKEY	BIE KEY Data Register								0000 0000	0000 0000	***** 1 1 1 1 1 1
198h	PT2	PT2.7	PT2.6	PT2.5	PT2.4	PT2.3	PT2.2	PT2.1	PT2.0	xxxx xxxx	xxxx xxxx	***** 1 1 1 1 1 1
199h	PT2IN	IN2.7	IN2.6	IN2.5	IN2.4	IN2.3	IN2.2	IN2.1	IN2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
19Ah	TRISC2	TC2.7	TC2.6	TC2.5	TC2.4	TC2.3	TC2.2	TC2.1	TC2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
19Bh	PT2DA	-	-	-	-	-	-	-	-	xxxx xxxx	xxxx xxxx	-,-,-,-,-,-,-,-
19Ch	PT2PU	PU2.7	PU2.6	PU2.5	PU2.4	PU2.3	PU2.2	PU2.1	PU2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
19Dh	PT2INT	INTG2.7	INTG2.6	INTG2.5	INTG2.4	INTG2.3	INTG2.2	INTG2.1	INTG2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
19Eh	PT2INTE	INTE2.7	INTE2.6	INTE2.5	INTE2.4	INTE2.3	INTE2.2	INTE2.1	INTE2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
19Fh	PT2INTF	INTF2.7	INTF2.6	INTF2.5	INTF2.4	INTF2.3	INTF2.2	INTF2.1	INTF2.0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A0h	CCNT	-	-	-	-	-	-	-	-	xxxx x000	uuuu uuuu	***** 1 1 1 1 1 1
1A1h	ENCCMode	ENCC7	ENCC6	ENCC5	ENCC4	ENCC3	ENCC2	ENCC1	ENCC0	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A2h	TKCN1	ENTP	Rx_R[1:0]		Rx_C[1:0]		Rx_Coff[2:0]			0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A3h	TKCN2	TXADCKCNT[3:0]			Rx_Cfb[1:0]		TP_CLK[1:0]			0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A4h	TKCN3	-	MRx	RxMx[1:0]		TXSettle[2:0]		TKCMS		0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A5h	-	-	-	-	-	-	-	-	-	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A6h	-	-	-	-	-	-	-	-	-	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
1A7h	-	-	-	-	-	-	-	-	-	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1
080h ~ 0Fh	SRAM as 128Byte									uuuu uuuu	uuuu uuuu	***** 1 1 1 1 1 1
100h ~ 17Fh	SRAM as 128Byte									uuuu uuuu	uuuu uuuu	***** 1 1 1 1 1 1
200h ~ 2Fh	SRAM as 256Byte									uuuu uuuu	uuuu uuuu	***** 1 1 1 1 1 1
300h ~ 3Fh	EE Data Buffer (64Byte)									uuuu uuuu	uuuu uuuu	***** 1 1 1 1 1 1

表 2-5 資料記憶體列表(續)

### 3. 震盪器、時脈源與功耗管理

HY17M 具有 HAO、LPO 兩個時脈源，如 表 3-1。透過時脈控制器暫存器的設置可彈性的分配與管理 CPU 與週邊工作頻率，更能適當調整晶片消耗功率達到節約能源的目的。

時脈控制暫存器摘要：

CLKCN HAOM[1:0], CPUCKS ,ENHAO,ENLPO

符號	頻率	頻率源控制器 CLKCN[7:0]配置		指令執行狀態	
		ENHAO	HAOM[1:0]	SLP	IDLE
HAO	1.843MHz	1	00	停止	震盪
	4.147MHz	1	01	停止	震盪
	8.755MHz	1	10	停止	震盪
	17.51MHz	1	11	停止	震盪
LPO	15kHz	晶片上電後即起振		停止	震盪

表 3-1 內部 RC 震盪器參數、頻率控制器配置與指令狀態

#### 3.1. 震盪器

##### 3.1.1. HAO 震盪器

HAO 為內部高速 RC 震盪器，典型輸出頻率為 1.843~17.51MHz。

HY17M 產品在 CPU 使用其它的震盪器作為工作時脈源，可透過 ENHAO 設置<0>將 HAO 震盪器關閉。

##### 3.1.2. LPO 震盪器

LPO 為內部低速 RC 震盪器，典型的輸出頻率為 15kHz。主要應用於低速省電的 CPU 工作模式時脈源。

HY17M 產品在執行 Sleep 指令後 LPO 震盪器會被關閉，而當晶片被喚醒時 LPO 將自動開啟振盪器。

#### 3.2. CPU 及週邊電路時脈源

##### 3.2.1. 時脈源分配

兩組震盪器輸出(HS\_CK、LS\_CK)會先經過前置工作時脈分配器進行啟用/停止、切換與預先除頻後再進入晶片的 CPU 與各週邊電路。如圖 3-1 所示。

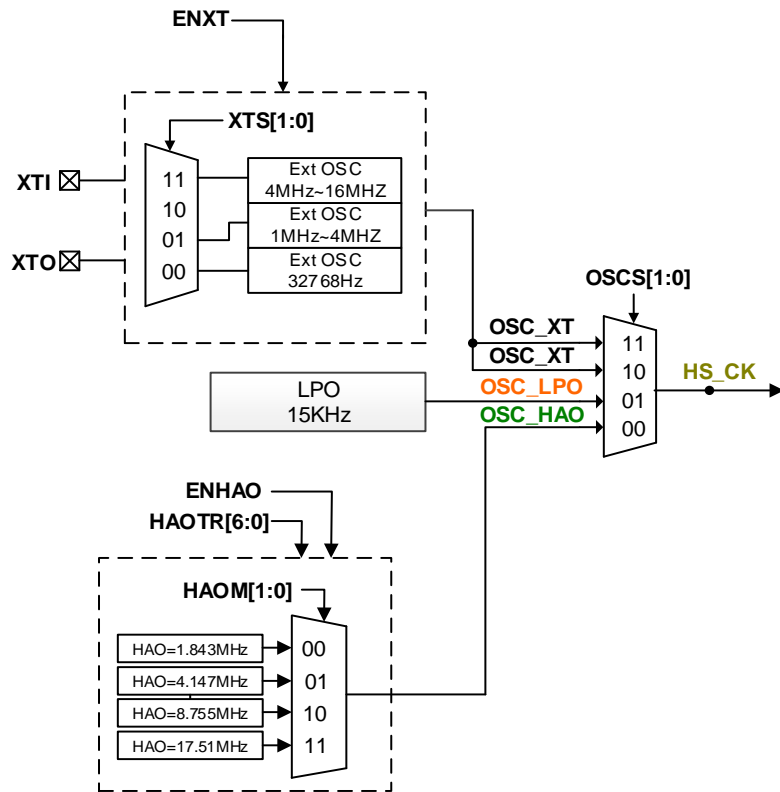


圖 3-1 前置工作時脈分配器

### 3.2.2. CPU 時脈源

CPU 有多種工作頻率可以選擇，透過 CUPS 可選擇工作頻率來自 HS\_CK 或 DHS\_CK。

指令工作頻率則採 1/4 的 CPU\_CK 設計且分頻出 INTR\_CK 的頻率源。

- 操作  $\Sigma\Delta$ ADC 時，建議 CPU 使用 HS\_CK 後分頻當工作頻率，以得到較佳的性能。
- 當 CPU\_CK 的頻率與指令執行週期，如表如圖 3-2。表 3-2 簡略列出 CPU 工作頻率與指令週期的關係。

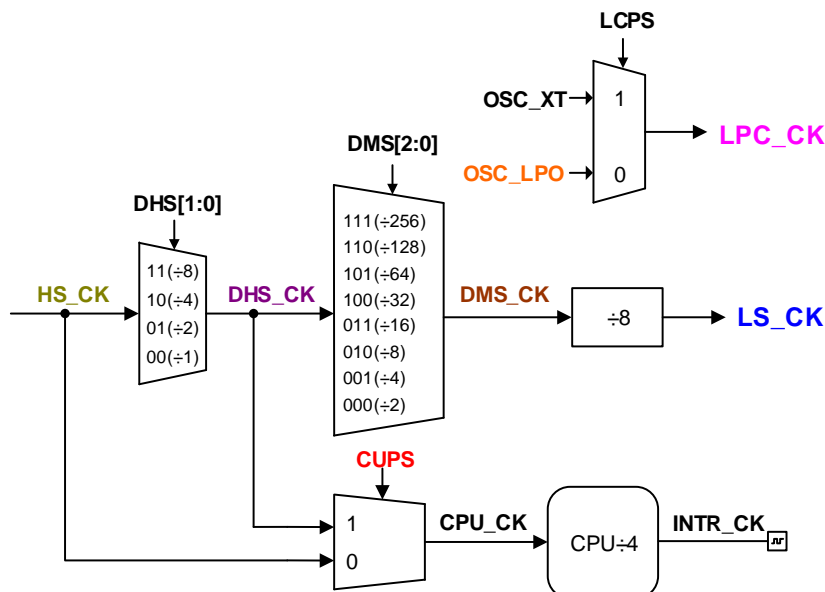


圖 3-2 CPU 與週邊工作時脈

CPU_CK \ 工作頻率	CPU		指令	
	頻率	頻率	週期	週期
17.51 MHz	17.51MHz	4.3775MHz	0.228uS	
8.755 MHz	8.755MHz	2.18875MHz	0.447uS	
4.147 MHz	4.147 MHz	1.03675MHz	0.965uS	
1.843 MHz	1.843MHz	460.750kHz	2.17uS	
32.768 kHz	32.768kHz	16.384kHz	122.07uS	
15 kHz	15kHz	3.75kHz	267uS	

表 3-2 CPU 工作頻率與指令執行週期

### 3.2.3. CPU 周邊電路時脈源

HY17M28 週邊電路的工作時脈係由不同的分配控制器與預除頻器進行配置，該配置將於各週邊單元作詳細說明故於此只附上週邊工作時脈配置圖，如圖 3-3。

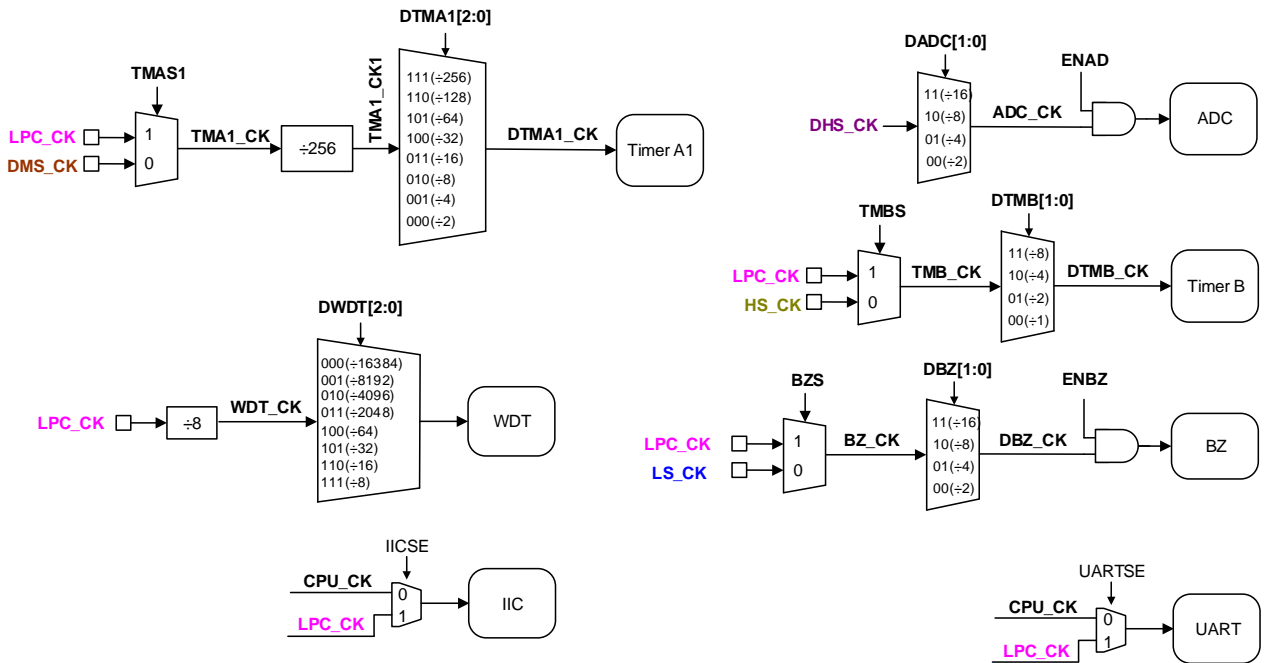


圖 3-3 週邊工作時脈配置圖

### 3.3. 暫存器說明-工作時脈源控制器

"-":no use,"*"read/write,"w"write,"r"read,"r0"only read 0,"r1"only read 1,"w0"only write 0,"w1"only write 1												
"\$"for event status,"."unimplemented bit,"x"unknown,"u"unchanged,"d"depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
02Eh	PWRCN	ENBGR	LDOC[2:0]			LDMO[1:0]		ENLDO	CSFON	1000 0000	uuuu uu0u	*,*,*,*,*,*,*
02Fh	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]			CUPS	0000 0000	uuuu uuuu	*,*,*,*,*,*,*
030h	OSCCN1	CCOPT	LCPS	DADC[1:0]		DTMB[1:0]		TMBS	-	0000 000.	uuuu uu.	*,*,*,*,*,*,*
031h	OSCCN2	IDLEM1	IDLEM0	ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0001	uuuu uu01	*,*,*,*,*,*,*
032h	CSFCN0	SKRST	HAOTR[6:0]							.1.. ....	.... ....	~*~*~*~*~*~*

表 3-3 工作時脈源控制暫存器

#### PWRCN[7:0]線性穩壓器與類比共地控制暫存器

位元	名稱	描述
Bit0	CSFON	CSF(Chip Special Function)啟用寫入控制器 <0> 不啟用 CSF 功能 <1> 啟用 CSF 寫入功能。當使用者需要進行此區控制暫存器設置時，必須將 CSFON[0]設置<1>才能寫入 CSFCN0[7:0]及 CSFCN1[7:0]。

#### OSCCN0[7:0]：晶片工作頻率控制暫存器

位元	名稱	描述																				
Bit7~6	OSCS[1:0]	HS_CK 的頻率選擇器 <table border="1"> <thead> <tr> <th>OSCS[1:0]</th> <th>HS_CK</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>OSC_HAO</td> </tr> <tr> <td>01</td> <td>OSC_LPO</td> </tr> <tr> <td>10</td> <td>OSC_XT</td> </tr> <tr> <td>11</td> <td>OSC_XT</td> </tr> </tbody> </table>	OSCS[1:0]	HS_CK	00	OSC_HAO	01	OSC_LPO	10	OSC_XT	11	OSC_XT										
OSCS[1:0]	HS_CK																					
00	OSC_HAO																					
01	OSC_LPO																					
10	OSC_XT																					
11	OSC_XT																					
Bit5~4	DHS[1:0]	DHS_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DHS[1:0]</th> <th>DHS_CK</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>HS_CK ÷ 1</td> </tr> <tr> <td>01</td> <td>HS_CK ÷ 2</td> </tr> <tr> <td>10</td> <td>HS_CK ÷ 4</td> </tr> <tr> <td>11</td> <td>HS_CK ÷ 8</td> </tr> </tbody> </table>	DHS[1:0]	DHS_CK	00	HS_CK ÷ 1	01	HS_CK ÷ 2	10	HS_CK ÷ 4	11	HS_CK ÷ 8										
DHS[1:0]	DHS_CK																					
00	HS_CK ÷ 1																					
01	HS_CK ÷ 2																					
10	HS_CK ÷ 4																					
11	HS_CK ÷ 8																					
Bit3~1	DMS[2:0]	DMS_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DMS[2:0]</th> <th>DMS_CK</th> <th>DMS[2:0]</th> <th>DMS_CK</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>DHS_CK ÷ 2</td> <td>&lt;100&gt;</td> <td>DHS_CK ÷ 32</td> </tr> <tr> <td>&lt;001&gt;</td> <td>DHS_CK ÷ 4</td> <td>&lt;101&gt;</td> <td>DHS_CK ÷ 64</td> </tr> <tr> <td>&lt;010&gt;</td> <td>DHS_CK ÷ 8</td> <td>&lt;110&gt;</td> <td>DHS_CK ÷ 128</td> </tr> <tr> <td>&lt;011&gt;</td> <td>DHS_CK ÷ 16</td> <td>&lt;111&gt;</td> <td>DHS_CK ÷ 256</td> </tr> </tbody> </table>	DMS[2:0]	DMS_CK	DMS[2:0]	DMS_CK	<000>	DHS_CK ÷ 2	<100>	DHS_CK ÷ 32	<001>	DHS_CK ÷ 4	<101>	DHS_CK ÷ 64	<010>	DHS_CK ÷ 8	<110>	DHS_CK ÷ 128	<011>	DHS_CK ÷ 16	<111>	DHS_CK ÷ 256
DMS[2:0]	DMS_CK	DMS[2:0]	DMS_CK																			
<000>	DHS_CK ÷ 2	<100>	DHS_CK ÷ 32																			
<001>	DHS_CK ÷ 4	<101>	DHS_CK ÷ 64																			
<010>	DHS_CK ÷ 8	<110>	DHS_CK ÷ 128																			
<011>	DHS_CK ÷ 16	<111>	DHS_CK ÷ 256																			
Bit0	CUPS	CPU_CK 的頻率選擇器 <0>HS_CK <1>DHS_CK																				

## OSCCN1[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述										
Bit7	CCOPT	<0>使用組合語言開發程式，必須設定 CCOPT=0b <1>使用 H08C 語言開發程式，必須設定 CCOPT=1b										
Bit6	LCPS	LPC_CK 的頻率選擇器 <0>OSC_LPO <1>OSC_XT										
Bit5~4	DADC[1:0]	ADC_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DADC[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>DHS_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>DHS_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>DHS_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>DHS_CK ÷ 16</td> </tr> </tbody> </table>	DADC[1:0]	Pre-scale	00	DHS_CK ÷ 2	01	DHS_CK ÷ 4	10	DHS_CK ÷ 8	11	DHS_CK ÷ 16
DADC[1:0]	Pre-scale											
00	DHS_CK ÷ 2											
01	DHS_CK ÷ 4											
10	DHS_CK ÷ 8											
11	DHS_CK ÷ 16											
Bit3~2	DTMB[1:0]	DTMB_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DTMB[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>TMB_CK ÷ 1</td> </tr> <tr> <td>01</td> <td>TMB_CK ÷ 2</td> </tr> <tr> <td>10</td> <td>TMB_CK ÷ 4</td> </tr> <tr> <td>11</td> <td>TMB_CK ÷ 8</td> </tr> </tbody> </table>	DTMB[1:0]	Pre-scale	00	TMB_CK ÷ 1	01	TMB_CK ÷ 2	10	TMB_CK ÷ 4	11	TMB_CK ÷ 8
DTMB[1:0]	Pre-scale											
00	TMB_CK ÷ 1											
01	TMB_CK ÷ 2											
10	TMB_CK ÷ 4											
11	TMB_CK ÷ 8											
Bit1	TMBS	TMB_CK 的頻率選擇器 <0>HS_CK <1>LPC_CK										

## OSCCN2[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述															
Bit7~6	IDLEM[1:0]	IDLE 模式狀態設定 <table border="1"> <thead> <tr> <th>IDLEM[1]</th> <th>IDLEM[0]</th> <th>模式</th> </tr> </thead> <tbody> <tr> <td>&lt;0&gt;</td> <td>&lt;0&gt;</td> <td>正常 Idle mode 狀態，相容於現有產品 IDLE Mode 定義。(default)</td> </tr> <tr> <td>&lt;0&gt;</td> <td>&lt;1&gt;</td> <td>保留</td> </tr> <tr> <td>&lt;1&gt;</td> <td>&lt;0&gt;</td> <td>IDLE 後 HAO 會被關閉，中斷喚醒硬體不會有切換頻率源行為</td> </tr> <tr> <td>&lt;1&gt;</td> <td>&lt;1&gt;</td> <td>IDLE 後 HAO 會被關閉，當 GPIO 中斷喚醒且 HAO 穩定輸出後，硬體將 HS_CK 輸入源自動切換成 HAO 模式(等效自動切換 OSCS[1:0]=00b= OSC_HAO).</td> </tr> </tbody> </table>	IDLEM[1]	IDLEM[0]	模式	<0>	<0>	正常 Idle mode 狀態，相容於現有產品 IDLE Mode 定義。(default)	<0>	<1>	保留	<1>	<0>	IDLE 後 HAO 會被關閉，中斷喚醒硬體不會有切換頻率源行為	<1>	<1>	IDLE 後 HAO 會被關閉，當 GPIO 中斷喚醒且 HAO 穩定輸出後，硬體將 HS_CK 輸入源自動切換成 HAO 模式(等效自動切換 OSCS[1:0]=00b= OSC_HAO).
IDLEM[1]	IDLEM[0]	模式															
<0>	<0>	正常 Idle mode 狀態，相容於現有產品 IDLE Mode 定義。(default)															
<0>	<1>	保留															
<1>	<0>	IDLE 後 HAO 會被關閉，中斷喚醒硬體不會有切換頻率源行為															
<1>	<1>	IDLE 後 HAO 會被關閉，當 GPIO 中斷喚醒且 HAO 穩定輸出後，硬體將 HS_CK 輸入源自動切換成 HAO 模式(等效自動切換 OSCS[1:0]=00b= OSC_HAO).															
Bit5	ENXT	外部震盪器 XT 啟用控制器 <0>關閉外部 XT 震盪器 <1>啟用外部 XT 震盪器															
Bit4~3	XTS[1:0]	外部震盪器震盪頻率選擇器 <table border="1"> <thead> <tr> <th>XTS[1:0]</th> <th>外部震盪器頻率範圍</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>~ 32768Hz</td> </tr> <tr> <td>01</td> <td>~ 32768Hz(電流加強)</td> </tr> <tr> <td>10</td> <td>2M (low power)</td> </tr> <tr> <td>11</td> <td>2~ 16MHz</td> </tr> </tbody> </table>	XTS[1:0]	外部震盪器頻率範圍	00	~ 32768Hz	01	~ 32768Hz(電流加強)	10	2M (low power)	11	2~ 16MHz					
XTS[1:0]	外部震盪器頻率範圍																
00	~ 32768Hz																
01	~ 32768Hz(電流加強)																
10	2M (low power)																
11	2~ 16MHz																

位元	名稱	描述										
Bit2~1	HAOM[1:0]	內部震盪器 HAO 震盪頻率選擇器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>HAOM[1:0]</th> <th>HAO 震盪頻率</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>1.843 MHz</td> </tr> <tr> <td>01</td> <td>4.147 MHz</td> </tr> <tr> <td>10</td> <td>8.755 MHz</td> </tr> <tr> <td>11</td> <td>17.51 MHz</td> </tr> </tbody> </table>	HAOM[1:0]	HAO 震盪頻率	00	1.843 MHz	01	4.147 MHz	10	8.755 MHz	11	17.51 MHz
HAOM[1:0]	HAO 震盪頻率											
00	1.843 MHz											
01	4.147 MHz											
10	8.755 MHz											
11	17.51 MHz											
Bit0	ENHAO	內部 HAO 啟用控制位 <0> 停止 <1> 啟用										

### CSFCN0[7:0]特殊控制位暫存器

※ CSFCNx 使用者可以操作。但該位址具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。

位元	名稱	描述
Bit6~0	HAOTR	HAO 頻率中心調整控制器 <0000000>調整 34.00%(最大) . <1000000>中心點 0.00% . <1111111>調整 -34%(最小)



## 4. 復位,RESET

HY17M28 的復位線路包含以下幾種事件來觸發復位訊號，復位方塊圖如 圖 4-1。

- ◆ **BOR** 電源干擾復位。
- ◆ **RST** 外部復位輸入引腳。
- ◆ **WDT** 看門狗復位。
- ◆ **SKERR** 堆疊錯誤復位。(使用者決定)

操作狀態暫存器摘要：

**PSTAT** BOR[0], PD[0], TO[0], IDL[0], SKERR[0], BOR2LV[0], GCRstIF[0]  
**INTF3** GC2RstIF[0]  
**PWRCN** CSFON[0]  
**CSFCN0** SKRST[0]  
**CSFCN1** MCLR, BOR\_TH[2:0], BORS[0], ENBOR2[0]

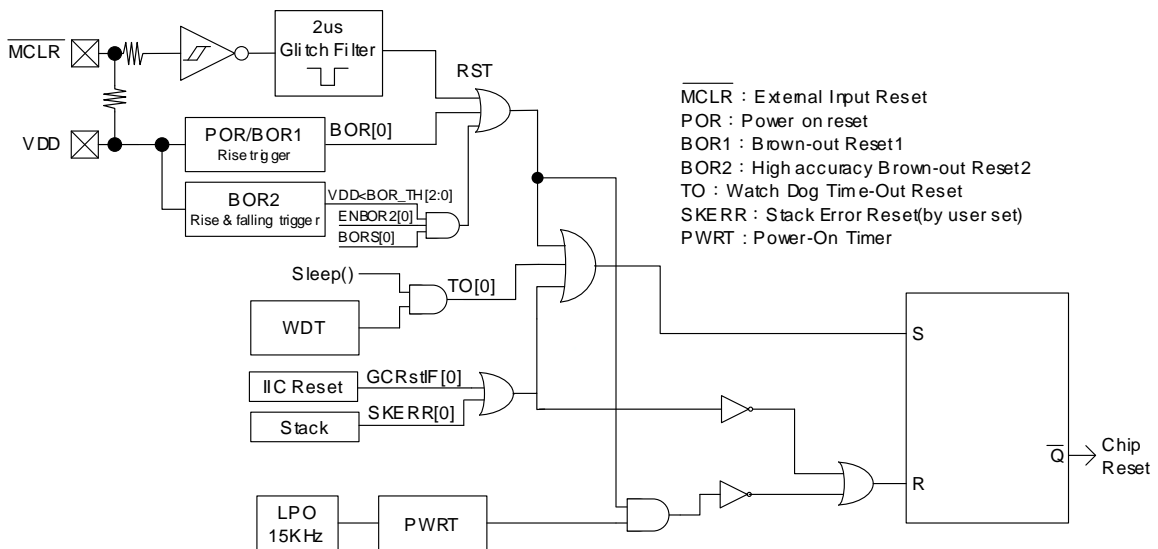


圖 4-1 復位方塊圖

這些復位事件可區分為硬體復位及軟體復位，說明如表 4-1。CPU 經復位後程式由 0x0000h 啟動。

復位種類	事件	符號	說明
硬體復位	BOR MCLR	A-RESET	CPU 重新啟動，須等待內部震盪器啟動計數完成後方能進入正常工作狀態。
低階復位	WDT SKERR	I-RESET	僅清除部分暫存器，CPU 快速回到正常工作狀態。

表 4-1 復位等級表

### 4.1. 復位事件說明

#### 4.1.1. BOR 電源干擾復位

當 CPU 在上電過程或電源受外界干擾時，CPU 會由不正常工作的過低工作電壓進入正常工作電壓。因此，如 CPU 在過低工作電壓時無法處於復位狀態，將會造成 CPU 當機使週邊電路工作異常。所以必須靠著 BOR 線路功能，在偵測到工作電壓受到干擾且電壓準位低於設計值，會產生復位信號使晶片進入重新啟動狀態，直至回復工作電壓才會解除復位信號使晶片進入正常工作模式。

當發生 BOR 復位時，PSTAT[7:0]暫存器中的 BOR 旗標會被置<1>以記錄發生的事件。

HY17M28 的 BOR 線路會產生約 0.6uA 的電流消耗，無法透過程式或其他設置方式使其關閉。

#### 4.1.2. SKERR 堆疊錯誤復位

程式發生堆疊溢位或欠位時會產生復位信號使晶片進入快速啟動狀態。當發生 SKERR 堆疊錯誤復位時 PSTAT[7:0]暫存器中的 SKERR 旗標會被置<1>以記錄發生的事件。詳細的操作說明請參見 *記憶體,Memory* 章節。

### 4.2. 狀態暫存器

晶片的操作狀態顯示於 PSTAT[7:0]復位暫存器，相互間關係如表 4-2。

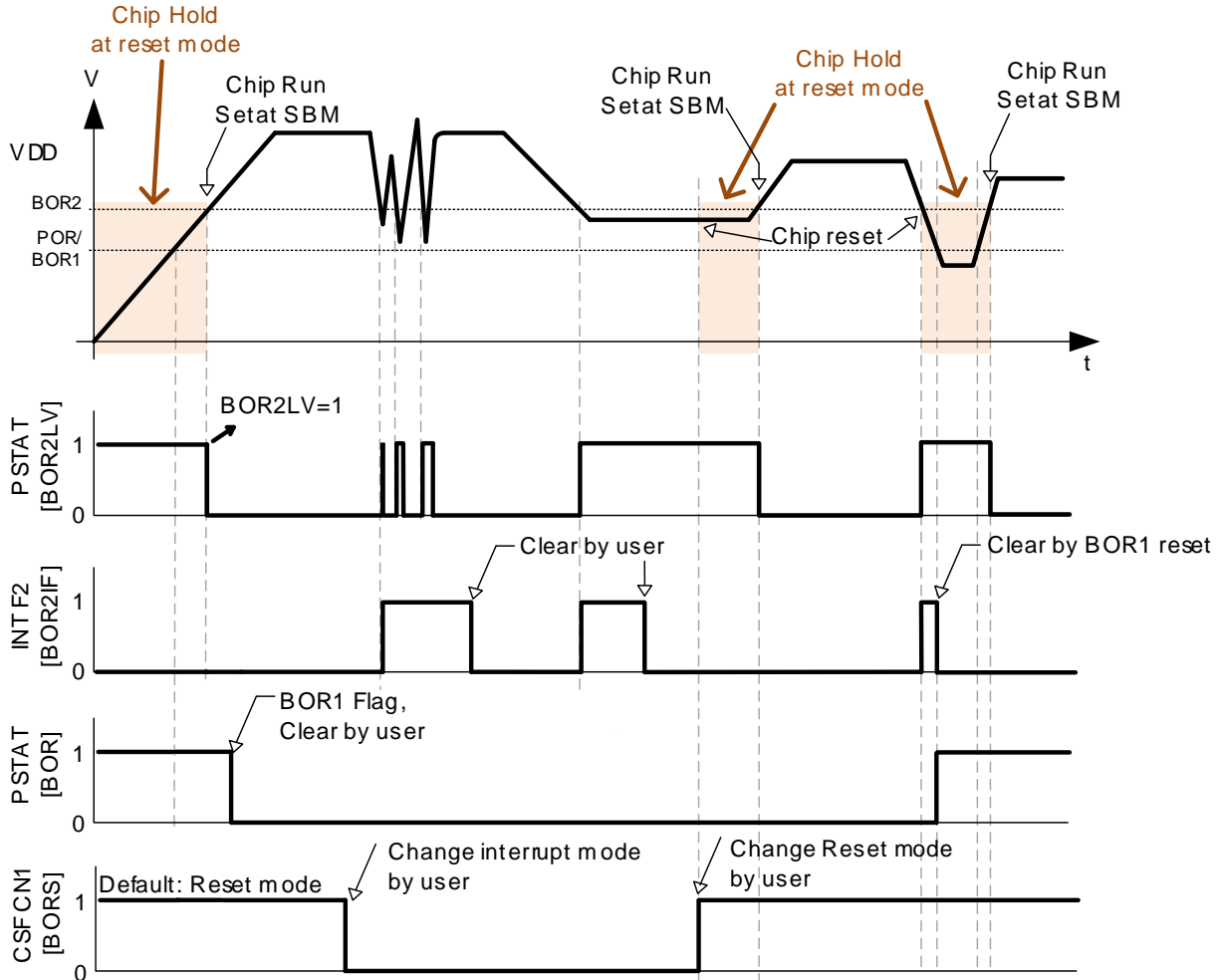
“0”：未發生，“1”：已發生，“u”：不改變，“-”：未使用

名稱/狀態	位址	7	6	5	4	3	2	1	0
PSTAT	02CH	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRstIF
硬體復位 (A-RESET)	BOR	1	0	0	0	0	0	u	0
	RST	0	0	0	0	1	0	u	0
軟體復位 (I-RESET)	WDT	u	u	1	u	u	u	u	u
	SKERR	u	u	u	u	u	1	u	u

表 4-2 復位狀態旗標關係表

## 4.2.1. 復位狀態的時序圖

硬體復位信號發生後至晶片進入操作狀態的時序圖，如圖 4-2。不同復位信號信號發生後至晶片進入操作狀態的時間。



\*. BOR2 觸發後, Power up count:  $1024 \text{ HAO} + 1024 \text{ LPO} = 1024 * (1/1.843\text{MHz}) + 32 * (1/15\text{kHz}) = 2.645\text{msec}$ .

圖 4-2 復位及操作模式與狀態旗標時序圖

“-”：無定義

復位信號	延遲時間		操作狀態		
	符號	T1	T2	運行	待機
BOR	$t_{\text{RST}}$	T1 + T2	有效	有效	有效
SKERR	-	-	有效	無效	無效

表 4-3 復位狀態的延遲時間與操作狀態關係表

## 4.3. 暫存器說明-復位狀態

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
025h	INTE2								BOR2IE	.... .0.0	uuuu uuuu	***** r r r r
028h	INTF2								BOR2IF	.... .0.0	uuuu uuuu	***** r r r r
02Ch	PSTAT	BOR	PD	TO	IDL	RST	SKERR	BOR2LV	GCRstIF	\$000 \$000	uu\$u u\$uu	rw0,rw0,rw0,rw0 rw0,r,r,rw0
02Eh	PWRCN								CSFON	1000 0000	uuuu uu0u	***** r r r r
032h	CSFCN0	SKRST								.1.. ....	.... ....	r r r r r r r r
036h	CSFCN1	MCLR				BOR_TH[2:0]	BORS	ENBOR2		0.00 0011	0.uu uuuu	*..***** r r r r

表 4-4 復位暫存器

INTE2/INTF2/INTF3: 詳見 中斷,Interrupt 章節

PSTAT: 狀態暫存器

位元	名稱	描述
Bit7	BOR	電源干擾復位旗標, <0> 清除需透過指令。 <1> BOR 發生作用時置<1>。
Bit6	PD	休眠狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 SLEEP 指令時置<1>。
Bit5	TO	看門狗計時器旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 看門狗計數終了時置<1>。
Bit4	IDL	待機狀態旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 執行 IDLE 指令時置<1>。
Bit3	RST	外部 RST 引腳低電位復位事件旗標 <0> 未發生 RST 引腳復位事件 <1> 已發生 RST 引腳復位事件；清除需透過 BOR、或指令
Bit2	SKERR	堆疊錯誤復位旗標 <0> 清除需透過 BOR、RST 或指令。 <1> 堆疊錯誤時置<1>。
Bit1	BOR2LV	BOR2 狀態旗標 <0> 表示 VDD 電壓>BOR_TH[2:0] <1> 表示 VDD 電壓≤BOR_TH[2:0]
Bit0	GCRstIF	I <sup>2</sup> C Reset 命令旗標 <0> 未發生 <1> 已發生

**CSFCN0: 特殊控制位暫存器 0**

※ CSFCNx 使用者可以操作。但該位址具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。

位元	名稱	描述
Bit7	SKRST	堆疊錯誤復位控制器 <0> 不啟用錯誤復位晶片 <1> 啟用錯誤復位晶片

**CSFCN1: 特殊控制位暫存器 1**

※ CSFCNx 使用者可以操作。但該位址具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。

位元	名稱	描述																											
Bit7	MCLR	復位晶片接腳設置 <0> 不啟用硬體復位晶片接腳，將 PT1.0 設為一般 I/O <1> 啟用硬體復位晶片接腳，PT1.0 將設為 RST 接腳																											
Bit4~2	BOR_TH[2:0]	BOR2 偵測電壓設定 <table border="1"> <thead> <tr> <th>BOR_TH[2:0]</th> <th>BOR2 電壓</th> <th>說明</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>1.7V</td> <td>為晶片上電預設值。</td> </tr> <tr> <td>&lt;001&gt;</td> <td>2.0V</td> <td>當電池使用 1.5V*2，則電池為 2V(=1V*2)表示低電壓</td> </tr> <tr> <td>&lt;010&gt;</td> <td>2.2V</td> <td></td> </tr> <tr> <td>&lt;011&gt;</td> <td>2.5V</td> <td>for VDDA=2.4V mode, VDD&gt;=2.45V</td> </tr> <tr> <td>&lt;100&gt;</td> <td>2.75V</td> <td>當電池使用 1.5V*3，則電池為 2.7V(=0.9V*2)表示低電壓</td> </tr> <tr> <td>&lt;101&gt;</td> <td>3.0V</td> <td>當電池使用 1.5V*3，則電池為 3V(=1V*3)表示低電壓</td> </tr> <tr> <td>&lt;110&gt;</td> <td>3.65V</td> <td>當電池使用 1.5V*4，則電池為 3.6V(=0.9V*4)表示低電壓</td> </tr> <tr> <td>&lt;111&gt;</td> <td>4.0V</td> <td>當電池使用 1.5V*4，則電池為 3.6V(=1.0V*4)表示低電壓</td> </tr> </tbody> </table>	BOR_TH[2:0]	BOR2 電壓	說明	<000>	1.7V	為晶片上電預設值。	<001>	2.0V	當電池使用 1.5V*2，則電池為 2V(=1V*2)表示低電壓	<010>	2.2V		<011>	2.5V	for VDDA=2.4V mode, VDD>=2.45V	<100>	2.75V	當電池使用 1.5V*3，則電池為 2.7V(=0.9V*2)表示低電壓	<101>	3.0V	當電池使用 1.5V*3，則電池為 3V(=1V*3)表示低電壓	<110>	3.65V	當電池使用 1.5V*4，則電池為 3.6V(=0.9V*4)表示低電壓	<111>	4.0V	當電池使用 1.5V*4，則電池為 3.6V(=1.0V*4)表示低電壓
BOR_TH[2:0]	BOR2 電壓	說明																											
<000>	1.7V	為晶片上電預設值。																											
<001>	2.0V	當電池使用 1.5V*2，則電池為 2V(=1V*2)表示低電壓																											
<010>	2.2V																												
<011>	2.5V	for VDDA=2.4V mode, VDD>=2.45V																											
<100>	2.75V	當電池使用 1.5V*3，則電池為 2.7V(=0.9V*2)表示低電壓																											
<101>	3.0V	當電池使用 1.5V*3，則電池為 3V(=1V*3)表示低電壓																											
<110>	3.65V	當電池使用 1.5V*4，則電池為 3.6V(=0.9V*4)表示低電壓																											
<111>	4.0V	當電池使用 1.5V*4，則電池為 3.6V(=1.0V*4)表示低電壓																											
Bit1	BORS	BOR2 行為設定 <0> BOR2 為中斷喚醒功能，BOR2IE=1 且 BOR2IF=1 時，產生中斷事件。 <1> BOR2 為晶片重置功能，BOR2IF=1 時重置晶片。為晶片上電預設值。																											
Bit0	ENBOR2	BOR2 啟用與關閉控制器 <0> 關閉 BOR2 <1> 啟用 BOR2																											

## 5. 中斷,Interrupt

中斷 Interrupt 由中斷啟用控制器 INTE 與中斷事件旗標 INTF 組成。中斷服務 Interrupt service 成立時若產生中斷事件，將使得程式計數器 PC 跳至程式記憶體的中斷向量位址 0x0004h 執行中斷服務程式。

中斷控制暫存器暫存器摘要：

<b>INTE0</b>	GIE, TA1CIE, ADIE, WDTIE, TB1IE, E1IE, E0IE
<b>INTE1</b>	TA1IE, TXIE, RCIE, I2CERIE, I2CIE, E2IE
<b>INTE2</b>	CMPIE, BOR2IE
<b>INTF0</b>	TA1CIF, ADIF, WDTIF, TB1IF, E1IF, E0IF
<b>INTF1</b>	TA1IF, TXIF, RCIF, I2CERIF, I2CIF, E2IF
<b>INTF2</b>	CMPIF, BOR2IF
<b>PT1INT</b>	INTG1.6, INTG1.5, INTG1.4, INTG1.3
<b>PT1INTE</b>	INTE1.6, INTE1.5, INTE1.4, INTE1.3
<b>PT1INTF</b>	INTF1.6, INTF1.5, INTF1.4, INTF1.3
<b>PT2INT</b>	INTG2.7, INTG2.6, INTG2.5, INTG2.4, INTG2.3, INTG2.2, INTG2.1, INTG2.0
<b>PT2INTE</b>	INTE2.7, INTE2.6, INTE2.5, INTE2.4, INTE2.3, INTE2.2, INTE2.1, INTE2.0
<b>PT2INTF</b>	INTF2.7, INTF2.6, INTF2.5, INTF2.4, INTF2.3, INTF2.2, INTF2.1, INTF2.0
<b>PT3INT</b>	INTG3.7,INTG3.6, INTG3.5, INTG3.4, INTG3.3, INTG3.2, INTG3.1, INTG3.0
<b>PT3INTE</b>	INTE3.7, INTE3.6, INTE3.5, INTE3.4, INTE3.3, INTE3.2, INTE3.1, INTE3.0
<b>PT3INTF</b>	INTF3.7, INTF3.6, INTF3.5, INTF3.4, INTF3.3, INTF3.2, INTF3.1, INTF3.0

中斷服務事件的控制器共有兩層，最高層為中斷服務控制器 GIE、次一層為中斷事件的啟用控制位元。

- 啟用中斷事件只需將相對於中斷事件啟用控制器 INTE<sub>x</sub>[7:0]的控制器設置<1>即可；反之，設置<0>則為關閉中斷事件。
- 啟用中斷服務只需將相對於中斷控制暫存器 INTE0[7:0]的中斷服務控制器 GIE 設置<1>即可；反之，設置<0>則為關閉中斷服務。

當進入中斷服務向量時 GIE 會自動被置<0>，在中斷服務程式執行完畢後欲返回中斷發生位址時可直接執行中斷返回指令 RETI，此時 GIE 將自動被置<1>；或執行返回指令 RET，此時 GIE 狀態維持 0。

## 5.1. 暫存器說明-中斷

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	TA1CIE	ADIE	WDTIE	TB1IE	-	E1IE	E0IE	0000 0.00	0uuu uuuu	***** r r r r
024h	INTE1	TA1IE	-	TXIE	RCIE	I2CERIE	I2CIE	-	E2IE	0.00 00.0	uuuu uuuu	***** r r r r
025h	INTE2	-	-	-	-	-	CMPIE	-	BOR2IE	.... .0.0	uuuu uuuu	***** r r r r
026h	INTF0	-	TA1CIF	ADIF	WDTIF	TB1IF	-	E1IF	E0IF	.000 0000	.uuu uuuu	***** r r r r
027h	INTF1	TA1IF	-	TXIF	RCIF	I2CERIF	I2CIF	-	E2IF	0.00 00.0	uuuu uuuu	***** r,r,r,r
028h	INTF2	-	-	-	-	-	CMPIF	-	BOR2IF	.... .0.0	uuuu uuuu	***** r r r r
058h	PT1M1	-	-	INTEG2[1:0]		INTEG1[1:0]		INTEG0[1:0]		0000 0000	uuuu uuuu	***** r r r r
059h	PT1INT	-	INTG1.6	INTG1.5	INTG1.4	INTG1.3	-	-	-	0000 0000	uuuu uuuu	***** r r r r
05Ah	PT1INTE	-	INTE1.6	INTE1.5	INTE1.4	INTE1.3	-	-	-	0000 0000	uuuu uuuu	***** r r r r
05Bh	PT1INTF	-	INTF1.6	INTF1.5	INTF1.4	INTF1.3	-	-	-	0000 0000	uuuu uuuu	***** r r r r
19Dh	PT2INT	INTG2.7	INTG2.6	INTG2.5	INTG2.4	INTG2.3	INTG2.2	INTG2.1	INTG2.0	0000 0000	uuuu uuuu	***** r r r r
19Eh	PT2INTE	INTE2.7	INTE2.6	INTE2.5	INTE2.4	INTE2.3	INTE2.2	INTE2.1	INTE2.0	0000 0000	uuuu uuuu	***** r r r r
19Fh	PT2INTF	INTF2.7	INTF2.6	INTF2.5	INTF2.4	INTF2.3	INTF2.2	INTF2.1	INTF2.0	0000 0000	uuuu uuuu	***** r r r r
061h	PT3INT	INTG3.7	INTG3.6	INTG3.5	INTG3.4	INTG3.3	INTG3.2	INTG3.1	INTG3.0	0000 0000	uuuu uuuu	***** r r r r
062h	PT3INTE	INTE3.7	INTE3.6	INTE3.5	INTE3.4	INTE3.3	INTE3.2	INTE3.1	INTE3.0	0000 0000	uuuu uuuu	***** r r r r
063h	PT3INTF	INTF3.7	INTF3.6	INTF3.5	INTF3.4	INTF3.3	INTF3.2	INTF3.1	INTF3.0	0000 0000	uuuu uuuu	***** r r r r

表 5-1 中斷暫存器

### INTE0: 中斷啟用控制暫存器 0

位元	名稱	描述
Bit7	GIE	中斷服務控制器 <0> 關閉。 <1> 啟用。
Bit6	TA1CIE	Timer-A1 比較事件啟用控制器 <0> 關閉。 <1> 啟用。(比較事件/計數器 A1)
Bit5	ADIE	ADC 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(類比數位轉換器, $\Sigma\Delta$ ADC)
Bit4	WDTIE	Watch Dog 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(看門狗,WDT)
Bit3	TB1IE	Timer-B1 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(計時/計數器 B1,TMB1)
Bit1	E1IE	輸入引腳 1 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.1)
Bit0	E0IE	輸入引腳 0 中斷事件啟用控制器 <0> 關閉。

		<1> 啟用。(外部輸入引腳,PT1.0)
--	--	-----------------------

**INTE1: 中斷啟用控制暫存器 1**

位元	名稱	描述
Bit7	TA1IE	Timer-A1 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(計時/計數器 A1,TMA1)
Bit5	TXIE	TX 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(通訊介面,EUART)
Bit4	RCIE	RC 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(通訊介面,EUART)
Bit3	I2CERIE	週邊 I <sup>2</sup> C 錯誤中斷向量服務控制器 <0>關閉 I <sup>2</sup> C 中斷向量服務 <1>啟用 I <sup>2</sup> C 中斷向量服務
Bit2	I2CIE	週邊 I <sup>2</sup> C 中斷向量服務控制器 <1>啟用 I <sup>2</sup> C 中斷向量服務 <0>關閉 I <sup>2</sup> C 中斷向量服務
Bit0	E2IE	輸入引腳 2 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.2)

**INTE2: 中斷啟用控制暫存器 2**

位元	名稱	描述
Bit2	CMPIE	CMP 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。
Bit0	BOR2IE	BOR2 中斷事件啟用控制器 <0> 關閉。 <1> 啟用。

**INTF0: 中斷事件旗標暫存器 0**

位元	名稱	描述
Bit6	TA1CIF	Timer-A1 比較事件旗標 <0> 關閉。 <1> 啟用。(比較事件/計數器 A1)
Bit5	ADIF	ADC 中斷事件旗標 <0> 未發生。 <1> 已發生。(類比數位轉換器, $\Sigma\Delta$ ADC)



位元	名稱	描述
Bit4	WDTIF	Watch Dog 中斷事件旗標 <0> 未發生。 <1> 已發生。(看門狗,WDT)
Bit3	TB1IF	Timer-B1 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 B1,TMB1)
Bit1	E1IF	輸入引腳 1 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.1)
Bit0	E0IF	輸入引腳 0 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.0)

**INTF1: 中斷事件旗標暫存器 1**

位元	名稱	描述
Bit7	TA1IF	Timer-A1 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 A1,TMA1)
Bit5	TXIF	TX 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART1)
Bit4	RCIF	RC 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART1)
Bit3	I2CERIF	週邊 I <sup>2</sup> C 錯誤中斷事件旗標控制器 <0>未發生 I <sup>2</sup> C 中斷事件 <1>已發生 I <sup>2</sup> C 中斷事件
Bit2	I2CIF	週邊 I <sup>2</sup> C 中斷事件旗標控制器 <0>未發生 I <sup>2</sup> C 中斷事件 <1>已發生 I <sup>2</sup> C 中斷事件
Bit0	E2IF	輸入引腳 2 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.2)

**INTF2: 中斷事件旗標暫存器 2**

位元	名稱	描述
Bit2	CMPIF	CMP 中斷事件旗標 <0> 未發生。 <1> 已發生。

位元	名稱	描述
Bit0	BOR2IF	BOR2 中斷事件旗標 <0> 未發生。 <1> 已發生。

**PT1M1: PT1 中斷信號產生條件**

位元	名稱	描述						
Bit5~4	INTEG2[1:0]	PT1.x 中斷信號產生條件 ( $0 \leq x \leq 2$ )						
		<table border="1"> <thead> <tr> <th>INTEGx[1:0]</th> <th>中斷信號產生條件</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>下降緣 (1→0)</td> </tr> <tr> <td>01</td> <td>上升緣 (0→1)</td> </tr> </tbody> </table>	INTEGx[1:0]	中斷信號產生條件	00	下降緣 (1→0)	01	上升緣 (0→1)
INTEGx[1:0]	中斷信號產生條件							
00	下降緣 (1→0)							
01	上升緣 (0→1)							
Bit3~2	INTEG1[1:0]							
		<table border="1"> <tbody> <tr> <td>10</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> <tr> <td>11</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> </tbody> </table>	10	電位轉態 (0→1 或 1→0)	11	電位轉態 (0→1 或 1→0)		
10	電位轉態 (0→1 或 1→0)							
11	電位轉態 (0→1 或 1→0)							
Bit1~0	INTEG0[1:0]							
		<table border="1"> <tbody> <tr> <td>10</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> <tr> <td>11</td> <td>電位轉態 (0→1 或 1→0)</td> </tr> </tbody> </table>	10	電位轉態 (0→1 或 1→0)	11	電位轉態 (0→1 或 1→0)		
10	電位轉態 (0→1 或 1→0)							
11	電位轉態 (0→1 或 1→0)							

**PT1INT: PT1 中斷信號產生條件**

位元	名稱	描述
Bit7~0	INTG1.x	PT1 中斷信號產生條件 ( $3 \leq x \leq 6$ ) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

**PT1INTE: PT1 中斷啟用控制暫存器**

位元	名稱	描述
Bit7~0	INTE1.x	PT1 輸入引腳中斷事件啟用控制器 ( $3 \leq x \leq 6$ ) <0> 關閉。 <1> 啟用。(外部輸入引腳,PT1.x)

**PT1INTF: PT1 中斷事件旗標暫存器**

位元	名稱	描述
Bit7~0	INTF1.x	PT1 輸入引腳中斷事件旗標 ( $3 \leq x \leq 6$ ) <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.x)

**PT2INT: PT2 中斷信號產生條件**

位元	名稱	描述
Bit7~0	INTG2.x	PT2 中斷信號產生條件 ( $0 \leq x \leq 7$ ) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

**PT2INTE: PT2 中斷啟用控制暫存器**

位元	名稱	描述
Bit7~0	INTE2.x	PT2 輸入引腳中斷事件啟用控制器 ( $0 \leq x \leq 7$ ) <0> 關閉。 <1> 啟用。(外部輸入引腳,PT2.x)

**PT2INTF: PT2 中斷事件旗標暫存器**

位元	名稱	描述
Bit7~0	INTF2.x	PT2 輸入引腳 7 中斷事件旗標 ( $0 \leq x \leq 7$ ) <0> 未發生。 <1> 已發生。(外部輸入引腳,PT2.x)

**PT3INT: PT3 中斷信號產生條件**

位元	名稱	描述
Bit7~0	INTG3.x	PT3 中斷信號產生條件 ( $0 \leq x \leq 7$ ) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

**PT3INTE: PT3 中斷啟用控制暫存器**

位元	名稱	描述
Bit7~0	INTE3.x	PT3 輸入引腳中斷事件啟用控制器 ( $0 \leq x \leq 7$ ) <0> 關閉。 <1> 啟用。(外部輸入引腳,PT3.x)

**PT3INTf: PT3 中斷事件旗標暫存器**

位元	名稱	描述
Bit7~0	INTF3.x	PT3 輸入引腳 7 中斷事件旗標 ( $0 \leq x \leq 7$ ) <0> 未發生。 <1> 已發生。(外部輸入引腳,PT3.x)

## 6. 硬體乘法器

H08D 指令集具有 8x8 硬體乘法器的處理指令“MULF 和 MULL”。8x8 硬體乘法器的運算結果會放至乘法器暫存器 PRODH[7:0]與 PRODL[7:0]且不會改變 PSTAT[7:0]狀態暫存器中的任何標誌。而 PRODH[7:0]與 PRODL[7:0]為唯讀暫存器，使用時必須注意。

硬體乘法器可進行有號數與無號數運算，如範例 6-1 與範例 6-2

```

例1：V1 x V2 = V
MVL    V1
MVF    BUF0,1,0    ; V1值放入記憶體區塊0的 BUF0 暫存器
MVL    V2           ; V2值放入 W 暫存器。
MULF   BUF0,0      ; 執行 V1 x V2 並將運算結果放入 PRODH/L

```

範例 6-1 無號數運算

```

例2：N1 x N2 = N ,s=7,B
MVL    N1           ; N1 值放入 W 暫存器
MVF    BUF0,1,0     ; N1 值放入記憶體區塊0的 BUF0 暫存器
MVL    N2           ; N2 值放入 W 暫存器。
MVF    BUF1,1,0     ; N2 值放入 BUF1 暫存器。
MULF   BUF0,0       ; 執行 V1 x V2 並將運算結果放入PRODH/L
MVFF   PRODH,SWP    ; 將 PRODH 暫存器內的值放入 SWP 暫存器
BTSZ   BUF0,s       ; 判斷 N1，若為負數則
SUBF   SWP,1,0      ; 將 SWP - N2 放入 SWP 暫存器
MVF    BUF0,0,0     ; 將 N1 值放入 W 暫存器
BTSZ   BUF1,s       ; 判斷 N2，若為負數則
SUBF   SWP,1,0      ; 將 SWP - N1 放入 SWP運算處理後，N = SWP/PRODL
; -----
; N1=07Fh,N2=0FFh 乘法器運算後得到 PRODH/L = 7E81h
; 判斷 N1 是否為負數，若是負數則將 PRODH - N2
; 判斷 N2 是否為負數，若是負數則將 PRODH - N1
; 運算處理後即可得到有號數 N 的值
; 7Fh x FFh    = 7Fh x ( 0FFh - 100h )
;              = 7Fh x 0FFh - 7Fh x 100h
;              = 7E81h - 7F00h
;              = FF81h

```

範例 6-2 有號數運算

## 7. 輸入/輸出埠, I/O

輸入/輸出埠 I/O 每個引腳為一個埠，可作數位的輸入與輸出通道。每個埠由一組暫存器做控制。

I/O 相關暫存器摘要：

<b>PT1</b>	PT1.6, PT1.5, PT1.4, PT1.3, PT1.2, PT1.1, PT1.0
<b>PT1IN</b>	IN1.6, IN1.5, IN1.4, IN1.3, IN1.2, IN1.1, IN1.0
<b>TRISC1</b>	TC1.6, TC1.5, TC1.4, TC1.3, TC1.2, TC1.1, TC1.0
<b>PT1DA</b>	DA1.6, DA1.5, DA1.4, DA1.3, DA1.2, DA1.1, DA1.0
<b>PT1PU</b>	PU1.6, PU1.5, PU1.4, PU1.3, PU1.2, PU1.1, PU1.0
<b>PT2</b>	PT2.7, PT2.6, PT2.5, PT2.4, PT2.3, PT2.2, PT2.1, PT2.0
<b>PT2IN</b>	IN2.7, IN2.6, IN2.5, IN2.4, IN2.3, IN2.2, IN2.1, IN2.0
<b>TRISC2</b>	TC2.7, TC2.6, TC2.5, TC2.4, TC2.3, TC2.2, TC2.1, TC2.0
<b>PT2PU</b>	PU2.7, PU2.6, PU2.5, PU2.4, PU2.3, PU2.2, PU2.1, PU2.0
<b>CCNT</b>	CCLevel
<b>ENCCMode</b>	ENCC7, ENCC6, ENCC5, ENCC4, ENCC3, ENCC2, ENCC1, ENCC0
<b>PT3</b>	PT3.7, PT3.6, PT3.5, PT3.4, PT3.3, PT3.2, PT3.1, PT3.0
<b>PT3IN</b>	IN3.7, IN3.6, IN3.5, IN3.4, IN3.3, IN3.2, IN3.1, IN3.0
<b>TRISC3</b>	TC3.7, TC3.6, TC3.5, TC3.4, TC3.3, TC3.2, TC3.1, TC3.0
<b>PT3DA</b>	DA3.7, DA3.6, DA3.5, DA3.4, DA3.3, DA3.2, DA3.1, DA3.0
<b>PT3PU</b>	PU3.7, PU3.6, PU3.5, PU3.4, PU3.3, PU3.2, PU3.1, PU3.0

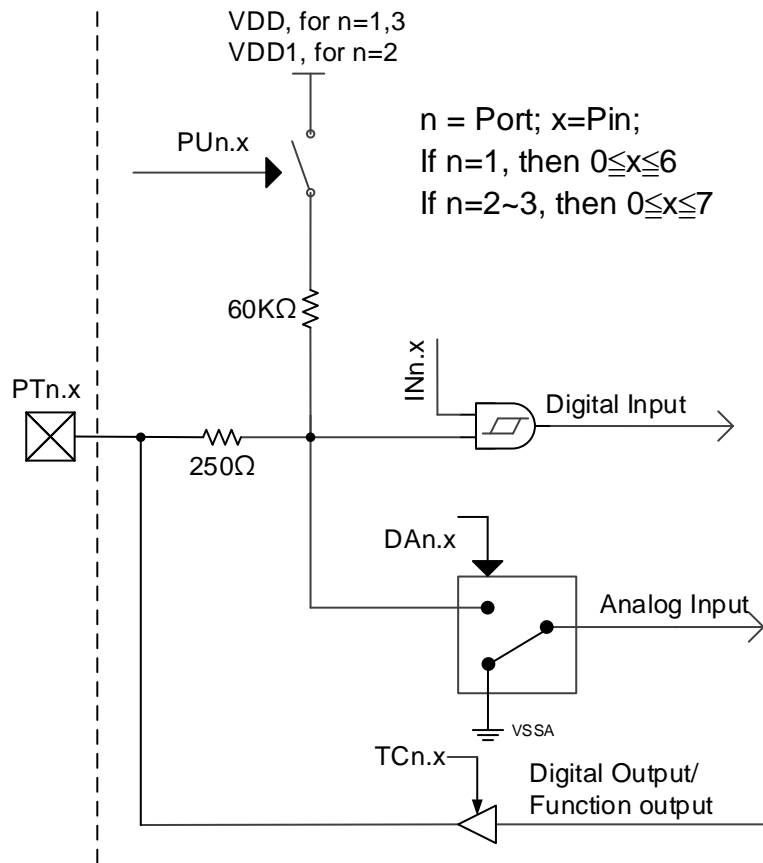


圖 7-1 PT1~PT3 I/O 架構方塊圖

## 7.1. PORT 相關暫存器介紹

PORT 主要提供數位的信號輸入與輸出引腳。以下敘述中  $1 \leq n \leq 3$ 。

### 7.1.1. PTnINT 中斷信號產生條件

I/O 外部輸入電位屬於何種變化時產生中斷信號，電位變化條件可分上升緣 (0→1) 變化、下降緣 (1→0) 變化與電位轉態 (0→1 或 1→0) 變化。

### 7.1.2. PTnPU 上拉電阻控制暫存器

設定 I/O 上拉電阻功能是否啟用，設置<1>則 I/O 啟用、設置<0>斷開。在晶片進入休眠模式前，若 I/O 設置為數位輸入狀態且外部電路連接方式會造成 I/O 有浮接現象時即可啟用上拉電阻，以避免 I/O 浮接而導致晶片進入休眠模式後產生漏電流。

### 7.1.3. TRISCn 輸入/輸出控制暫存器

選擇 I/O 為輸入或輸出，設置<1>I/O 為輸出狀態、設置<0>為輸入狀態。當 I/O 設定為輸入狀態，則在晶片進入休眠模式時必須給定一明確的輸入電位，不可讓 I/O 呈現浮接狀態，以避免造成晶片產生漏電現象。

### 7.1.4. PTn 狀態控制暫存器

當 I/O 被設置為輸入模式，則在相對的暫存器位置可以讀得目前 I/O 的狀態，讀值<1>則此時的 I/O 輸入高電位、讀值<0>則此時的 I/O 輸入低電位。

當 I/O 被設置為輸出模式，則在相對的暫存器位置可以控制輸出狀態，設置<1>則 I/O 輸出為高電位、設置<0>則 I/O 輸出為低電位。

## 7.2. 蜂鳴器,Buzzer

BZ 可產生多種不同的頻率以推動外部蜂鳴器，由 BZS 選擇工作頻率源，BZ 工作頻率預除頻器 DBZ[2:0]可設置多種輸出頻率。

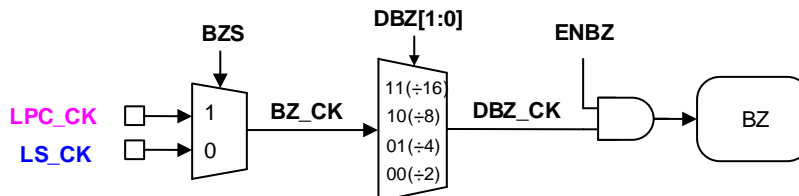


圖 7-2 BZ 方塊圖

## 7.3. 暫存器說明-PORT

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1													
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
034h	WDTCN	ENBZ	BZS	BZ[1:0]						0000 0000	uuuu \$000	*,*,* rw1,*,*	
053h	PT1	-	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	.xxx xxxx	.xxx xxxx	*,*,*,*,*,*,*	
054h	PT1IN	-	IN1.6	IN1.5	IN1.4	IN1.3	IN1.2	IN1.1	IN1.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
055h	TRISC1	-	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
056h	PT1DA	-	DA1.6	DA1.5	DA1.4	DA1.3	DA1.2	DA1.1	DA1.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
057h	PT1PU	-	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
198h	PT2	PT2.7	PT2.6	PT2.5	PT2.4	PT2.3	PT2.2	PT2.1	PT2.0	xxxx xxxx	xxxx xxxx	*,*,*,*,*,*,*	
199h	PT2IN	IN2.7	IN2.6	IN2.5	IN2.4	IN2.3	IN2.2	IN2.1	IN2.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
19Ah	TRISC2	TC2.7	TC2.6	TC2.5	TC2.4	TC2.3	TC2.2	TC2.1	TC2.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
19Ch	PT2PU	PU2.7	PU2.6	PU2.5	PU2.4	PU2.3	PU2.2	PU2.1	PU2.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
1A0h	CCNT	-	-	-	-	-	CCLevel[2:0]			xxxx x000	uuuu uuuu	*,*,*,*,*,*,*	
1A1h	ENCCMode	ENCC7	ENCC6	ENCC5	ENCC4	ENCC3	ENCC2	ENCC1	ENCC0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
05Ch	PT3	PT3.7	PT3.6	PT3.5	PT3.4	PT3.3	PT3.2	PT3.1	PT3.0	xxxx xxxx	xxxx xxxx	*,*,*,*,*,*,*	
05Dh	PT3IN	IN3.7	IN3.6	IN3.5	IN3.4	IN3.3	IN3.2	IN3.1	IN3.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
05Eh	TRISC3	TC3.7	TC3.6	TC3.5	TC3.4	TC3.3	TC3.2	TC3.1	TC3.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
05Fh	PT3DA	DA3.7	DA3.6	DA3.5	DA3.4	DA3.3	DA3.2	DA3.1	DA3.0	0000 0000	uu.. ..uu	*,*,*,*,*,*,*	
060h	PT3PU	PU3.7	PU3.6	PU3.5	PU3.4	PU3.3	PU3.2	PU3.1	PU3.0	0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
078h	GPort0	GBuz[2:0]		GTBI1[1:0]		-	GTBI0[1:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*,*	
079h	GPort1	GPWM1[3:0]			GPWM0[3:0]						0000 0000	uuuu uuuu	*,*,*,*,*,*,*
07Ah	GPort2	GSCL[3:0]			GTX[3:0]						0000 0000	uuuu uuuu	*,*,*,*,*,*,*
07Bh	GPort3	-	-	-	-	-	-	GKTX[1:0]		0000 0000	uuuu uuuu	*,*,*,*,*,*,*	

表 7-1 PORT 控制暫存器

INTE0/INTE1/PT1M1/PT1INT/PT1INTE/PT2INT/PT2INTE/PT3INT/PT3INTE: 詳見 中斷,Interrupt 章節

INTF0/INTF1/PT1INTF/PT2INTF/PT3INTF: 詳見 中斷,Interrupt 章節

WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述										
Bit7	ENBZ	蜂鳴器 BZ 啟用與關閉控制器 <0> 關閉 <1> 啟用										
Bit6	BZS	蜂鳴器 BZ 工作頻率選擇器 <0> LS_CK <1> LPC_CK										
Bit5~4	BZ[1:0]	蜂鳴器輸出頻率控制器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DBZ[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>BZ_CK ÷ 2</td> </tr> <tr> <td>&lt;01&gt;</td> <td>BZ_CK ÷ 4</td> </tr> <tr> <td>&lt;10&gt;</td> <td>BZ_CK ÷ 8</td> </tr> <tr> <td>&lt;11&gt;</td> <td>BZ_CK ÷ 16</td> </tr> </tbody> </table>	DBZ[1:0]	Pre-scale	<00>	BZ_CK ÷ 2	<01>	BZ_CK ÷ 4	<10>	BZ_CK ÷ 8	<11>	BZ_CK ÷ 16
DBZ[1:0]	Pre-scale											
<00>	BZ_CK ÷ 2											
<01>	BZ_CK ÷ 4											
<10>	BZ_CK ÷ 8											
<11>	BZ_CK ÷ 16											

PT1: PT1 引腳狀態旗標與控制暫存器

位元	名稱	描述
----	----	----

Bit6~0	PT1.x	PT1.x 引腳的狀態旗標與控制器 · $0 \leq x \leq 6$ 。		
		PT1.x	當 TC1.0 設置<0>	當 TC1.0 設置<1>
		0	PT1.0 輸入為低電位(L)	PT1.0 輸出低電位(L)
		1	PT1.0 輸入為高電位(H)	PT1.0 輸出高電位(H)

**PT1IN: PT1 引腳輸入控制暫存器**

位元	名稱	描述
Bit6~0	IN1.x	PT1.x 引腳數位輸入控制器 · $0 \leq x \leq 6$ 。 <0> 關閉數位輸入功能 <1> 啟用數位輸入功能

**TRISC1: PT1 引腳特性控制暫存器**

位元	名稱	描述
Bit6~0	TC1.x	PT1.x 引腳輸出特性控制器 · $0 \leq x \leq 6$ 。 <0> 關閉輸出功能 · 引腳只為輸入特性 <1> 啟用輸出功能 · 引腳為輸出/輸入特性

**PT1DA: PT1 類比輸入控制暫存器**

位元	名稱	描述
Bit6~0	DA1.x	PT1.x 類比輸入控制器 · $0 \leq x \leq 6$ 。 <0> 關閉 <1> 啟用

**PT1PU: PT1 引腳上拉電阻控制暫存器**

位元	名稱	描述
Bit6~0	PU1.x	PT1.x 引腳上拉電阻控制器 · $0 \leq x \leq 6$ 。 <0> 關閉 <1> 啟用

**PT2: PT2 引腳狀態旗標與控制暫存器**

Bit7~0	PT2.x	PT2.x 引腳的狀態旗標與控制器 · $0 \leq x \leq 7$		
		PT2.x	當 TC2.x 設置<0>	當 TC2.x 設置<1>
		0	PT2.x 輸入為低電位(L)	PT2.x 輸出低電位(L)
		1	PT2.x 輸入為高電位(H)	PT2.x 輸出高電位(H)

**PT2IN: PT2 引腳輸入控制暫存器**

位元	名稱	描述
Bit7~0	IN2.x	PT2.x 引腳數位輸入控制器 · $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能



## TRISC2: PT2 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC2.x	PT2.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性

## PT2DA: PT2 類比輸入控制暫存器

位元	名稱	描述
Bit7~1	DA2.x	無作用。

## PT2PU: PT2 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU2.x	PT2.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

## PT2INT: PT2 中斷信號產生條件

位元	名稱	描述
Bit7~0	INTG2.x	PT2 中斷信號產生條件 ( $0 \leq x \leq 7$ ) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

## PT2INTE: PT2 中斷啟用控制暫存器

位元	名稱	描述
Bit7~0	INTE2.x	PT2 輸入引腳中斷事件啟用控制器 ( $0 \leq x \leq 7$ ) <0> 關閉。 <1> 啟用。(外部輸入引腳,PT2.x)

## PT2INTF: PT2 中斷事件旗標暫存器

位元	名稱	描述
Bit7~0	INTF2.x	PT3 輸入引腳 7 中斷事件旗標 ( $0 \leq x \leq 7$ ) <0> 未發生。 <1> 已發生。(外部輸入引腳,PT2.x)

## CCNT: CCNT 控制暫存器

位元	名稱	描述												
Bit2~0	CCLevel	定電流大小控制 <table border="1" data-bbox="483 1877 775 2085"> <thead> <tr> <th>CCNT[2:0]</th> <th>電流大小</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>2mA</td> </tr> <tr> <td>001</td> <td>3mA</td> </tr> <tr> <td>010</td> <td>5mA</td> </tr> <tr> <td>011</td> <td>7mA</td> </tr> <tr> <td>100</td> <td>9mA</td> </tr> </tbody> </table>	CCNT[2:0]	電流大小	000	2mA	001	3mA	010	5mA	011	7mA	100	9mA
CCNT[2:0]	電流大小													
000	2mA													
001	3mA													
010	5mA													
011	7mA													
100	9mA													

		101	11mA
		110	13mA
		111	15mA

**ENCCMode: ENCCMode 控制暫存器**

位元	名稱	描述
Bit7~0	ENCCx	PT2.x 引腳定電流控制開關 · $0 \leq x \leq 7$ <0> 關閉 <1> 開啟

**PT3: PT3 引腳狀態旗標與控制暫存器**

位元	名稱	描述									
Bit7~0	PT3.x	PT3.x 引腳的狀態旗標與控制器 · $0 \leq x \leq 7$ <table border="1" data-bbox="496 772 1177 911"> <thead> <tr> <th>PT3.x</th> <th>當 TC3x 設置&lt;0&gt;</th> <th>當 TC3x 設置&lt;1&gt;</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>PT3.x 輸入為低電位(L)</td> <td>PT3.x 輸出低電位(L)</td> </tr> <tr> <td>1</td> <td>PT3.x 輸入為高電位(H)</td> <td>PT3.x 輸出高電位(H)</td> </tr> </tbody> </table>	PT3.x	當 TC3x 設置<0>	當 TC3x 設置<1>	0	PT3.x 輸入為低電位(L)	PT3.x 輸出低電位(L)	1	PT3.x 輸入為高電位(H)	PT3.x 輸出高電位(H)
PT3.x	當 TC3x 設置<0>	當 TC3x 設置<1>									
0	PT3.x 輸入為低電位(L)	PT3.x 輸出低電位(L)									
1	PT3.x 輸入為高電位(H)	PT3.x 輸出高電位(H)									

**PT3IN: PT3 引腳輸入控制暫存器**

位元	名稱	描述
Bit7~0	IN3.x	PT3.x 引腳數位輸入控制器 · $0 \leq x \leq 7$ <0> 關閉數位輸入功能 <1> 啟用數位輸入功能

**TRISC3: PT3 引腳特性控制暫存器**

位元	名稱	描述
Bit7~0	TC3.x	PT3.x 引腳輸出特性控制器 · $0 \leq x \leq 7$ <0> 關閉輸出功能 · 引腳只為輸入特性 <1> 啟用輸出功能 · 引腳為輸出/輸入特性

**PT3DA: PT3 類比輸入控制暫存器**

位元	名稱	描述
Bit7~0	DA3.x	PT3.x 類比輸入控制器 · $0 \leq x \leq 7$ <0> 關閉 <1> 啟用

**PT3PU: PT3 引腳上拉電阻控制暫存器**

位元	名稱	描述
Bit7~0	PU3.x	PT3.x 引腳上拉電阻控制器 · $0 \leq x \leq 7$ <0>關閉 <1>啟用

**GPort0: 複用引腳控制器 0**

位元	名稱	描述
----	----	----

Bit7~5	GBuz[2:0]	Buzzer 輸出引腳選擇器 <table border="1"> <thead> <tr> <th>GBuz[2:0]</th> <th>Buzzer 輸出引腳</th> </tr> </thead> <tbody> <tr><td>&lt;000&gt;</td><td>OFF</td></tr> <tr><td>&lt;001&gt;</td><td>PT3.2</td></tr> <tr><td>&lt;010&gt;</td><td>PT3.3</td></tr> <tr><td>&lt;011&gt;</td><td>PT3.0</td></tr> <tr><td>&lt;100&gt;</td><td>PT1.2</td></tr> <tr><td>&lt;101&gt;</td><td>PT2.0</td></tr> <tr><td>&lt;110&gt;</td><td>PT2.5</td></tr> <tr><td>&lt;111&gt;</td><td>PT1.5</td></tr> </tbody> </table>	GBuz[2:0]	Buzzer 輸出引腳	<000>	OFF	<001>	PT3.2	<010>	PT3.3	<011>	PT3.0	<100>	PT1.2	<101>	PT2.0	<110>	PT2.5	<111>	PT1.5
GBuz[2:0]	Buzzer 輸出引腳																			
<000>	OFF																			
<001>	PT3.2																			
<010>	PT3.3																			
<011>	PT3.0																			
<100>	PT1.2																			
<101>	PT2.0																			
<110>	PT2.5																			
<111>	PT1.5																			
Bit4~3	GTBI1[1:0]	TBI1 輸入引腳選擇器(Timer B input 1) <table border="1"> <thead> <tr> <th>GTBI1[1:0]</th> <th>TBI1 輸入引腳</th> </tr> </thead> <tbody> <tr><td>&lt;00&gt;</td><td>OFF</td></tr> <tr><td>&lt;01&gt;</td><td>PT3.2</td></tr> <tr><td>&lt;10&gt;</td><td>PT3.7</td></tr> <tr><td>&lt;11&gt;</td><td>reserved</td></tr> </tbody> </table>	GTBI1[1:0]	TBI1 輸入引腳	<00>	OFF	<01>	PT3.2	<10>	PT3.7	<11>	reserved								
GTBI1[1:0]	TBI1 輸入引腳																			
<00>	OFF																			
<01>	PT3.2																			
<10>	PT3.7																			
<11>	reserved																			
Bit1~0	GTBI0[1:0]	TBI0 輸入引腳選擇器(Timer B input 0) <table border="1"> <thead> <tr> <th>GTBI0[1:0]</th> <th>TBI0 輸入引腳</th> </tr> </thead> <tbody> <tr><td>&lt;00&gt;</td><td>OFF</td></tr> <tr><td>&lt;01&gt;</td><td>PT1.0</td></tr> <tr><td>&lt;10&gt;</td><td>PT3.3</td></tr> <tr><td>&lt;11&gt;</td><td>reserved</td></tr> </tbody> </table>	GTBI0[1:0]	TBI0 輸入引腳	<00>	OFF	<01>	PT1.0	<10>	PT3.3	<11>	reserved								
GTBI0[1:0]	TBI0 輸入引腳																			
<00>	OFF																			
<01>	PT1.0																			
<10>	PT3.3																			
<11>	reserved																			

**Gport1: 複用引腳控制器 1**

位元	名稱	描述																								
Bit7~4	GPWM1[3:0]	PWM1 輸出引腳選擇器(TimerB PWM) <table border="1"> <thead> <tr> <th>GPWM1[3:0]</th> <th>PWM1 輸出引腳</th> </tr> </thead> <tbody> <tr><td>&lt;0000&gt;</td><td>OFF</td></tr> <tr><td>&lt;0001&gt;</td><td>PT3.3</td></tr> <tr><td>&lt;0010&gt;</td><td>PT3.1</td></tr> <tr><td>&lt;0011&gt;</td><td>PT3.5</td></tr> <tr><td>&lt;0100&gt;</td><td>PT3.7</td></tr> <tr><td>&lt;0101&gt;</td><td>PT1.2</td></tr> <tr><td>&lt;0110&gt;</td><td>PT2.1</td></tr> <tr><td>&lt;0111&gt;</td><td>PT2.7</td></tr> <tr><td>&lt;1000&gt;</td><td>PT1.4</td></tr> <tr><td>&lt;1001&gt;</td><td>PT1.6</td></tr> <tr><td>Others</td><td>reserved</td></tr> </tbody> </table>	GPWM1[3:0]	PWM1 輸出引腳	<0000>	OFF	<0001>	PT3.3	<0010>	PT3.1	<0011>	PT3.5	<0100>	PT3.7	<0101>	PT1.2	<0110>	PT2.1	<0111>	PT2.7	<1000>	PT1.4	<1001>	PT1.6	Others	reserved
GPWM1[3:0]	PWM1 輸出引腳																									
<0000>	OFF																									
<0001>	PT3.3																									
<0010>	PT3.1																									
<0011>	PT3.5																									
<0100>	PT3.7																									
<0101>	PT1.2																									
<0110>	PT2.1																									
<0111>	PT2.7																									
<1000>	PT1.4																									
<1001>	PT1.6																									
Others	reserved																									
Bit3~0	GPWM0[3:0]	PWM0 輸出引腳選擇器(TimerB PWM0) <table border="1"> <thead> <tr> <th>GPWM0[3:0]</th> <th>PWM0 輸出引腳</th> </tr> </thead> <tbody> <tr><td>&lt;0000&gt;</td><td>OFF</td></tr> <tr><td>&lt;0001&gt;</td><td>PT3.2</td></tr> <tr><td>&lt;0010&gt;</td><td>PT3.0</td></tr> <tr><td>&lt;0011&gt;</td><td>PT3.4</td></tr> <tr><td>&lt;0100&gt;</td><td>PT3.6</td></tr> <tr><td>&lt;0101&gt;</td><td>PT1.1</td></tr> <tr><td>&lt;0110&gt;</td><td>PT2.0</td></tr> <tr><td>&lt;0111&gt;</td><td>PT2.6</td></tr> <tr><td>&lt;1000&gt;</td><td>PT1.3</td></tr> <tr><td>&lt;1001&gt;</td><td>PT1.5</td></tr> <tr><td>Others</td><td>reserved</td></tr> </tbody> </table>	GPWM0[3:0]	PWM0 輸出引腳	<0000>	OFF	<0001>	PT3.2	<0010>	PT3.0	<0011>	PT3.4	<0100>	PT3.6	<0101>	PT1.1	<0110>	PT2.0	<0111>	PT2.6	<1000>	PT1.3	<1001>	PT1.5	Others	reserved
GPWM0[3:0]	PWM0 輸出引腳																									
<0000>	OFF																									
<0001>	PT3.2																									
<0010>	PT3.0																									
<0011>	PT3.4																									
<0100>	PT3.6																									
<0101>	PT1.1																									
<0110>	PT2.0																									
<0111>	PT2.6																									
<1000>	PT1.3																									
<1001>	PT1.5																									
Others	reserved																									

## Gport2: 複用引腳控制器 2

位元	名稱	描述																								
Bit7~4	GSCL[3:0]	I <sup>2</sup> C, SCL 引腳選擇器 <table border="1" data-bbox="497 376 911 824"> <thead> <tr> <th>GSCL[3:0]</th> <th>SCL 引腳</th> </tr> </thead> <tbody> <tr><td>&lt;0000&gt;</td><td>OFF</td></tr> <tr><td>&lt;0001&gt;</td><td>PT3.3</td></tr> <tr><td>&lt;0010&gt;</td><td>PT3.1</td></tr> <tr><td>&lt;0011&gt;</td><td>PT3.5</td></tr> <tr><td>&lt;0100&gt;</td><td>PT3.7</td></tr> <tr><td>&lt;0101&gt;</td><td>不開放使用 (Reserved)</td></tr> <tr><td>&lt;0110&gt;</td><td>PT2.1</td></tr> <tr><td>&lt;0111&gt;</td><td>PT2.7</td></tr> <tr><td>&lt;1000&gt;</td><td>PT1.4</td></tr> <tr><td>&lt;1001&gt;</td><td>PT1.6</td></tr> <tr><td>Others</td><td>reserved</td></tr> </tbody> </table>	GSCL[3:0]	SCL 引腳	<0000>	OFF	<0001>	PT3.3	<0010>	PT3.1	<0011>	PT3.5	<0100>	PT3.7	<0101>	不開放使用 (Reserved)	<0110>	PT2.1	<0111>	PT2.7	<1000>	PT1.4	<1001>	PT1.6	Others	reserved
GSCL[3:0]	SCL 引腳																									
<0000>	OFF																									
<0001>	PT3.3																									
<0010>	PT3.1																									
<0011>	PT3.5																									
<0100>	PT3.7																									
<0101>	不開放使用 (Reserved)																									
<0110>	PT2.1																									
<0111>	PT2.7																									
<1000>	PT1.4																									
<1001>	PT1.6																									
Others	reserved																									
Bit3~0	GTX[3:0]	UART, TX 引腳選擇器 <table border="1" data-bbox="497 869 911 1265"> <thead> <tr> <th>GTX[3:0]</th> <th>TX 引腳</th> </tr> </thead> <tbody> <tr><td>&lt;0000&gt;</td><td>OFF</td></tr> <tr><td>&lt;0001&gt;</td><td>PT3.2</td></tr> <tr><td>&lt;0010&gt;</td><td>PT3.0</td></tr> <tr><td>&lt;0011&gt;</td><td>PT3.4</td></tr> <tr><td>&lt;0100&gt;</td><td>PT3.6</td></tr> <tr><td>&lt;0101&gt;</td><td>PT1.1</td></tr> <tr><td>&lt;0110&gt;</td><td>PT2.0</td></tr> <tr><td>&lt;0111&gt;</td><td>PT2.6</td></tr> <tr><td>&lt;1000&gt;</td><td>PT1.3</td></tr> <tr><td>&lt;1001&gt;</td><td>PT1.5</td></tr> <tr><td>Others</td><td>reserved</td></tr> </tbody> </table>	GTX[3:0]	TX 引腳	<0000>	OFF	<0001>	PT3.2	<0010>	PT3.0	<0011>	PT3.4	<0100>	PT3.6	<0101>	PT1.1	<0110>	PT2.0	<0111>	PT2.6	<1000>	PT1.3	<1001>	PT1.5	Others	reserved
GTX[3:0]	TX 引腳																									
<0000>	OFF																									
<0001>	PT3.2																									
<0010>	PT3.0																									
<0011>	PT3.4																									
<0100>	PT3.6																									
<0101>	PT1.1																									
<0110>	PT2.0																									
<0111>	PT2.6																									
<1000>	PT1.3																									
<1001>	PT1.5																									
Others	reserved																									

## Gport3: 複用引腳控制器 3

位元	名稱	描述										
Bit1~0	GTKTX[1:0]	Totch Key, TX1/TX2 引腳選擇器 <table border="1" data-bbox="497 1440 932 1646"> <thead> <tr> <th>GTKTX [1:0]</th> <th>TX1 引腳</th> </tr> </thead> <tbody> <tr><td>&lt;00&gt;</td><td>OFF</td></tr> <tr><td>&lt;01&gt;</td><td>PT1.0=TX1</td></tr> <tr><td>&lt;10&gt;</td><td>PT3.7=TX2</td></tr> <tr><td>&lt;11&gt;</td><td>PT1.0=TX1 PT3.7=TX2</td></tr> </tbody> </table>	GTKTX [1:0]	TX1 引腳	<00>	OFF	<01>	PT1.0=TX1	<10>	PT3.7=TX2	<11>	PT1.0=TX1 PT3.7=TX2
GTKTX [1:0]	TX1 引腳											
<00>	OFF											
<01>	PT1.0=TX1											
<10>	PT3.7=TX2											
<11>	PT1.0=TX1 PT3.7=TX2											

## 8. 看門狗, Watch Dog

看門狗 WDT 為顧名思義的為晶片的看守者，主要用於產生喚醒事件。

- ◆ 運行模式 Normal Mode
  - 看門狗計數器溢位產生復位信號，重新啟動晶片
  - 可用軟體清歸零時器
- ◆ 休眠模式 Sleep Mode
  - 看門狗 WDT 關閉，無法使用
- ◆ 待機模式 Idle Mode
  - 看門狗計數器溢位產生中斷事件，喚醒晶片

WDT 相關暫存器摘要：

INTE0            GIE[0], WDTIE[0]  
INTFO            WDTIF[0]  
PSTAT            TO[0]  
WDTCN            ENWDT[0], DWDT[2:0]

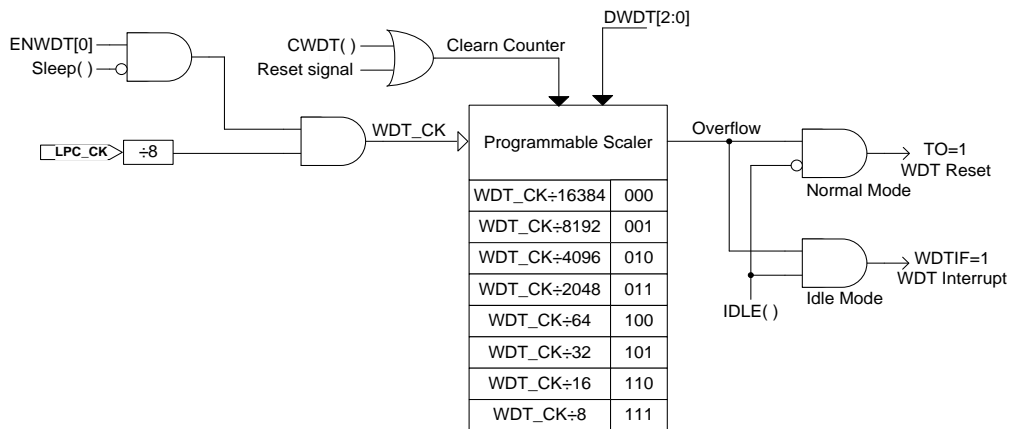


圖 8-1 看門狗方塊圖

### 8.1. WDT 使用說明

#### 8.1.1. WDT 初始化設置

WDT 計時控制器 DWDT[2:0]可決定 WDT 計數器的工作頻率 WDT\_CK 與溢位，計數器溢位後可產生 WDT 復位信號 TO 或中斷事件 WDTIF<sup>2</sup>。

#### 8.1.2. WDT 中斷事件服務

WDT 中斷事件只能操作在晶片處於待機模式，當 WDTIE[0]與 GIE[0]設置<1>時 WDT 計數器溢位後會產生中斷事件將 WDTIF[0]置<1>且程式計數器 PC 跳至中斷向量位置<0>x0004h。反之，WDTIE[0]與 GIE[0]設置<0>時不會產生任何中斷。

#### 8.1.3. WDT 啟用

WDT 必須在晶片處於運行模式下啟用，即是將 WDT 啟用控制器 ENWDT[0]設置<1>以啟用 WDT。啟用後即無法用軟件再將 ENWDT[0]設置<0>，不論在運行模式或者待機模式都無法用軟件再將 ENWDT[0]設置<0>。DWDT[2:0]設定後，當發生 WDT 重置或中斷，DWDT 將會被清除為 000b，需要軟體重新再設定。

<sup>2</sup> WDT 使用內部時脈源 LPO，故可操作在晶片處於運行 Normal Mode 與待機 Idle Mode 模式。運行模式下可用軟體歸零計數器使之不會因計數終了而復位晶片，但在待機模式下則無法透過任何方式使 WDT 計時器歸零。

## 8.2. WDT 控制暫存器列表與說明：

“.”no use, “r”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE			WDTIE					0000 0.00	0uuu uuuu	*****
026h	INTF0				WDTIF					.000 0000	.uuu uuuu	*****
02Ch	PSTAT			TO						\$000 \$000	uu\$u u\$uu	rw0,rw0,rw0,rw0,rw0,r,r,rw0
034h	WDTCN					ENWDT			DWDT[2:0]	0000 0000	uuuu \$000	-,*,*,rw1,*,*,*

表 8-1 WDT 相關暫存器

INTE0/INTF0: 詳見 中斷,Interrupt 章節

### PSTAT[7:0]週邊狀態旗標暫存器

位元	名稱	描述
Bit5	TO	看門狗 WDT 運行模式計數溢位旗標 <0> 未發生 WDT 計數溢位事件 <1> 已發生 WDT 復位事件；清除需透過 BOR、RST 或指令

### WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述																				
Bit3	ENWDT[0]	WDT 計數器啟用與關閉控制器 <0> 關閉 <1> 啟用																				
Bit2~0	DWDT[2:0]	看門狗 WDT_CK 工作頻率選擇器 <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th>DWDT[2:0]</th> <th>Pre-scale</th> <th>DWDT[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>WDT_CK ÷ 16384</td> <td>&lt;100&gt;</td> <td>WDT_CK ÷ 64</td> </tr> <tr> <td>&lt;001&gt;</td> <td>WDT_CK ÷ 8192</td> <td>&lt;101&gt;</td> <td>WDT_CK ÷ 32</td> </tr> <tr> <td>&lt;010&gt;</td> <td>WDT_CK ÷ 4096</td> <td>&lt;110&gt;</td> <td>WDT_CK ÷ 16</td> </tr> <tr> <td>&lt;011&gt;</td> <td>WDT_CK ÷ 2048</td> <td>&lt;111&gt;</td> <td>WDT_CK ÷ 8</td> </tr> </tbody> </table>	DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale	<000>	WDT_CK ÷ 16384	<100>	WDT_CK ÷ 64	<001>	WDT_CK ÷ 8192	<101>	WDT_CK ÷ 32	<010>	WDT_CK ÷ 4096	<110>	WDT_CK ÷ 16	<011>	WDT_CK ÷ 2048	<111>	WDT_CK ÷ 8
DWDT[2:0]	Pre-scale	DWDT[2:0]	Pre-scale																			
<000>	WDT_CK ÷ 16384	<100>	WDT_CK ÷ 64																			
<001>	WDT_CK ÷ 8192	<101>	WDT_CK ÷ 32																			
<010>	WDT_CK ÷ 4096	<110>	WDT_CK ÷ 16																			
<011>	WDT_CK ÷ 2048	<111>	WDT_CK ÷ 8																			

## 9. 計數器 A1,Timer-A1

計數器 A1 為 8-bit 的設計架構，TMA1 可工作於運行模式與待機模式。

- ◆ 遞增型計數器
- ◆ 八段溢位數值選擇
- ◆ 8Bit 溢位次數比較器
- ◆ 溢位產生中斷事件
- ◆ 可讀取計數器的值

TMA 暫存器摘要：

<b>INTE0</b>	GIE, TA1CIE
<b>INTE1</b>	TA1IE
<b>INTF0</b>	TA1CIF
<b>INTF1</b>	TA1IF
<b>TMA1CN</b>	ENTMA1[0], TMA1CL1[0], TMA1S1[0], DTMA1[2:0]
<b>TMA1R</b>	TMA1R[7:0]
<b>TMA1C</b>	TMA1C[7:0]

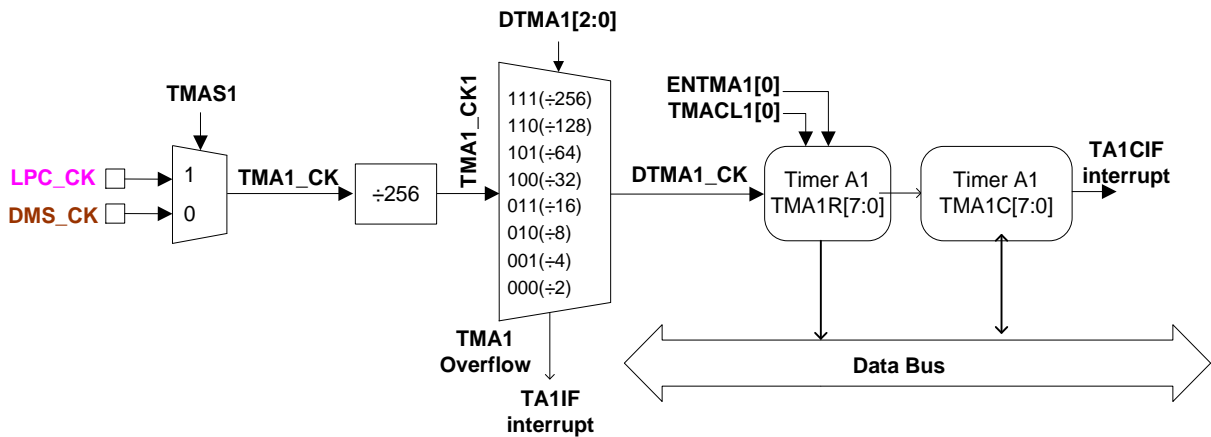


圖 9-1 計數器 A1/A2 方塊圖

- ◆ 計數器操作說明：  
設置 TMA1[0]選擇 TMA1\_CK 的頻率，並經過預除頻器 256 降低頻率再輸入 DTMA 除頻器。  
將 ENTMA1[0]設置 <1>啟用 TMA1；反之，設置<0>則關閉並清除 TMA1R[7:0]。  
DTMA1[2:0]計數條件成立產生中斷事件，並使得 TMA1R[7:0]累進加 1。  
TMA1 中斷事件 TMA1IF[0]必須在 TMA1IE[0]設置<1>且 GIE[0]設置<1>才有中斷服務。  
讀取 TMA1R[7:0]不會使得 TMA1 計數器歸零。  
使用者將 TMA1CL[0]設置<1>清除 TMA1 所有計數器後，TMA1CL[0]自動置<0>。  
TMA1R[7:0]可讀取 TMA 累進計數器的數值，並可以以寫入任意值動作清除 TMA1R[7:0]計數數值。
- ◆ 計數器的比較器操作說明：  
設置 TMA1 選擇 TMA1\_CK 的頻率，先經過預除頻 256 之後，為 TMA1\_CK 頻率源後再輸入 DTMA1 除頻器。  
將 ENTMA1 設置 <1>啟用 TMA1，並清除 TMA1\_CK、DTMA1\_CK、TMA1R 等計數器，從 0 開始計數；反之，設置<0>則關閉 TMA1。  
DTMA1[2:0]計數條件成立產生中斷事件(TA1IF)，並使得 TMA1R[7:0]累進加 1。  
TMA1 中斷事件 TA1IF 必須在 TA1IE 設置<1>且 GIE 設置<1>才有中斷服務。  
讀取 TMA1R[7:0]不會使得 TMA1 計數器歸零。  
使用者將 TMA1CL 設置<1>清除 TMA1\_CK、DTMA1\_CK 計數器後，TMA1CL[0]由硬體自動置<0>。  
TMA1R[7:0]可讀取 TMA1 累進計數器的數值，並可以以寫入動作會視為清除 TMA1R[7:0]計數數值，從 TMA1R[7:0]=0 開始重新計算。  
TMA1C[7:0] 是 Timer A1 的比較點暫存器，可以被讀寫。當 BOR/POR 發生之後，TMA1C[7:0]會被設成 0。當 TMA1R[7:0]值累加到和 TMA1C[7:0]一樣時，TA1CIF 旗標都被置 1。同樣 TA1CIF 必須在 TA1CIE 設置<1>且 GIE 設置<1>才有中斷服務。  
當設計 TA1IF 為 1 秒中斷，如果需求為 60 秒中斷喚醒，則可以設定 TA1CIF 為 60 秒中斷，並開啟 TA1CIE 中斷要求來喚醒晶片。



## 9.1. 暫存器說明-TMA1

“_”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“_”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
044h	TMA1CN	ENTMA1	TMA1R	TMAS1	DTMA1[2:0]					0000 0000	u0uu uuuu	*,rw1,*,*,*,*,*
045h	TMA1R	TMA1 counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0,rw0,rw0,rw0,rw0
046h	TMA1C	TMA1C counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0,rw0,rw0,rw0,rw0

表 9-1 TMA1 控制暫存器

INTE0/INTF0 : 詳見 中斷,Interrupt 章節

TMA1CN: 計數器 A1 控制暫存器

位元	名稱	描述																																															
Bit7	ENTMA1	Timer-A1 啟用控制器 <0> 關閉。 <1> 啟用，並清除 TMA1_CK、DTMA1_CK、TMA1R 等計數器。																																															
Bit6	TMA1R	TMA1 除頻器計數歸零 <0> TMA1 除頻器正常計數。 <1> TMA1 除頻器計數歸零。TMA1R 設置<1>清除 TMA1_CK、DTMA1_CK 計數器後，TMA1R 由硬體自動置<0>。																																															
Bit5	TMAS1	TMA1 工作頻率選擇器 <0> DMS_CK <1> LPC_CK																																															
Bit4~2	DTMA1[2:0]	啟用與關閉控制器 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>DTMA[2:0]</th> <th>頻率分配選擇器</th> <th>DTMA[2:0]</th> <th>頻率分配選擇器</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>TMA1_CK ÷ 2</td> <td>100</td> <td>TMA1_CK ÷ 32</td> </tr> <tr> <td>&lt;001&gt;</td> <td>TMA1_CK ÷ 4</td> <td>101</td> <td>TMA1_CK ÷ 64</td> </tr> <tr> <td>&lt;010&gt;</td> <td>TMA1_CK ÷ 8</td> <td>110</td> <td>TMA1_CK ÷ 128</td> </tr> <tr> <td>&lt;011&gt;</td> <td>TMA1_CK ÷ 16</td> <td>111</td> <td>TMA1_CK ÷ 256</td> </tr> </tbody> </table> <p>計算後的中斷時間為：</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>TMA1_CK(kHz)</th> <th>TMA1_CK1(kHz)</th> <th>DTMA1[2:0]</th> <th>DTMA1_CK(kHz)</th> <th>TA1IF(msec)</th> </tr> </thead> <tbody> <tr> <td rowspan="3">1000</td> <td rowspan="3">3.90625</td> <td>000b</td> <td>1.953125</td> <td>0.512</td> </tr> <tr> <td>100b</td> <td>0.122070313</td> <td>8.192</td> </tr> <tr> <td>111b</td> <td>0.015258789</td> <td>65.536</td> </tr> <tr> <td rowspan="3">15</td> <td rowspan="3">0.05859375</td> <td>000b</td> <td>0.029297</td> <td>34.133</td> </tr> <tr> <td>100b</td> <td>0.001831</td> <td>546.133</td> </tr> <tr> <td>111b</td> <td>0.000229</td> <td>4369.067</td> </tr> </tbody> </table>	DTMA[2:0]	頻率分配選擇器	DTMA[2:0]	頻率分配選擇器	<000>	TMA1_CK ÷ 2	100	TMA1_CK ÷ 32	<001>	TMA1_CK ÷ 4	101	TMA1_CK ÷ 64	<010>	TMA1_CK ÷ 8	110	TMA1_CK ÷ 128	<011>	TMA1_CK ÷ 16	111	TMA1_CK ÷ 256	TMA1_CK(kHz)	TMA1_CK1(kHz)	DTMA1[2:0]	DTMA1_CK(kHz)	TA1IF(msec)	1000	3.90625	000b	1.953125	0.512	100b	0.122070313	8.192	111b	0.015258789	65.536	15	0.05859375	000b	0.029297	34.133	100b	0.001831	546.133	111b	0.000229	4369.067
DTMA[2:0]	頻率分配選擇器	DTMA[2:0]	頻率分配選擇器																																														
<000>	TMA1_CK ÷ 2	100	TMA1_CK ÷ 32																																														
<001>	TMA1_CK ÷ 4	101	TMA1_CK ÷ 64																																														
<010>	TMA1_CK ÷ 8	110	TMA1_CK ÷ 128																																														
<011>	TMA1_CK ÷ 16	111	TMA1_CK ÷ 256																																														
TMA1_CK(kHz)	TMA1_CK1(kHz)	DTMA1[2:0]	DTMA1_CK(kHz)	TA1IF(msec)																																													
1000	3.90625	000b	1.953125	0.512																																													
		100b	0.122070313	8.192																																													
		111b	0.015258789	65.536																																													
15	0.05859375	000b	0.029297	34.133																																													
		100b	0.001831	546.133																																													
		111b	0.000229	4369.067																																													

TMA1R: TMA1 的遞增型計數器，可讀取不可寫入。

寫入動作會視為清除 TMA1R[7:0]計數數值，從 TMA1R[7:0]=0 開始重新計算。

TMA1C: Timer A1 計數器的比較點，可讀取可寫入。

## 10.16-bit 計數器 B, TMB (16-bit TimerB)

計數器 B (以下簡稱 TMB) · 每個 TMB 具有兩個 PWM 輸出 · 分別為 PWMA0/1。而每個 TMB 具有四種操作模式 · 每個模式的計數器皆具有特殊功能設計 · 以滿足不同的應用方式。

**TMBx 暫存器摘要：**

<b>INTE0</b>	GIE, TB1IE
<b>INTF0</b>	TB1IF
<b>OSCCN1</b>	DTMB[1:0], TMBS
<b>TB1Flag</b>	PWM7A, PWM6A, PWM5A, PWM4A, PWM3A, PWM2A, PWM1A
<b>TB1CN0</b>	ENTB1, TB1M[1:0], TB1RT[1:0], TB1CL
<b>TB1CN1</b>	PA1IV, PWMA1[2:0], PA0IV, PWMA0[2:0]
<b>TB1R</b>	TB1RH[15:8], TB1RL[7:0]
<b>TB1C0</b>	TB1C0[15:8], TB1C0L[7:0]
<b>TB1C1</b>	TB1C1H[15:8], TB1C1L[7:0]
<b>TB1C2</b>	TB1C2H[15:8], TB1C2L[7:0]
<b>TC1CN0</b>	TC1S[1:0]

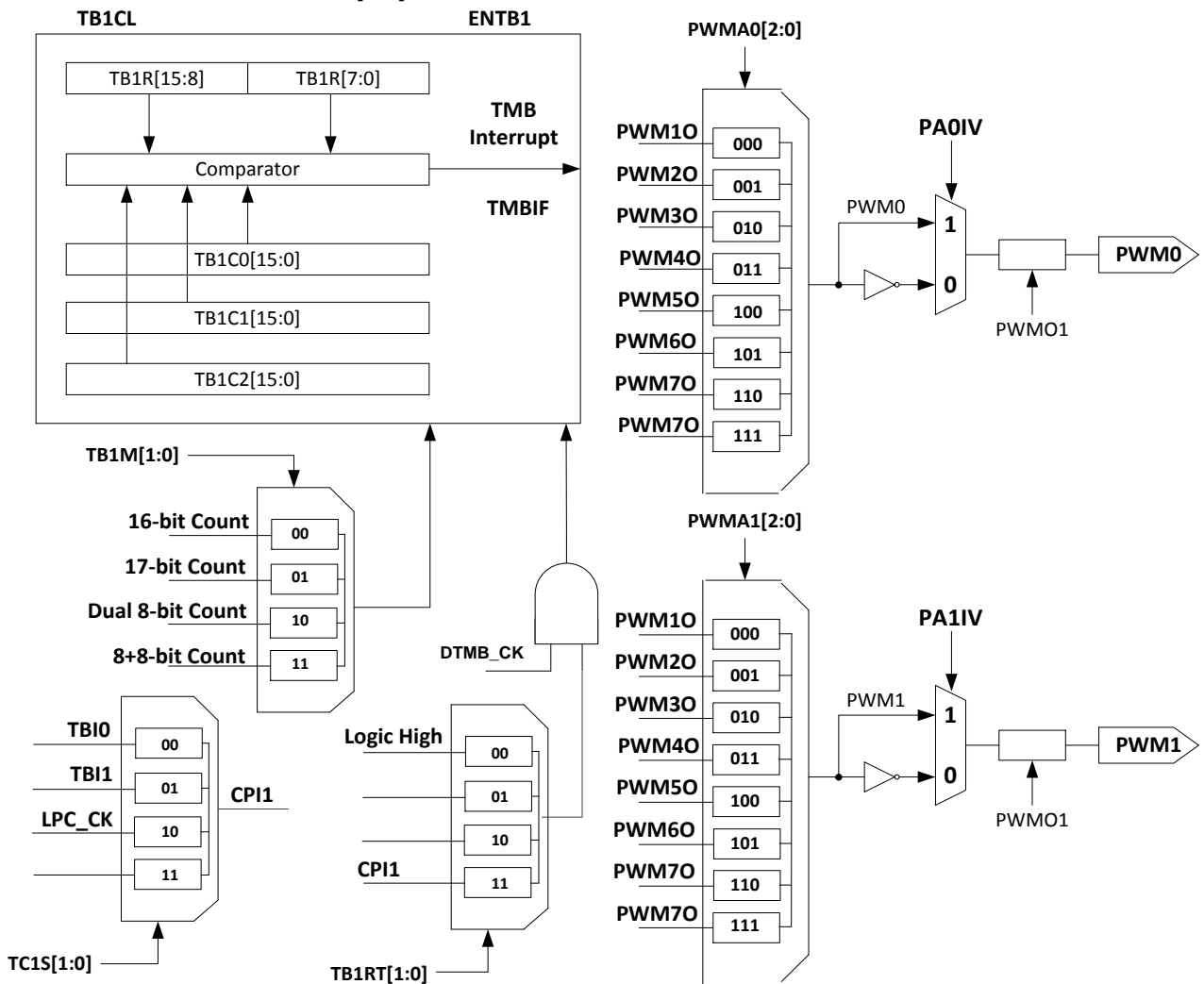


圖 10-1 Timer B 計數器架構圖

## 10.1. TMB 使用說明

- ◆ TMB 的計數暫存器分別為
  - 遞增/遞減式計數器 TB1R[15:0]
  - 溢位事件條件控制器 TB1C0[15:0]
  - PWMA 條件控制器 TB1C1[15:0]
  - PWMA 條件控制器 TB1C2[15:0]
  - 啟用控制器 ENTB1[0]
  - 模式控制器 TB1M[1:0]
  - 觸發控制器 TB1RT[1:0]
  - 歸零控制器 TB1CL[0]
  - PWM0 輸出波形選擇器 PWMA0[2:0]
  - PWM0 輸出反相控制器 PA0IV[0]
  - PWM1 輸出波形選擇器 PWMA1[2:0]
  - PWM1 輸出反相控制器 PA1IV[0]
  - 工作頻率源選擇器 TMBS[0]
  - 工作頻率預除頻器 DTMB[1:0]
- ◆ TMB 四種計數模式
  - 16-bit 計數
  - 17-bit 計數
  - 兩組 8-bit 計數
  - 8+8-bit 計數
- ◆ TMB 的系統功耗操作
  - 運行模式
  - 待機模式
  - 休眠模式
- ◆ TB1R[15:0]歸零重新計數條件
  - 讀取 TMB 相關暫存器，不會使得 TB1R[15:0]歸零重新計數
  - 寫入 TB1R[15:0](唯讀)、TB1C0[15:0]、TB1C1[15:0]與 TB1C2 [15:0]不會使得 TB1R[15:0]歸零重新計數
  - 寫入 TB1CN0 與 TB1CN1 控制暫存器不會使得 TB1R[15:0]歸零重新計數。
  - TB1R[15:0]採累進計數至大於 TB1C0[15:0]將使得 TB1R[15:0]歸零重新計數。
  - 使用者將 TB1CL[0]設置<1>清除 TB1R[15:0]計數器後，TB1CL[0]自動置<0>。

## 10.2. TMB 四種計數模式

計數器 B 的四種計數方式，可透過計數模式選擇器 TB1M[1:0]進行選擇。而每種計數模式具有不同的溢位與中斷事件方式，在此章節說明四種計數模式的操作方法。

另外，不同的計數模式與 PWM 條件選擇器搭配後可產生七種不同的 PWM 波形。在後續章節會逐一描述。

### 10.2.1. 16-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<00>使得 TMB 操作在 16-bit 計數模式下，在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時，產生溢位事件 TB1IF[0]並將 TB1R[15:0]歸零重新計數。

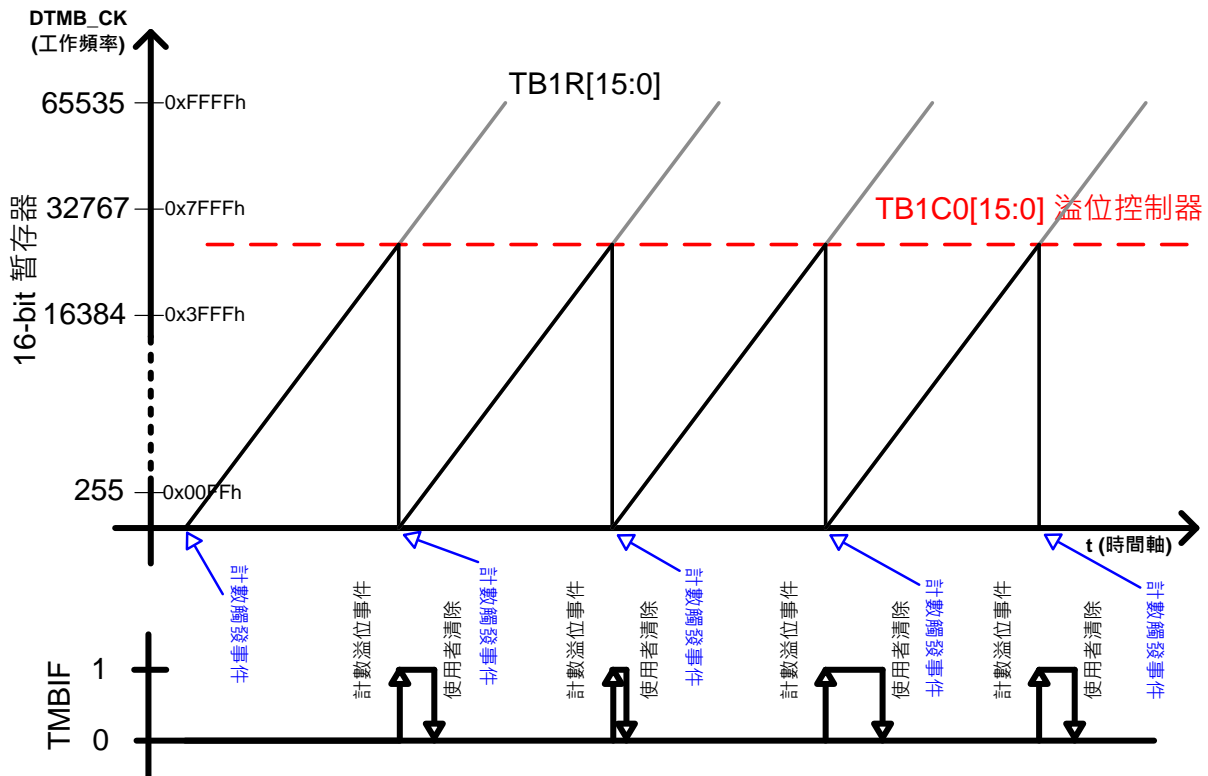


圖 10-2 16-bit 計數器波形與使用示意圖

- ◆ 16-bit 計數模式操作說明
  - 初始化
    - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
    - TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
    - 寫入數據至 TB1C0[15:0]。
  - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable)，即循環計數。

- 將 ENTB1[0]設置<1>以啟用計數器
  - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
  - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

### 10.2.2. 17-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<01>使得 TMB 操作在 17-bit 計數模式下，在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件 TB1IF[0]，並重新遞增計數。

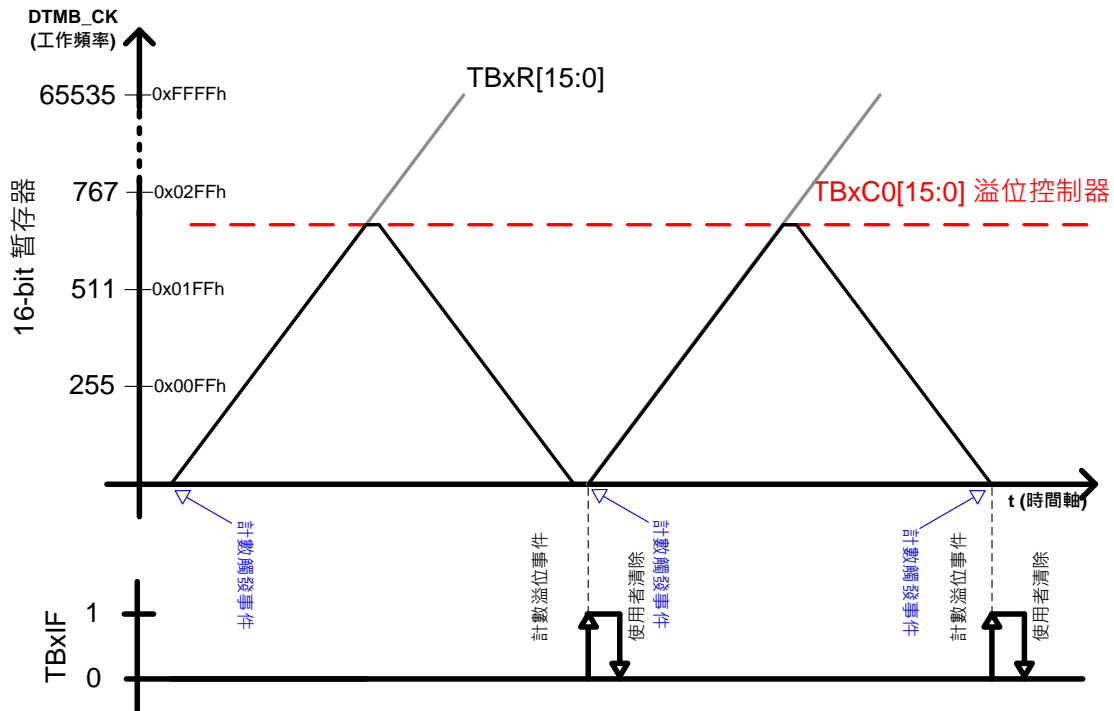


圖 10-3 17-bit 計數器波形與使用示意圖

- ◆ 17-bit 計數模式操作說明
- 初始化
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
  - 寫入數據至 TB1C0[15:0]。
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable)，即循環計數。
- 將 ENTB1[0]設置<1>以啟用計數器
  - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
  - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

### 10.2.3. 兩組 8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<10>使得 TMB 操作在兩組 8-bit 計數模式下，在此模式下具有以下特性：

- ◆ 兩個 8-bit 計數器 TB1R[7:0]與 TB1R[15:8]的計數開始可由 TB1RT[1:0]設置不同事件做同時觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並將 TB1R[7:0]歸零重新計數。
- ◆ TB1R[15:8]累進計數至等於 TB1C0[15:8]時產生溢位並將 TB1R[15:8]歸零重新計數。

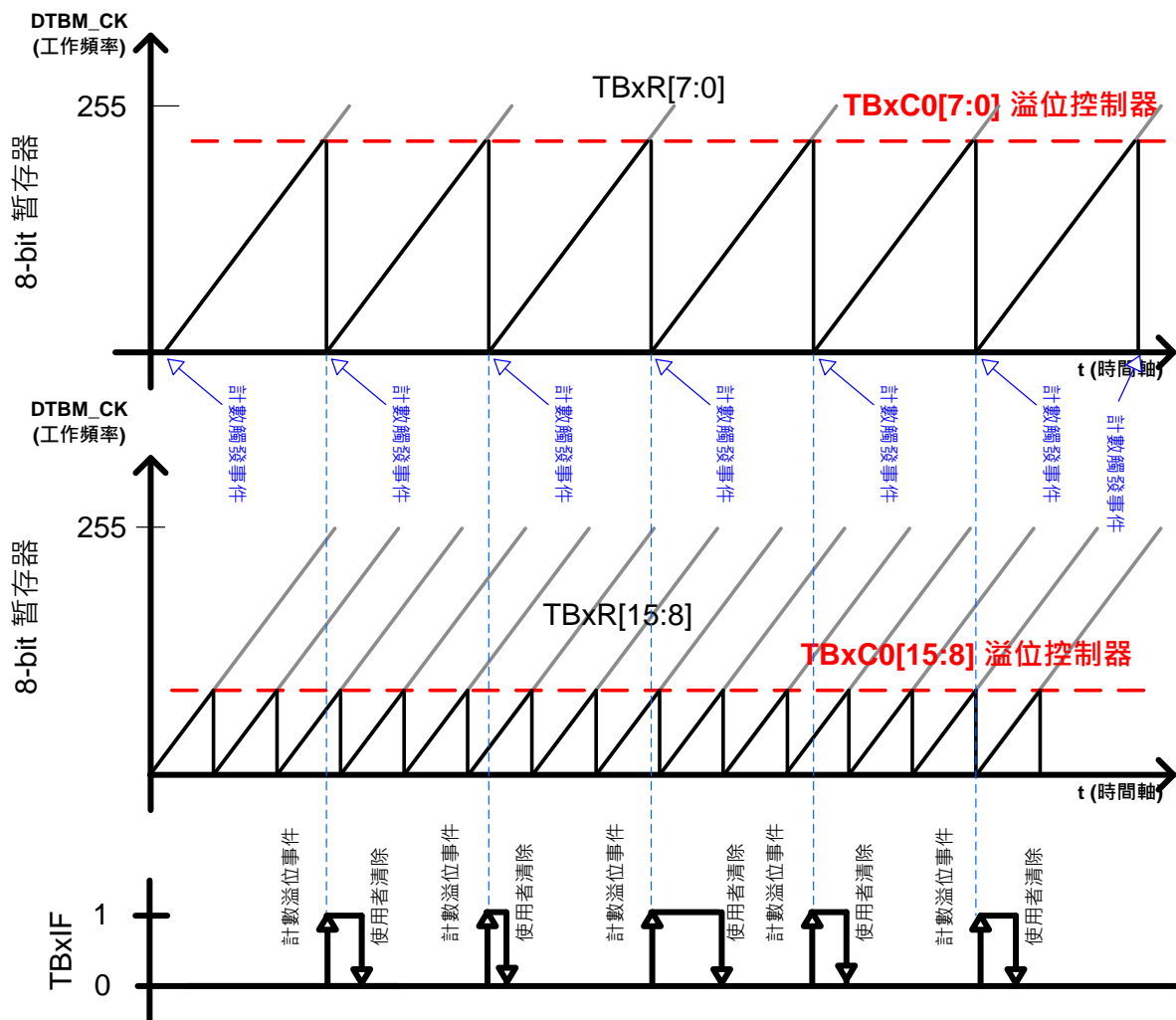


圖 10-4 兩組 8-bit 計數器波形與使用示意圖

- ◆ 兩組 8-bit 計數模式操作說明
- 初始化
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
  - 分別寫入數據至 TB1C0[7:0]與 TB1C0[15:8]。

- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable) , 即循環計數。
- 將 ENTB1[0]設置<1>以啟用計數器
  - 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時 , 產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數 , 此時 TB1IE[0]設置<1>則會產生中斷事件服務。
  - 當 TB1R[15:8]計數數值至等於 TB1C0[15:8]時 , 產生溢位並且 TB1R[15:8]歸零重新遞增計數。
  - 計數過程 , 使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數 , 且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。



## 10.2.4. 8+8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<11>使得 TMB 操作在兩組 8+8-bit 計數模式下，在此模式下具有以下特性：

- ◆ 8+8-bit 計數器 TB1R[15:8]與 TB1R[7:0]與的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並使得 TB1R[15:8]計數器累加 1 且 TB1R[7:0]歸零重新計數。

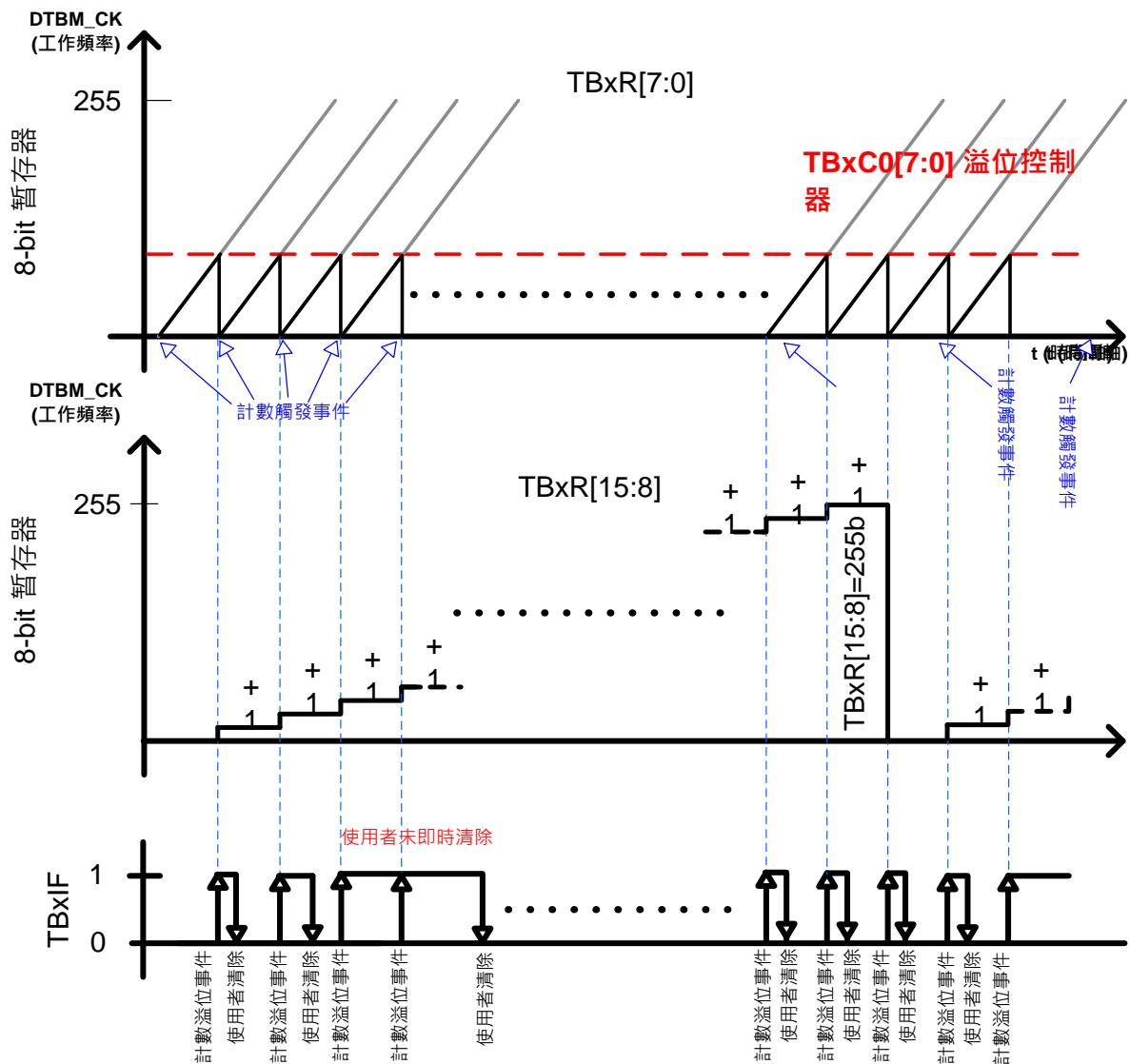


圖 10-5 8+8-bit 計數器波形與使用示意圖

- ◆ 8+8-bit 計數模式操作說明
- 初始化
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
  - 寫入數據至 TB1C0[7:0]。

- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用狀態 (Always Enable) , 即循環計數。
- 將 ENTB1[0]設置<1>以啟用計數器
  - 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時 , 產生溢位事件使得 TB1IF[0]置<1>且 TB1R[15:8]計數器累加 1 , 此時 TB1IE[0]設置<1>則會產生中斷事件並歸零重新遞增計數。
  - 當 TB1R[15:8]計數數值至等於 TB1R[15:8]=255b 時 , 再加 1 會使得 TB1R[15:8]歸零重新遞增計數。
  - 計數過程 , 使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數 , 且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

## 10.3. PWM 脈衝寬度調變

當 TMB 不同的計數模式與脈衝寬度調變 (簡稱 PWM) 模式選擇器進行組合使用，可產生多種形式的 PWM 波形，其中 PWMA0/1 為實際可輸出之引腳。本章節介紹七種不同的使用方式予請使用者參考。

- ◆ TMB 與 PWM 輸出的關係與基本操作說明
- TMB1 控制 PWMA0 與 PWMA1 輸出
  - 由 PWM 模式選擇器 PWMA0[2:0]與 PWMA1[2:0]，分別設置 PWMA0 與 PWMA1 輸出波形為 PWM1O ~ PWM7O 的其中一種。
  - 由波形狀態旗標 PWMA1[0] ~ PWMA6[0]可以分別讀到 PWM1O ~ PWM6O 為“H”或“L”狀態。
  - 透過 PWM 輸出反相器 PA0IV[0]與 PA1IV[0]，可分別設置 PWMA0 與 PWMA1 實際輸出波形是否反相。
  - PWMA0 與 PWMA1 可分別由引腳 PT7.6(SEG12)與 PT7.7(SEG13)輸出。
- ◆ PWM 模式選擇器 PWMA0/1[2:0]，可輸出 PWM1O ~ PWM7O 等波形。必須注意，當搭配不同 TMB 計數模式時 PWM1O ~ PWM7O 可輸出截然不同的波形，以下章節將以基本型態與常見應用描述。

## 10.3.1. PWM10 波形 (16-bit PWM)

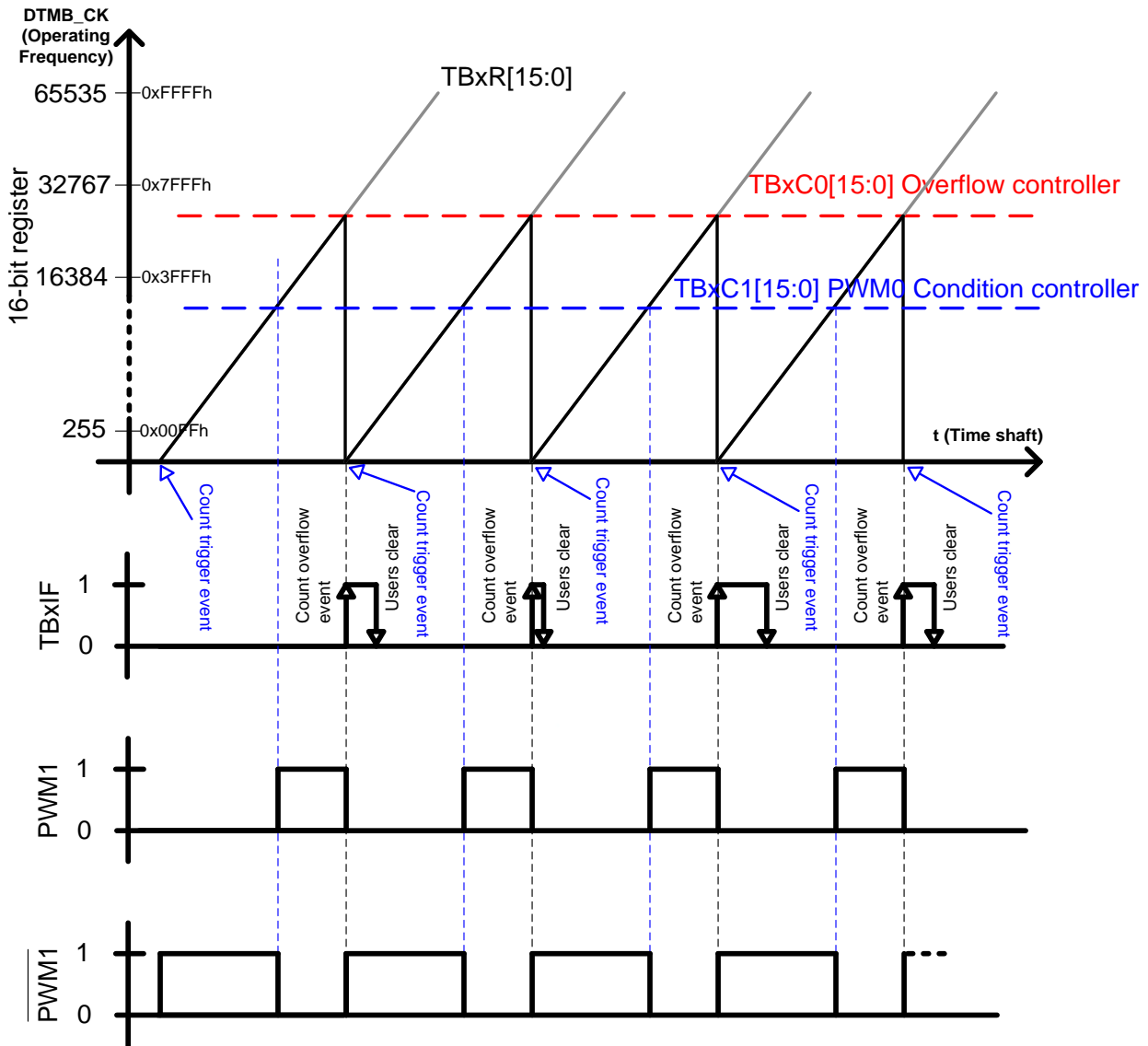


圖 10-6 PWM10 波形與使用示意圖

## ◆ PWM10 操作說明

## ■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<000>以輸出 PWM10 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為 Logic High。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。

## ■ 產生 PWM10 波形

- 當 TB1R[15:0]計數數值至等於 TB1C1[15:0]時，使得 PWM1O 狀態由 0→1。
- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM1O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM1O 頻率與工作週期計算公式：

$$\text{PWM1O Frequency} = \frac{\text{DTMB\_CK}}{\text{TB1C0}[15:0] + 1}$$

$$\text{PWM1O Duty Cycle} = \frac{(\text{TB1C0}[15:0] + 1) - \text{TB1C1}[15:0]}{\text{TB1C0}[15:0] + 1}$$

## 10.3.2. PWM2O 波形 (16-bit PWM)

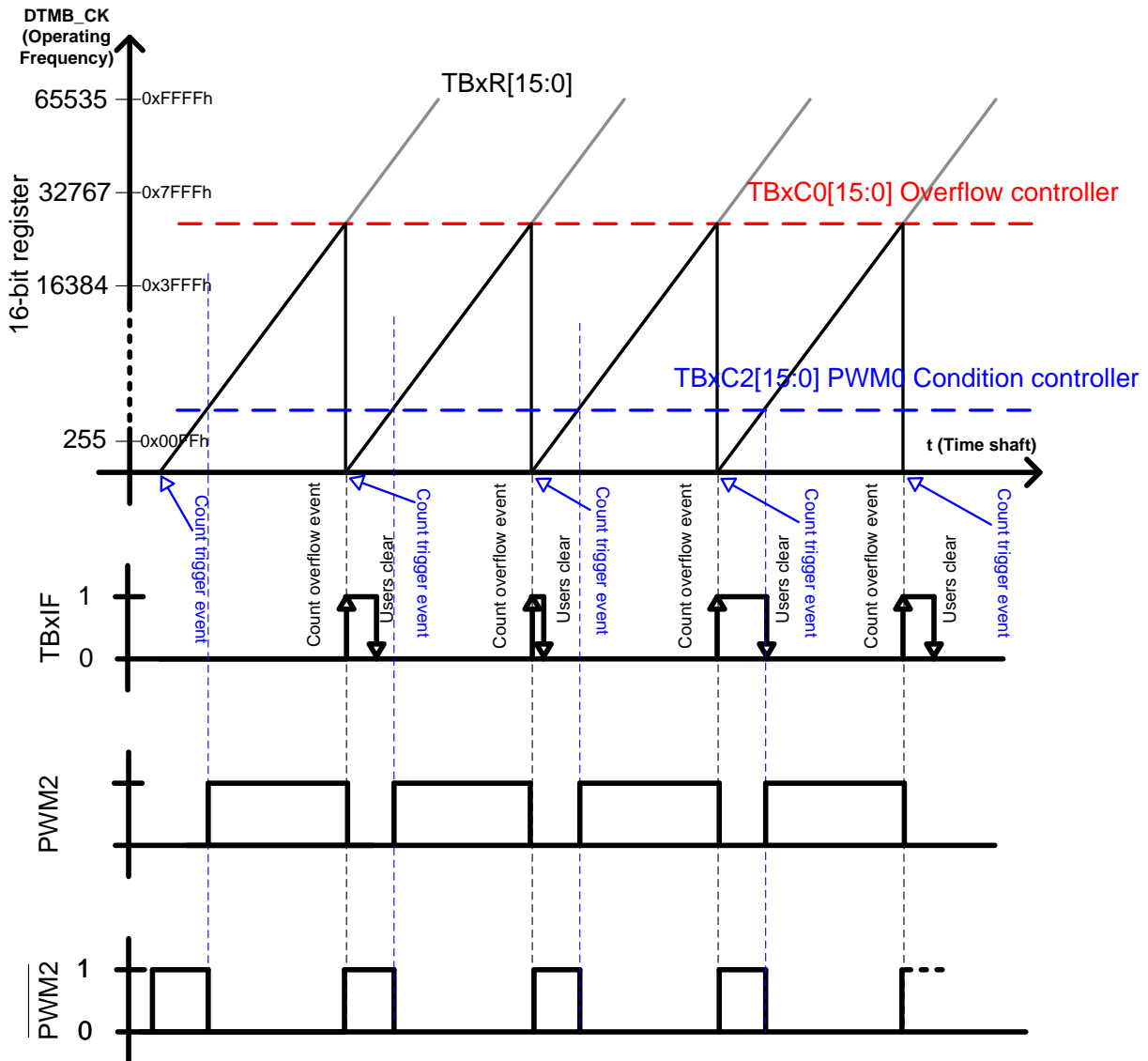


圖 10-7 PWM2O 波形與使用示意圖

## ◆ PWM2O 操作說明

## ■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<001>以輸出 PWM2O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。

## ■ 產生 PWM2O 波形

- 當 TB1R[15:0]計數數值至等於 TB1C2[15:0]時，使得 PWM2O 狀態由 0→1。
- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM2O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM2O 頻率與工作週期計算公式：

$$\text{PWM2O Frequency} = \frac{\text{DTMB\_CK}}{\text{TB1C0}[15:0] + 1}$$

$$\text{PWM2O Duty Cycle} = \frac{(\text{TB1C0}[15:0] + 1) - \text{TB1C2}[15:0]}{\text{TB1C0}[15:0] + 1}$$

## 10.3.3. PWM3O 波形 (8-bit PWM)

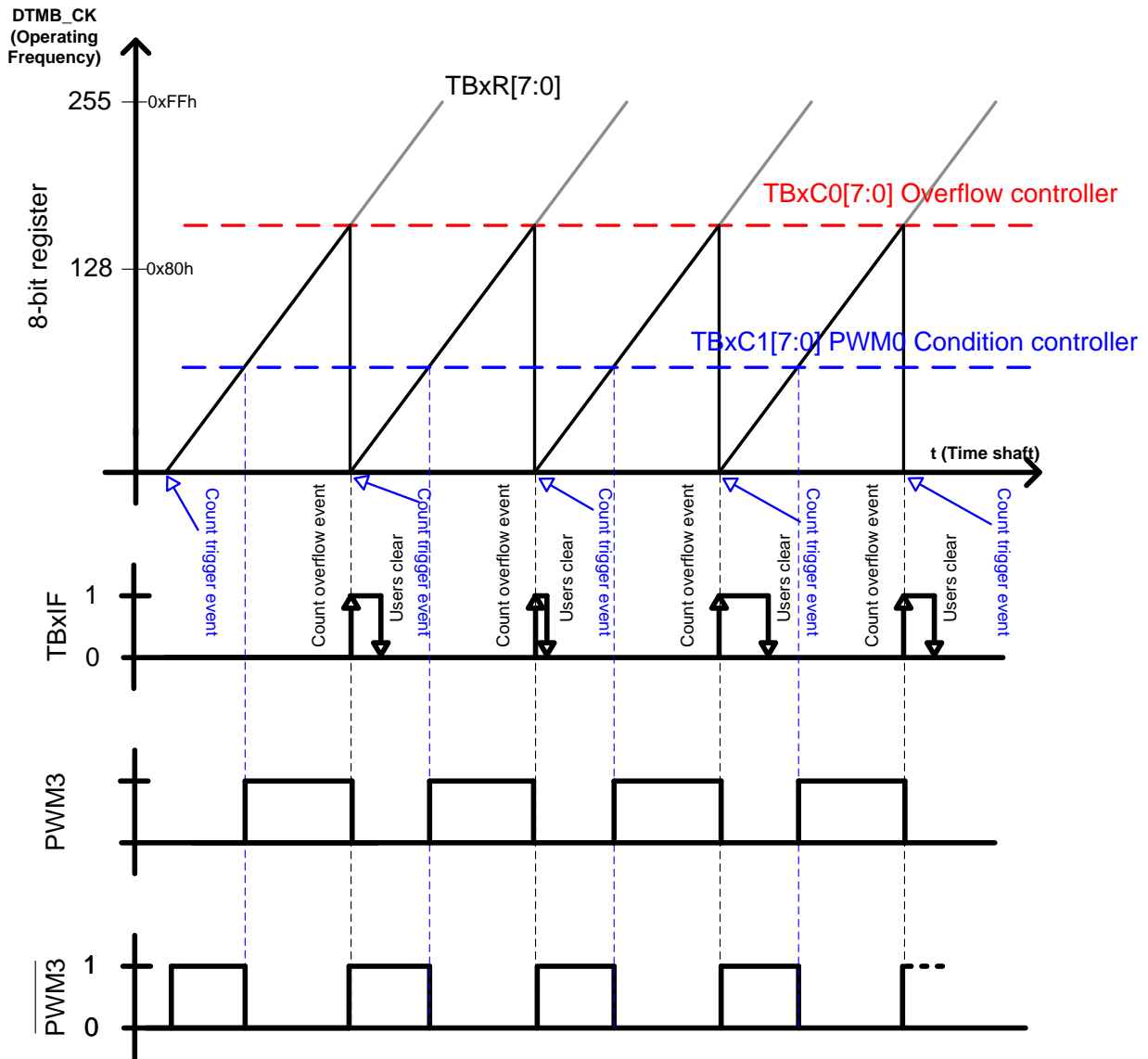


圖 10-8 PWM3O 波形與使用示意圖

- ◆ PWM3O 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
  - PWMA0/1[2:0]設置<010>以輸出 PWM3O 波形
  - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable) ，即循環計數。
  - 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
  - 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
  - 將 ENTB1[0]設置<1>啟用計數器。



- 產生 PWM3O 波形
  - 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM3O 狀態由 0→1。
  - 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM3O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM3O 頻率與工作週期計算公式：

$$\text{PWM3O Frequency} = \frac{\text{DTMB\_CK}}{\text{TB1C0L}[7:0] + 1}$$

$$\text{PWM3O Duty Cycle} = \frac{(\text{TB1C0L}[7:0] + 1) - \text{TB1C1L}[7:0]}{\text{TB1C0L}[7:0] + 1}$$

## 10.3.4. PWM4O 波形 (8-bit PWM)

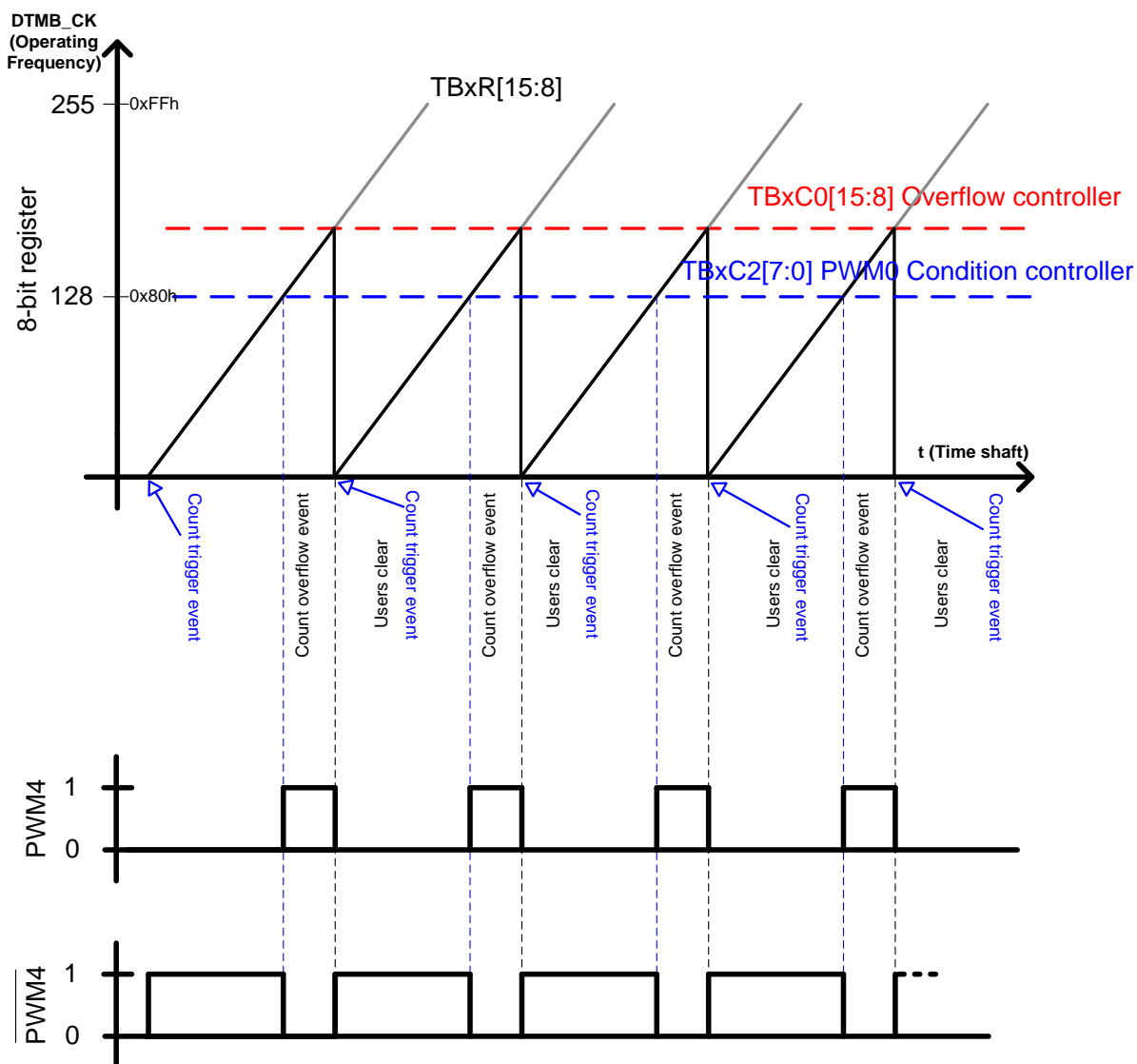


圖 10-9 PWM4O 波形與使用示意圖

- ◆ PWM4O 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
  - PWMA0/1[2:0]設置<011>以輸出 PWM4O 波形
  - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
  - 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。
  - 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
  - 將 ENTB1[0]設置<1>啟用計數器。
- 產生 PWM4O 波形

- 當 TB1R[7:0]計數數值至等於 TB1C2L[7:0]時，使得 PWM4O 狀態由 0→1。
- 當 TB1RL[7:0]再計數數值至等於 TB1C0H[15:8]時，使得 PWM4O 狀態由 1→0 並歸零重新遞增計數。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM4O 頻率與工作週期計算公式：

$$\text{PWM4O Frequency} = \frac{\text{DTMB\_CK}}{\text{TB1C0H}[15:8] + 1}$$

$$\text{PWM4O Duty Cycle} = \frac{(\text{TB1C0H}[15:8] + 1) - \text{TB1C2L}[7:0]}{\text{TB1C0H}[15:8] + 1}$$

### 10.3.5. PWM50 波形 (8+8-bit PWM)

8+8-bit PWM 工作週期微調器 TB1C2[7:0]設置與說明，如下表所示。其中 N 為工作週期中的脈波寬度 ( $N = \text{TB1C0}[7:0] - \text{TB1C1}[7:0]$ )。

#### ■ 基本型

PWM 工作週期微調		說明
TB1C2[7:0]	加權量	
80h	1/2	$2^1$ 個波形為一組循環，其中有 $(2^1-1)$ 個寬度為 N+1 的波形
40h	1/4	$2^2$ 個波形為一組循環，其中有 $(2^2-1)$ 個寬度為 N+1 的波形
20h	1/8	$2^3$ 個波形為一組循環，其中有 $(2^3-1)$ 個寬度為 N+1 的波形
10h	1/16	$2^4$ 個波形為一組循環，其中有 $(2^4-1)$ 個寬度為 N+1 的波形
08h	1/32	$2^5$ 個波形為一組循環，其中有 $(2^5-1)$ 個寬度為 N+1 的波形
04h	1/64	$2^6$ 個波形為一組循環，其中有 $(2^6-1)$ 個寬度為 N+1 的波形
02h	1/128	$2^7$ 個波形為一組循環，其中有 $(2^7-1)$ 個寬度為 N+1 的波形
01h	1/256	$2^8$ 個波形為一組循環，其中有 $(2^8-1)$ 個寬度為 N+1 的波形

表 10-1 工作週期微調器設置表

#### ■ 邏輯運算 OR 疊合型

- 當 TB1C2[7:0]不只設置 1bit 時，其加權量進行加總後，即為總加權量。亦為一組循環中，各脈波寬度(N, N+1)的數量。

$$\text{加權量} = \frac{\alpha}{\beta} \quad \begin{array}{l} \alpha = \text{一組循環中，脈波寬度為 N 的波形數} \\ \beta = \text{一組循環中的總波形數} \end{array}$$

以下範例以隨機數值進行規律說明。

- TB1C2[7:0]設置為 C0h(80h+40h)時，會使得 PWM 工作週期產生  $3/4(1/2+1/4)$  的加權量變化。而波形的變化，則是以 4 個輸出週期為一組，其中會有 3 個寬度 N 的波形與 1(4-3)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 A0h(80h+20h)時，會使得 PWM 工作週期產生  $5/8(1/2+1/8)$  的加權量變化。而波形的變化，則是以 8 個輸出週期為一組，其中會有 5 個寬度 N 的波形與 3(8-5)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 57h(40h+10h+04h+02h+01h)時，會使得 PWM 工作週期產生  $87/256(1/4+1/16+1/64+1/128+1/256)$  的加權量變化。而波形的變化，則是以 256 個輸出週期為一組，其中會有 87 個寬度 N 的波形與(256-87)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 86h(80h+04h+02h)時，會使得 PWM 工作週期產生  $67/128(1/2+1/64+1/128)$  的加權量變化。而波形的變化，則是以 128 個輸出週期為一組，其中會有 67 個寬度 N 的波形與(128-67)個寬度為(N+1)的波形。
- TB1C2[7:0]設置為 FFh(80h+40h+20h+10h+08h+04h+02h+01h)時，會使得 PWM 工作週期產生  $255/256$  的加權量變化。而波形的變化，則是以 256 個輸出週期為一組，其中會有 255 個寬度 N 的波形與 1 個寬度為(N+1)的波形。

◆ 下表 10-2 、圖 10-10 與圖 10-10 部分列出 TB1C2[7:0]在不同設置下，8+8-bit PWM 波形變化以供使用者參考。

型態	TB1C2 [7:0]	加權量	0	1	2	3	4	5	6	7	8	9	~	127	128	129	~	254	255
基本波形	00h	-	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	80h	1/2	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N
	40h	1/4	N+1	N+1	N	N+1	N+1	N	N+1	N	N+1	N+1	~	N+1	N+1	N+1	~	N	N+1
	20h	1/8	N+1	N+1	N+1	N+1	N	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	10h	1/16	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	08h	1/32	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	04h	1/64	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	02h	1/128	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	N+1	~	N+1	N+1
	01h	1/256	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N	N+1	~	N+1	N+1
邏輯運算疊合型	C0h	3/4	N+1	N	N	N	N+1	N	N	N	N+1	N	~	N	N+1	N	~	N	N
	A0h	5/8	N+1	N	N+1	N	N	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N
	E0h	7/8	N+1	N	N	N	N	N	N	N	N+1	N	~	N	N+1	N	~	N	N
	F0h	15/16	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N
	F8h	31/32	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N
	FCh	63/64	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N
	FEh	127/128	N+1	N	N	N	N	N	N	N	N	N	~	N	N+1	N	~	N	N
	FFh	255/256	N+1	N	N	N	N	N	N	N	N	N	~	N	N	N	~	N	N
	57h	87/256	N+1	N+1	N	N+1	N+1	N+1	N	N+1	N	N+1	~	N+1	N	N+1	~	N	N+1
	86h	67/128	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N	N+1	N	~	N+1	N
	32h	25/128	N+1	N+1	N+1	N+1	N	N+1	N+1	N+1	N	N+1	~	N+1	N+1	N+1	~	N+1	N+1

表 10-2 PWM50 輸出波形示意表

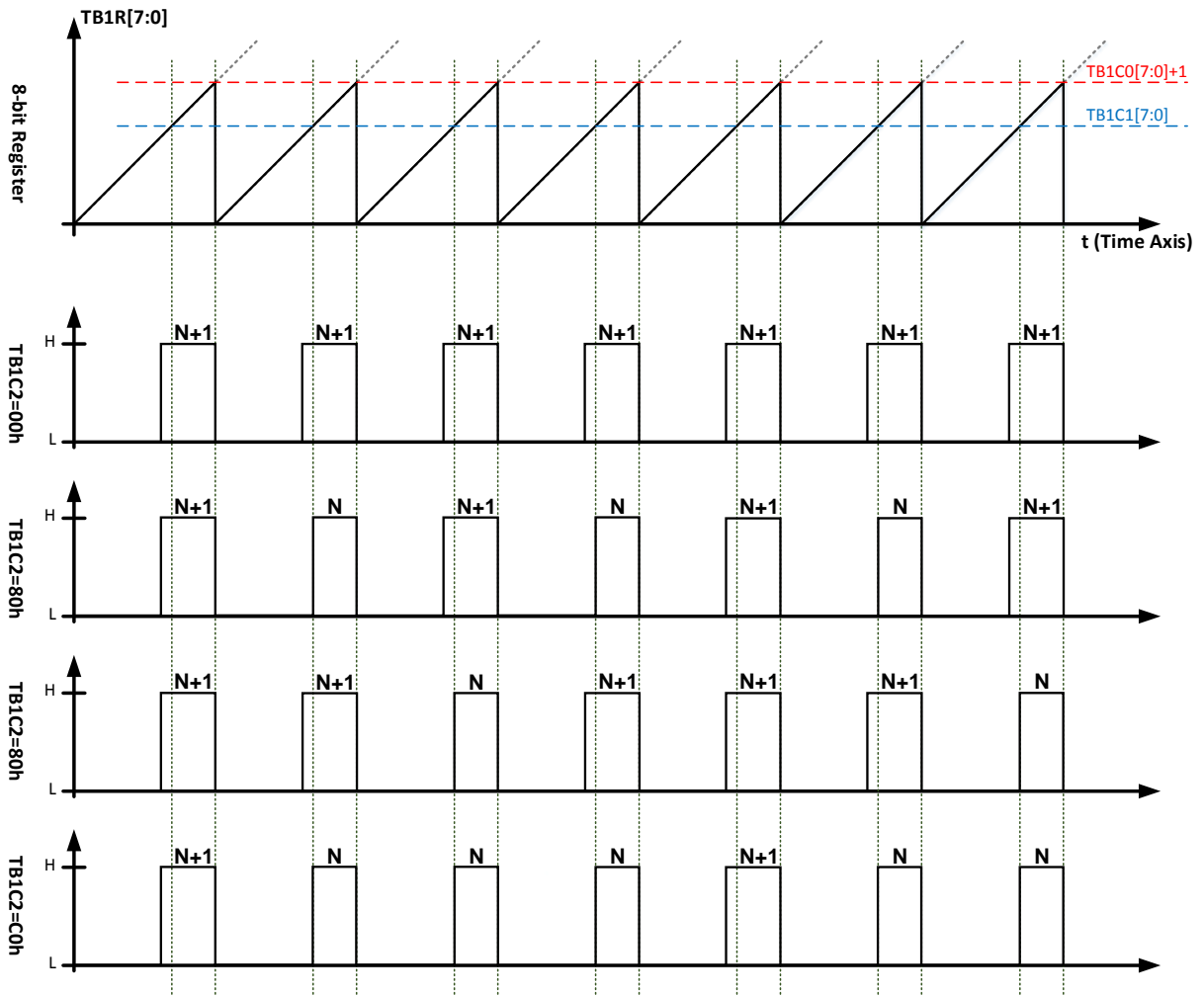


圖 10-10 PWM5O 輸出波形示意圖 1

◆ PWM5O 輸出操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
- PWMA0/1[2:0]設置<100>以輸出 PWM5O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)微調方式。
- 將 ENTB1[0]設置<1>啟用計數器。

■ 產生 PWM5O 波形

- 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM5O 狀態由 0→1。
- 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM5O 狀態由 1→0；

- 並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- 此時，TB1C2L[7:0]所設置的數據，將調整 PWM50 輸出之脈波寬度為 N+1 或 N。如表 10-1 所描述，其中  $N = TB1C0[7:0] - TB1C1[7:0]$ 。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM50 頻率與工作週期計算公式：

$$\text{PWM50 Frequency} = \frac{\text{DTMB\_CK}}{\text{TBxC0}[7:0] + 1}$$

$$\begin{aligned} \text{PWM50 Duty Cycle} \\ &= \frac{(\text{TBxC0}[7:0] + 1) - \text{TBxC1}[7:0] - \text{TBxC2}[7:0]/256}{\text{TBxC0}[7:0] + 1} \end{aligned}$$

## 10.3.6. PWM6O 形 (兩個 16-bit PWM 波形)

將 TMB 計數器設置在 17-bit 模式且 PWM 輸出波形選擇 PWM6O 則可產生兩個 16-bit PWM 波形。

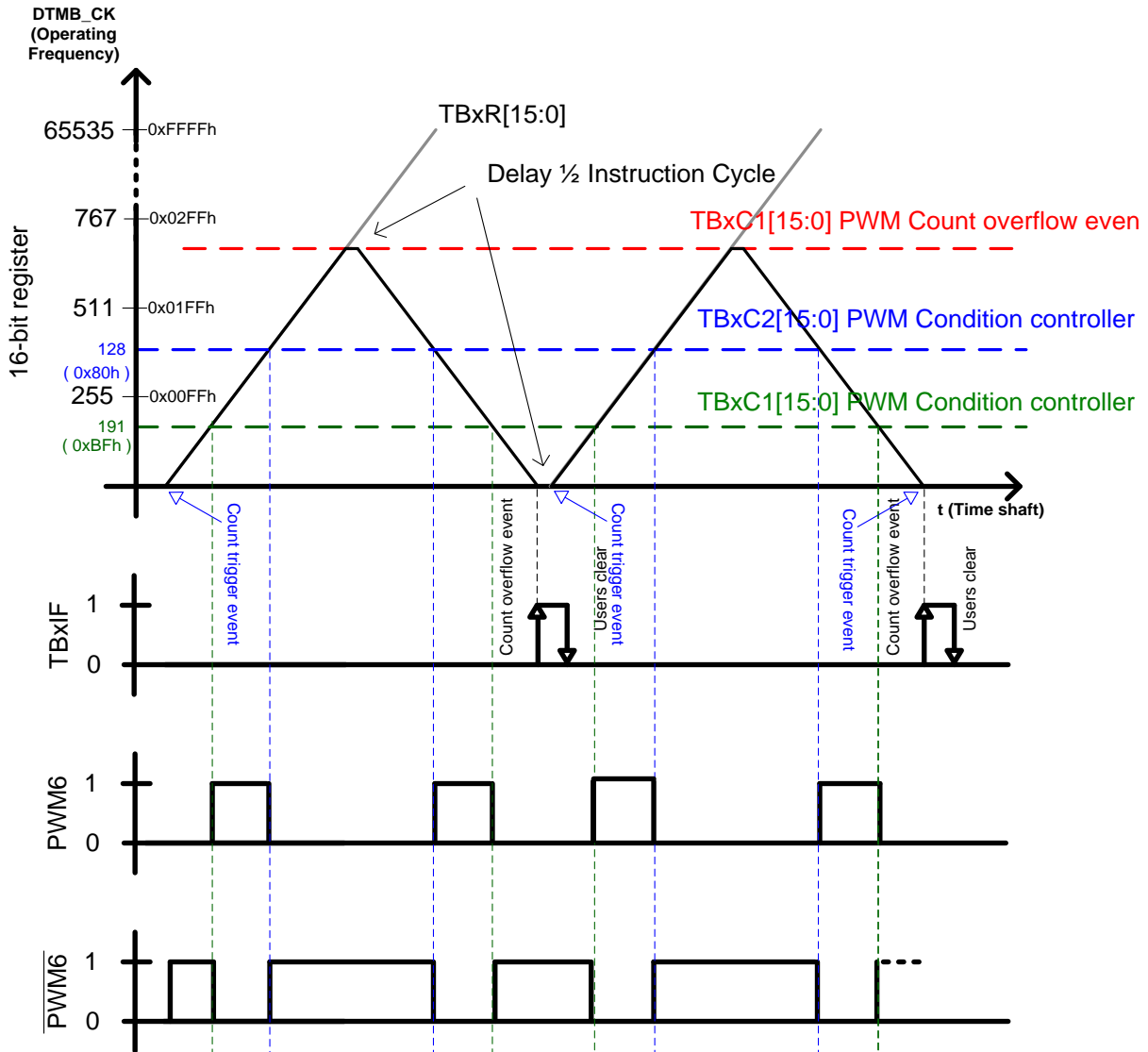


圖 10-11 PWM6O 形與使用示意圖

- ◆ 17-bit PWM 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
  - PWMA0/1[2:0]設置<101>以輸出 PWM6O 波形
  - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable) ，即循環計數。
  - 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。



- 寫入數據至 TB1C1L[15:0]與 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啟用計數器。
- 產生雙波形 PWM6O 形
  - 第一波形條件
    - ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 0→1。
    - ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 1→0。
    - ✓ 接著，當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，使得 TB1R[15:0]轉為遞減計數。
  - 第二波形條件
    - ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 0→1。
    - ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 1→0。
    - ✓ 接著，當 TB1R[15:0]計數數值至等於 0x0000h 時產生溢位事件使得 TB1IF[0]置<1>歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM6O 率與工作週期計算由於產生的波形特殊，在此不描述。

### 10.3.7. PWM7O 波形 (16-bit PWM 波形)

將 TMB 計數器設置在 16-bit 模式且 PWM 輸出波形選擇 PWM7O，則可產生週期性的 PWM 波形。

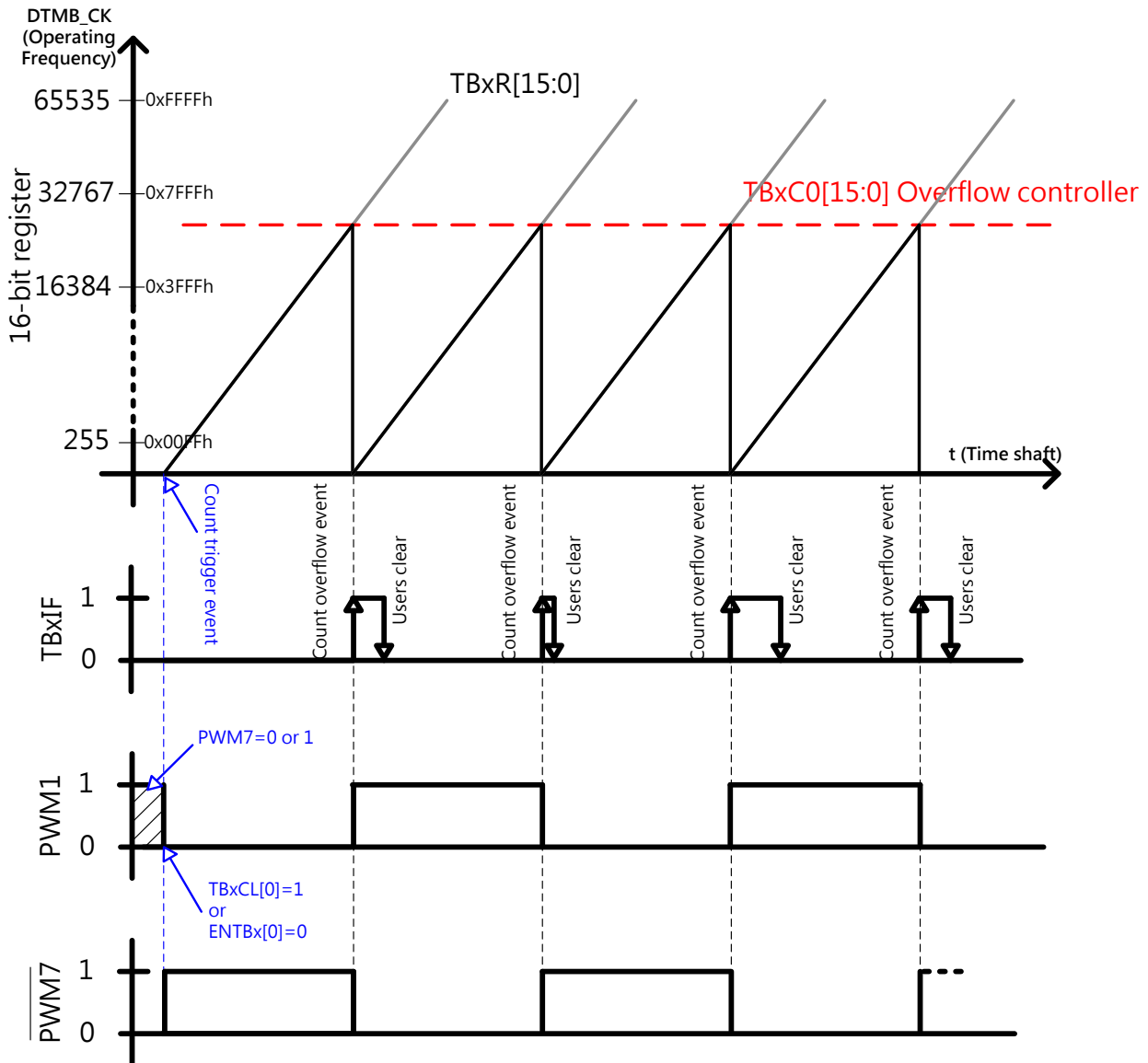


圖 10-12 PWM7O 波形與使用示意圖

- ◆ PWM7O 操作說明
- 初始化 (PWM 頻率與工作週期設置)
  - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
  - TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
  - PWMA0/1[2:0]設置<111>以輸出 PWM7O 波形
  - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
  - 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。

- 將 ENTB1[0]設置<1>啟用計數器。
- 產生 PWM7O 波形
  - TMB1 未啟用時 PWM7O 狀態未定，但當 ENTB1[0]設置<1>或者 TB1CL[0]設置<1>時，PWM7O 輸出 0 直至發生溢位事件後 PWM7O 轉態輸出 1 且於下次再發生溢位事件時轉態為 0，產生週期性波形。
  - 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM7O 轉態；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
  - 設置 PWMO1[0]設置<1>，開啟 PWM Mode。
  - 設置 PT1~3 的數位輸出模式選擇暫存器，啟用輸出功能
  - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM7O 頻率與工作週期計算公式：

$$\text{PWM7O Frequency} = \frac{\text{DTMB\_CK}}{\text{TBxC0}[15:0] + 1} \div 2$$

$$\text{PWM7O Duty Cycle} = 50\%$$

## 10.4. TMB 控制暫存器列表與說明：

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE				TB1IE				0000 0.00	0uuu uuuu	***,***,***
026h	INTF0					TB1IF				.000 0000	.uuu uuuu	***,***,***
030h	OSCCN1					DTMB[1:0]		TMBS		0000 000.	uuuu uu.	***,***,-
047h	TB1Flag		PWM7A	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	.00 0000	.uu uuuu	-,r,r,r,r,r,r
048h	TB1CN0	ENTB1	TB1M[1:0]		TB1RT[1:0]		TB1CL	PWMO1	PWMO0	0000 0000	uuuu u0uu	***,*,rw1,***
049h	TB1CN1	PA1IV	PWMA1[2:0]			PA0IV	PWMA0[2:0]			0000 0000	uuuu uuuu	***,***,***
04Ah	TB1RH	TimerB1 counter Register [15:8]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
04Bh	TB1RL	TimerB1 counter Register [7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
04Ch	TB1C0H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	***,***,***
04Dh	TB1C0L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	***,***,***
04Eh	TB1C1H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	***,***,***
04Fh	TB1C1L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	***,***,***
050h	TB1C2H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	***,***,***
051h	TB1C2L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	***,***,***
052h	TC1CN0		TC1S[1:0]							0000 0000	uuuu uuuu	uuuu uuuu
078h	GPort0				GTB1[1:0]			GTBIO[1:0]		0000 0000	uuuu uuuu	***,***,***
079h	GPort1		GPWM1[3:0]			GPWM0[3:0]				0000 0000	uuuu uuuu	***,***,***

表 10-3 TMB 相關暫存器

**INTE0/INTF0**：詳見 中斷,Interrupt 章節

**OSCCN1**：詳見 震盪器、時脈源與功耗管理 章節

**GPORT0/GPORT1**：詳見 輸入/輸出埠,I/O 章節

**TB1Flag**：計數器 TMB1 產生 PWM 波形狀態旗標

位元	名稱	描述
Bit6~0	PWMxA	PWMx 波形狀態 · 1≤x≤7 <0> 低電位 L <1> 高電位 H

**TB1CN0**：計數器 TMB1 控制暫存器

位元	名稱	描述										
Bit7	ENTB1	啟用與關閉 TMB1 <0> 關閉。 <1> 啟用										
Bit6~5	TB1M[1:0]	計數器 TMB1 操作模式 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>TB1M[1:0]</th> <th>TMB1 操作模式</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>16-bit 計數器</td> </tr> <tr> <td>&lt;01&gt;</td> <td>17-bit 計數器</td> </tr> <tr> <td>&lt;10&gt;</td> <td>兩組 8-bit 計數器</td> </tr> <tr> <td>&lt;11&gt;</td> <td>8+8-bit 計數器</td> </tr> </tbody> </table>	TB1M[1:0]	TMB1 操作模式	<00>	16-bit 計數器	<01>	17-bit 計數器	<10>	兩組 8-bit 計數器	<11>	8+8-bit 計數器
TB1M[1:0]	TMB1 操作模式											
<00>	16-bit 計數器											
<01>	17-bit 計數器											
<10>	兩組 8-bit 計數器											
<11>	8+8-bit 計數器											

位元	名稱	描述										
Bit4~3	TB1RT[1:0]	計數器 TMB1 計數觸發選擇器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>TB2RT[1:0]</th> <th>TMB2 計數觸發</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>Logic High</td> </tr> <tr> <td>&lt;01&gt;</td> <td>保留</td> </tr> <tr> <td>&lt;10&gt;</td> <td>保留</td> </tr> <tr> <td>&lt;11&gt;</td> <td>CPI1</td> </tr> </tbody> </table>	TB2RT[1:0]	TMB2 計數觸發	<00>	Logic High	<01>	保留	<10>	保留	<11>	CPI1
TB2RT[1:0]	TMB2 計數觸發											
<00>	Logic High											
<01>	保留											
<10>	保留											
<11>	CPI1											
Bit2	TB1CL	TB1R 計數歸零控制器 <0> 計數不歸零。 <1> 計數歸零。 (設置<1>有效，計數器歸零後自動置<0>)										
Bit1	PWMO1	PWM1 引腳輸出控制器 <0> 不輸出 <1> 輸出										
Bit0	PWMO0	PWM0 引腳輸出控制器 <0> 不輸出 <1> 輸出										

**TB1CN1: 計數器 TMB1 控制暫存器**

位元	名稱	描述																				
Bit7	PA1IV	引腳 PWMA <sub>x</sub> 波形輸出相位 (0≤x≤1) <0> 反相。 <1> 同相。																				
Bit3	PA0IV																					
Bit6~4	PWMA1[2:0]	引腳 PWMA <sub>x</sub> 波形輸出選擇器 (0≤x≤1) <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PWMA<sub>x</sub>[2:0]</th> <th>輸出選擇器</th> <th>PWMA<sub>x</sub>[2:0]</th> <th>輸出選擇器</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>PWM1O</td> <td>&lt;100&gt;</td> <td>PWM5O</td> </tr> <tr> <td>&lt;001&gt;</td> <td>PWM2O</td> <td>&lt;101&gt;</td> <td>PWM6O</td> </tr> <tr> <td>&lt;010&gt;</td> <td>PWM3O</td> <td>&lt;110&gt;</td> <td>PWM7O</td> </tr> <tr> <td>&lt;011&gt;</td> <td>PWM4O</td> <td>&lt;111&gt;</td> <td>PWM7O</td> </tr> </tbody> </table>	PWMA <sub>x</sub> [2:0]	輸出選擇器	PWMA <sub>x</sub> [2:0]	輸出選擇器	<000>	PWM1O	<100>	PWM5O	<001>	PWM2O	<101>	PWM6O	<010>	PWM3O	<110>	PWM7O	<011>	PWM4O	<111>	PWM7O
PWMA <sub>x</sub> [2:0]	輸出選擇器		PWMA <sub>x</sub> [2:0]	輸出選擇器																		
<000>	PWM1O	<100>	PWM5O																			
<001>	PWM2O	<101>	PWM6O																			
<010>	PWM3O	<110>	PWM7O																			
<011>	PWM4O	<111>	PWM7O																			
Bit2~0	PWMA0[2:0]																					

**TB1R: TMB1 計數器**

位元	名稱	描述
Bit15~8	TB1RH[7:0]	TMB1 計數器
Bit7~0	TB1RL[7:0]	

**TB1C0: TMB1 溢位控制**

位元	名稱	描述
Bit15~8	TB1C0RH[7:0]	TMB1 計數器溢位控制
Bit7~0	TB1C0RL[7:0]	

**TB1C1: PWMA 條件控制 1**

位元	名稱	描述
Bit15~8	TB1C1RH[7:0]	PWMA 條件控制 1
Bit7~0	TB1C1RL[7:0]	

## TB1C2: PWMA 條件控制 2

位元	名稱	描述
Bit15~8	TB1C2RH[7:0]	PWMA 條件控制 2
Bit7~0	TB1C2RL[7:0]	

## TC1CN0: 計數器 TMC 控制暫存器

位元	名稱	描述										
Bit6~5	TC1S[1:0]	計數器 TC1 事件輸入選擇器										
		<table border="1"> <thead> <tr> <th>TC1S[1:0]</th> <th>TC1 事件輸入</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>TBI0 來自 GPIO 口的輸入。(預設)</td> </tr> <tr> <td>&lt;01&gt;</td> <td>TBI1 來自 GPIO 口的輸入。</td> </tr> <tr> <td>&lt;10&gt;</td> <td>低頻時脈源 LPC_CK</td> </tr> <tr> <td>&lt;11&gt;</td> <td>保留。</td> </tr> </tbody> </table>	TC1S[1:0]	TC1 事件輸入	<00>	TBI0 來自 GPIO 口的輸入。(預設)	<01>	TBI1 來自 GPIO 口的輸入。	<10>	低頻時脈源 LPC_CK	<11>	保留。
TC1S[1:0]	TC1 事件輸入											
<00>	TBI0 來自 GPIO 口的輸入。(預設)											
<01>	TBI1 來自 GPIO 口的輸入。											
<10>	低頻時脈源 LPC_CK											
<11>	保留。											

## 11. 電源系統, Power System

電源系統 PWR 具備一個線性穩壓電源 VDDA 以及類比電路共地電源 ACM，其提供晶片類比週邊電路使用並可適當的用來驅動外部電路。

**PWR 暫存器摘要：**

<b>PWRCN</b>	ENBGR, LDOC[2:0], LDOM[1:0], ENLDO
<b>AD1CN1</b>	REFOS[1:0], ENREFO
<b>AD1CN5</b>	LDOPL[0]
<b>MCCN1</b>	VRSEL

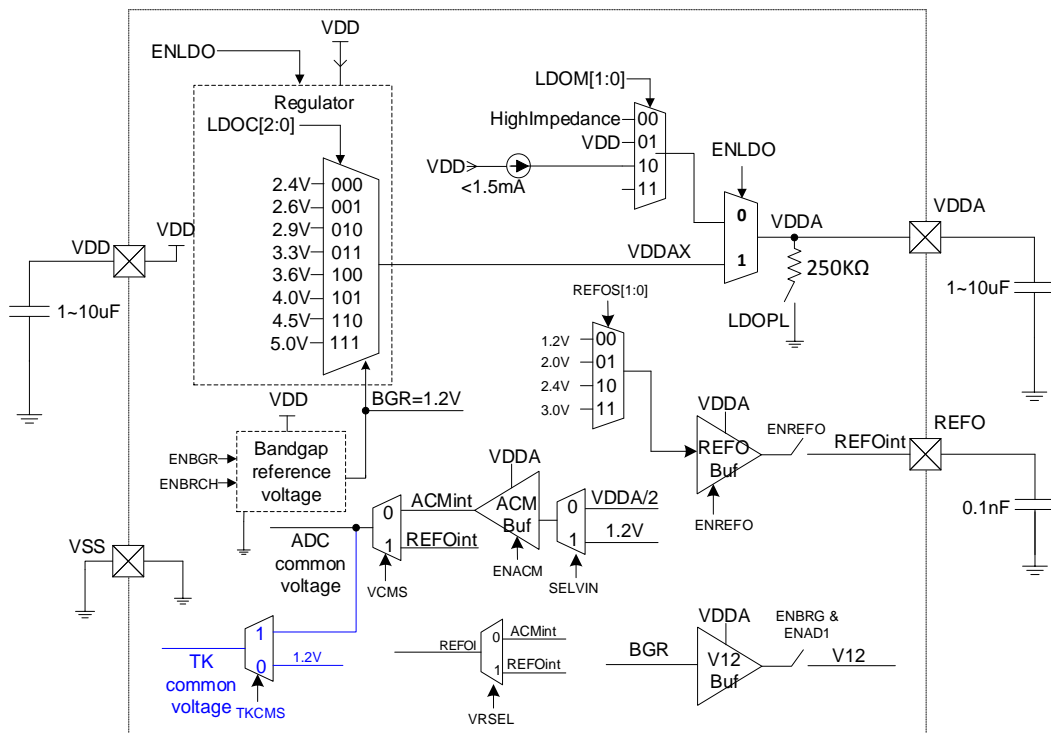


圖 11-1 Power System 方塊圖

### 11.1. VDDA 使用說明

#### 11.1.1. VDDA 初始化設置：

穩壓選擇器 LDOC[2:0]可設置 VDDA 引腳輸出的電壓計可由 2.4V~5.0V，共有 8 段電壓。由於 VDDA 為一線性穩壓電源，使用時必須注意 VDD 工作電壓的電壓值是否低於 VDDA 輸出電壓的設定值以免造成不可預期的電路誤動作。

#### 11.1.2. VDDA 使用外部偏壓：

VDDA 可採用外部輸入電壓設計，當使用者欲自行提供電壓源則必須由 VDDA 引腳外灌電壓方式輸入。採用此方式時必須關閉 VDDA，即 LDOM [1:0]設置 00。必須注意，此使用方式可能會影響類比電路的效能故需謹慎。

#### 11.1.3. VDDA 啟用

ENLDO[0]設置<1>則會啟用 VDDA 穩壓器。啟動 VDDA 穩壓器須避免  $\Sigma\Delta$ ADC 處於啟用狀態，而且需要等到 VDDA 電壓穩定後才可以啟用  $\Sigma\Delta$ ADC。當外接 1uF(10uF)穩壓電容時約需要 500uS(5mS)的穩定時間。

## 11.2. 暫存器說明-PWR

“_”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1													
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
02Eh	PWRCN	ENBGR	LDOC[2:0]			LDOM[1:0]		ENLDO			1000 0000	uuuu uu0u	*** **
03Ch	AD1CN1	-	REFO1		REFOS[1:0]					0000 0000	uuuu uuuu	*** **	
03Dh	AD1CN2				SELVIN					0000 0000	uuuu uuuu	*** **	
040h	AD1CN5	ENACM		VCMS	LDOPL	ENREFO	-			0000 0000	uuuu uuuu	*** **	
06Ch	MCCN1		VRSEL							0000 0000	uuuu uuuu	*** **	

表 11-1 PWR 暫存器

### PWRCN: 電源系統控制暫存器

位元	名稱	描述																				
Bit7	ENBGR	內部參考電壓控制器 <0> 關閉 <1> 啟用，當開啟 ADC 及 TPS 時，必須先設為'1'，後再開啟。 此位元與 HAO 為連動，故只要 HAO 為開啟的。就算此位元寫 0，實際上 BGR 還是開啟的。																				
Bit6~4	LDOC[2:0]	VDDAX 輸出電壓選擇器 當 ENLDO 為'1'時，此設定電壓才會輸出至 VDDA 接腳上。 <table border="1"> <thead> <tr> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>2.4V</td> <td>&lt;100&gt;</td> <td>3.6V</td> </tr> <tr> <td>&lt;001&gt;</td> <td>2.6V</td> <td>&lt;101&gt;</td> <td>4.0V</td> </tr> <tr> <td>&lt;010&gt;</td> <td>2.9V</td> <td>&lt;110&gt;</td> <td>4.5V</td> </tr> <tr> <td>&lt;011&gt;</td> <td>3.3V</td> <td>&lt;111&gt;</td> <td>5.0V</td> </tr> </tbody> </table>	LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓	<000>	2.4V	<100>	3.6V	<001>	2.6V	<101>	4.0V	<010>	2.9V	<110>	4.5V	<011>	3.3V	<111>	5.0V
LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓																			
<000>	2.4V	<100>	3.6V																			
<001>	2.6V	<101>	4.0V																			
<010>	2.9V	<110>	4.5V																			
<011>	3.3V	<111>	5.0V																			
Bit3~2	LDOM[1:0]	VDDA 輸出選擇器 此設定只有 ENLDO 控制位為'0'時才會有效。 <table border="1"> <thead> <tr> <th>LDOM[1:0]</th> <th>VDDA 輸出選擇</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>關閉具高輸入阻抗模式</td> </tr> <tr> <td>&lt;01&gt;</td> <td>輸出 VDD 電壓</td> </tr> <tr> <td>&lt;10&gt;</td> <td>Pull high to VDD by 1.5mA. (It is use to initial VDDA when a small current)</td> </tr> <tr> <td>&lt;11&gt;</td> <td>保留</td> </tr> </tbody> </table>	LDOM[1:0]	VDDA 輸出選擇	<00>	關閉具高輸入阻抗模式	<01>	輸出 VDD 電壓	<10>	Pull high to VDD by 1.5mA. (It is use to initial VDDA when a small current)	<11>	保留										
LDOM[1:0]	VDDA 輸出選擇																					
<00>	關閉具高輸入阻抗模式																					
<01>	輸出 VDD 電壓																					
<10>	Pull high to VDD by 1.5mA. (It is use to initial VDDA when a small current)																					
<11>	保留																					
Bit1	ENLDO	內部線性穩壓器控制器 <0> 關閉 <1> 啟用																				

### AD1CN1: $\Sigma\Delta$ ADC 控制暫存器 1

位元	名稱	描述						
Bit6	REFO1	REFO 接腳輸出控制器 <table border="1"> <thead> <tr> <th>REFO1</th> <th>ENREFO</th> <th>輸出設定</th> </tr> </thead> <tbody> <tr> <td>&lt;0&gt;</td> <td>&lt;0&gt;</td> <td>關閉 (預設) 需要外灌 REFO 電壓，必須使用 00b 的模式</td> </tr> </tbody> </table>	REFO1	ENREFO	輸出設定	<0>	<0>	關閉 (預設) 需要外灌 REFO 電壓，必須使用 00b 的模式
REFO1	ENREFO	輸出設定						
<0>	<0>	關閉 (預設) 需要外灌 REFO 電壓，必須使用 00b 的模式						



		<0>	<1>	REFO Output only. (Not output to pad).
		<1>	<0>	REFO output enable, 由 PT1.0 輸出 REFO 電壓.
		<1>	<1>	REV.
Bit4~3	REFOS[1:0]	REFO voltage select		
		<b>REFOS[1:0]</b>	<b>REFO voltage</b>	
		00		1.2V
		01		2.0V
		10		2.4V
		11		3.0V

**AD1CN2:  $\Sigma\Delta$ ADC 控制暫存器 2**

位元	名稱	描述
Bit4	SELVIN	VCM(ACMint)來源選擇 <0> VDDA/2 <1> V12 (bandgap output)

**AD1CN5:  $\Sigma\Delta$ ADC 控制暫存器 5**

位元	名稱	描述
Bit7	ENACM	ADC Common Mode Voltage <0> 關閉。 <1> 啟用。
Bit5	VCMS	ADC Common Voltage Select <0> ACMint。 <1> REFOint
Bit4	LDOPL	內部 250k $\Omega$ 電阻下拉開關 <0>關閉 (預設) <1>啟用。 以下幾點務必使 LDOPL 為 1，否則結果會不如預期 ※ 使用內部 LDO 輸出 ※ ACMint 電壓選用 VDDA/2-VSS
Bit3	ENREFO	REFOint 電壓源輸入控制 <0> REFOint 由 PT1.0(REFO)輸入電壓 (預設) <1> REFOint 由 REFO 緩衝器輸入電壓。

**MCCN1: CMP 控制暫存器 1**

位元	名稱	描述
Bit6	VRSEL	REFOI 電壓源選擇控制 <0> ACMint <1> REFOint

## 12. 類比數位轉換器, $\Sigma\Delta$ ADC

HY17M 內建高解析度超取樣和差型類比數位轉換器(Over Sampling Sigma Delta Analog-to-Digital Converter) · 具有 24 位元的輸出。其包含多功能的輸入多工器、輸入緩衝器(Input Buffer)、 $\Sigma\Delta$  調變器 ( $\Sigma\Delta$ AD, Sigma Delta Modulator)、梳狀濾波器(Comb Filter)等部分。

- ◆ 多功能的輸入多工器
  - 可切換選擇多組不同的輸入通道,單一晶片可做多種量測
  - 輸入通道可做短路, 消除 ADC 的零點偏移
  - 內置溫度感測電路輸出電壓
- ◆  $\Sigma\Delta$ 調變器
  - 可調整輸入電壓放大倍率 · 倍率為 1/4~16 倍
  - 可選擇參考電壓的倍率為 1 或 1/2
  - 4 位元的直流輸入偏壓設定
- ◆ 梳狀濾波器
  - 可調整 OSR(Over Sampling Ratio)= 64~65536
  - 產生中斷事件

$\Sigma\Delta$ ADC 暫存器摘要：

<b>AD1CN0</b>	ENAD1, OSR[3:0], CMFR
<b>AD1CN1</b>	VREGN, ADGN[2:0]
<b>AD1CN2</b>	SELVIN, DCSET[3:0]
<b>AD1CN3</b>	INP[3:0], INN[3:0]
<b>AD1CN4</b>	VRH[1:0], VRL[1:0], INX[1:0], VRIS, INIS
<b>AD1CN5</b>	ENACM, VCMS, LDOPL, ENTPS, TPSCH
<b>LVDCN</b>	DAFM, ENCH

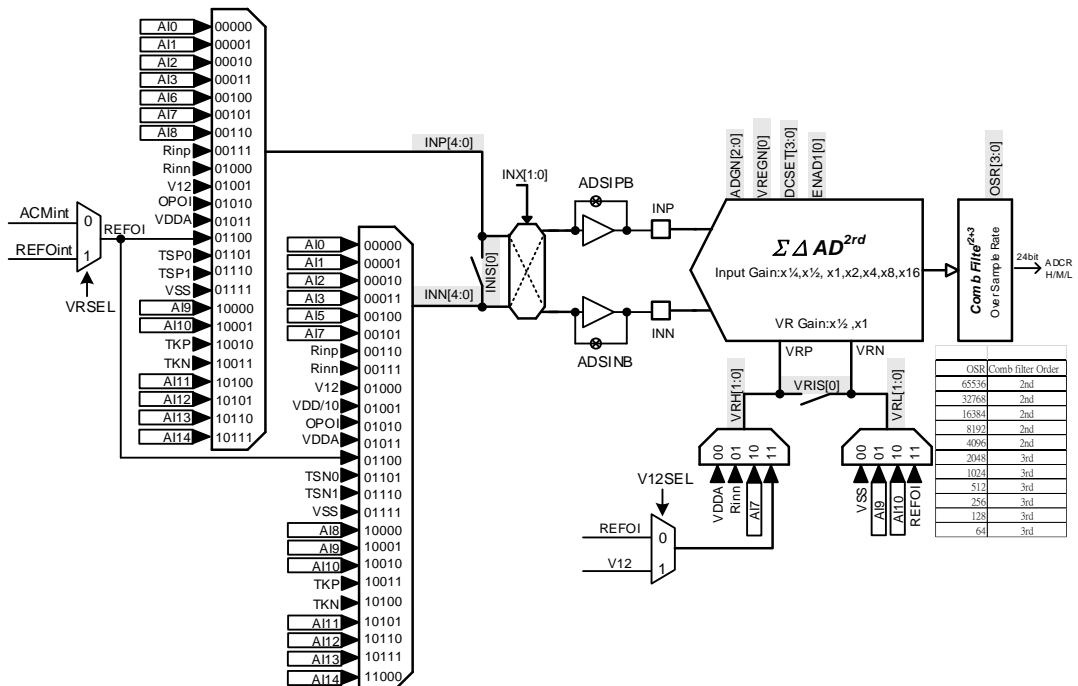


圖 12-1  $\Sigma\Delta$ AD 方塊圖

## 12.1. $\Sigma\Delta$ ADC 使用說明

### 12.1.1. $\Sigma\Delta$ ADC 初始化設置

#### 12.1.1.1. 工作頻率配置方式

$\Sigma\Delta$ ADC 的取樣頻率可經由取樣頻率選擇器 ADCCK[0]設置  $\Sigma\Delta$ ADC 的工作頻率由 DHS\_CK 提供，其最高取樣頻率不可大於 1MHz。較快的取樣頻率可在相同的輸出速度下得到較好的解析度，但其輸入阻抗也會降低(參考: 錯誤! 找不到參照來源。 錯誤! 找不到參照來源。)。當 DHS\_CK 頻率超過最大允許值時則必須透過取樣頻率預除頻器 DADC[1:0]進行頻率調整。

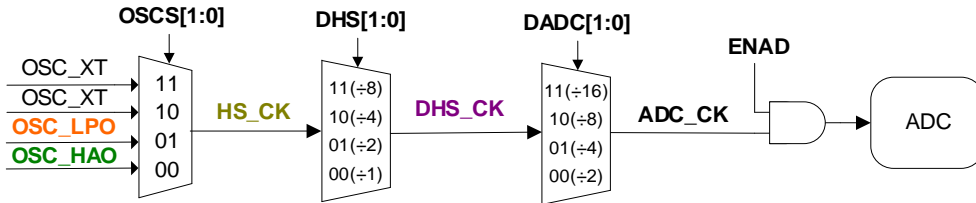


圖 12-2  $\Sigma\Delta$ ADC 工作頻率方塊圖

#### 12.1.1.2. 多功能的輸入多工器配置方式

$\Sigma\Delta$ ADC 採用二階的 $\Sigma\Delta$ 調變器，其待測訊號及參考電壓都可經由已下設置進行倍率及偏壓調整。

- ◆  $\Delta V_{R\pm}$ 倍率調整器 VREGN[0]設置<1>時，會將參考電壓的信號進行 1/2 倍率的調整也因會改變輸入信號的  $\Delta SI_{\pm} = (SI+ - SI-)$ 與  $\Delta VR_{\pm} = (VR+ - VR-)$ 的比值；設置<0>則進行 1 倍調整。
- ◆ 輸入信號經倍率調整器 ADGN[2:0]的設置，最大可達 16 倍的信號放大倍率，如表 12-1(a)。
- ◆ 輸入信號  $SI_{\pm}$ 透過直流輸入偏壓調整器 DCSET[3:0]，可調整輸入信號零點位置以增加量測範圍。偏壓方式採加權參考信號  $VR_{\pm}$ 的倍率值，如 表 12-1(b)。
- ◆ 信號測量時，需注意外部輸入信號阻抗與 ADC 匹配問題。

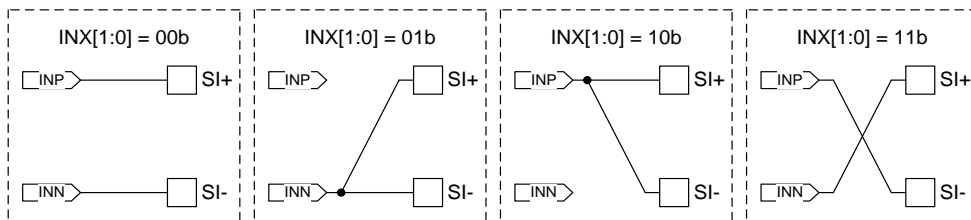


圖 12-3 INX 輸入信號轉置器四種組合方式

設置 輸入	ADGN[2:0]							
	<000>	<001>	<010>	<011>	<100>	<101>	<110>	<111>
AD Gain	x1/4	x1/2	x1	x2	x4	x8	x16	RSVD

表 12-1 (a)ADGN[2:0]放大倍率配置表

設置 輸入	DCSET[3:0]							
	0000	0001	0010	0011	0100	0101	0110	0111
$SI_{\pm}$	+0	+1/8 * Vref	+2/8 * Vref	+3/8 * Vref	+4/8 * Vref	+5/8 * Vref	+6/8 * Vref	+7/8 * Vref
設置 輸入	DCSET[3:0]							
	1000	1001	1010	1011	1100	1101	1110	1111

SI±	-0	-1/8 * Vref	-2/8 * Vref	-3/8 * Vref	-4/8 * Vref	-5/8 * Vref	-6/8 * Vref	-7/8 * Vref
-----	----	-------------	-------------	-------------	-------------	-------------	-------------	-------------

單位：VR±

表 12-1 (b) SI±輸入信號加權參考電壓倍率一覽表

$\Sigma\Delta$ 調變器經調變器本身的倍率偏壓調整後，其等效的待測訊號  $\Delta SI_I$  與等效的參考電壓  $\Delta VR_I$  的計算公式分別如下：

**式 12-1**

$$\Delta VR_I = VREGN \times VR_{\pm}$$

必須注意，為了使 $\Sigma\Delta$ 調變器輸出得到較高的解析度及線性度，故等效的參考電壓  $\Delta VR_I$  建議落在  $\Delta VR_I=0.8V\sim 1.2V$ ，而等效的待測訊號  $\Delta SI_I$  則操作在  $\Delta SI_I=\pm 0.9 \times \Delta VR_I$  之間。

### 12.1.1.3. 梳狀濾波器 Comb Filter 設置方式

$\Sigma\Delta$ 調變器輸出 1-bit 資料至二階梳狀濾波器 Comb Filter，再由 Comb Filter 轉成 24-bit 的數值存放於 AD1[23:0]暫存器。AD1[23:0]資料的更新速率即為  $\Sigma\Delta$ ADC 的輸出速率，計算方式為  $\Sigma\Delta$ ADC 取樣頻率與  $\Sigma\Delta$ ADC 輸出速率頻率比值， $\Sigma\Delta$ ADC 輸出速率頻率又稱為 OSR (Over Sampling Ratio)。

所以  $\Sigma\Delta$ ADC 輸出速率為  $ADC\_CK \div OSR$ ，而 OSR 數值可透過 OSR[3:0]設置以產生不同的  $\Sigma\Delta$ ADC 輸出轉換頻率，如表 12-1(c)。

設置 ADC_CK	OSR[3:0]										
	<0000> 65536	<0001> 32768	<0010> 16384	<0011> 8192	<0100> 4096	<0101> 2048	<0110> 1024	<0111> 512	<1000> 256	<1001> 128	<1010> 64
1MHz	15	31	61	122	244	488	977	1953	3906	7813	15625
500kHz	8	15	31	61	122	244	488	977	1953	3906	7813
250kHz	4	8	15	31	61	122	244	488	977	1953	3906
125kHz	2	4	8	15	31	61	122	244	488	977	1953

設置 輸入	ADGN[2:0]							
	<000>	<001>	<010>	<011>	<100>	<101>	<110>	<111>
AD Gain	x1/4	x1/2	x1	x2	x4	x8	x16	RSVD

表 12-1 (c)  $\Sigma\Delta$ ADC 超取樣頻率配置簡表

AD1[23:0]分別由 AD1H[7:0]、AD1M[7:0]及 AD1L[7:0]組成，其用於存放 Comb Filter 輸出的 24-bit 資料。Comb Filter 的數據格式組成分如

	等效待測訊號	AD1[23:0]	
		十六進制	二進制
兩極性輸出 二補數格式	$\Delta VR_I$	7FFFFFFF	0111 1111-1111-1111-1111-1111
	$\Delta VR_I \times \frac{1}{2^{23}}$	000001	0000 0000-0000-0000-0000-0001
	0	000000	0000-0000-0000-0000-0000-0000
	$-\Delta VR_I \times \frac{1}{2^{23}}$	FFFFFFF	1111 1111-1111-1111-1111-1111
	$-\Delta VR_I$	800000	1000 0000-0000-0000-0000-0000

表 12-2  
所示。

+FSR/-FSR：正相與負相最大量測範圍

	等效待測訊號	AD1[23:0]	
		十六進制	二進制
	$\Delta VR_I$	7FFFFFFF	0111 1111-1111-1111-1111-1111

兩極性輸出 二補數格式	$\Delta VR_I \times \frac{1}{2^{23}}$	000001	0000 0000-0000-0000-0000-0001
	0	000000	0000-0000-0000-0000-0000-0000
	$-\Delta VR_I \times \frac{1}{2^{23}}$	FFFFFF	1111 1111-1111-1111-1111-1111
	$-\Delta VR_I$	800000	1000 0000-0000-0000-0000-0000

表 12-2 AD1[23:0]與輸入信號關係表

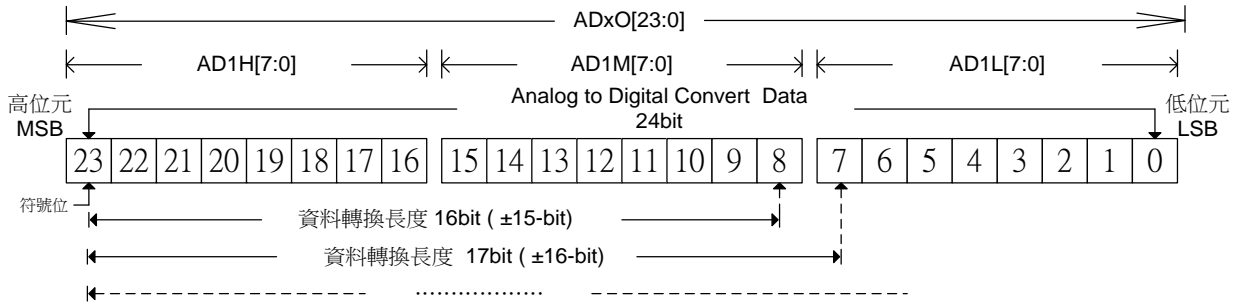


圖 12-4 AD1[23:0]解析度示意圖

### 12.1.1.4. ADC 使用注意說明

- ◆ 當啟動 ADC 時，必須設定 ADC Common Voltage，可以選擇 VCMS=0b(ACM=VDDA/2) 或是 VCMS=1b(ACM=1.2V)。
- ◆ 如果啟動內部 VDDA 穩壓時，除 ENLDO=1b，還需要啟動 LDOPL=1b，才能正確穩壓。
- ◆ LDOPL bit 與 VCMS bit 有連動關係。如果 LDOPL=1b，則 VCMS 可以選擇 VCMS=0b(ACM=VDDA/2)，或是 VCMS=1b(ACM=1.2V)使用；如果 LDOPL=0b，則 VCMS 只可以選擇 VCMS=1b(ACM=1.2V)使用。
- ◆ 如果 VDDA 為外灌電壓模式時，則須設定 ENLDO=0b 關閉 LDO，切換 LDOM=00b=high impedance，才可由外部輸入電壓。如果設定了 LDOPL=0b，則可以關閉 pull down 電阻達省電效果。因此在設定 LDOPL=0b 之後，則需要設定 ADC Common Voltage，VCMS=1b(ACM=1.2V)。

## 12.2. 絕對溫度感測器, TPS

絕對溫度感測器由二極體(BJT)組成，其電壓信號對溫度的變化為一通過 0K 曲線，其具以下特色

- ◆ 溫度傳感器在環境溫度為 0K 時其輸出的電壓值  $V_{TPS@0K} = 0V$
- ◆ 透過測量方式可使得類比數位轉換器 ADC 的偏移電壓 ( $V_{ADC-OFFSET}$ ) 與 BJT 之不對稱性 ( $I_{S1} \neq I_{S2}$ ) 自動抵銷。
- ◆ 校正溫度僅需單點校正。

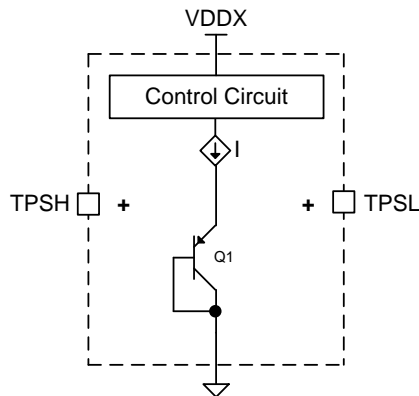


圖 12-5 絕對溫度感測器應用方塊圖

### 12.2.1. TPS 初始化設置與計算方式

$\Sigma\Delta$ ADC 啟用時，TPS 的功能隨即被自動啟用。

輸入信號選擇器 INP[3:0]與 INN[3:0]，設置 INP=01110b、INN=01110b 測量電壓信號  $V_{TPS0}$ ，並且設置 INP=01110b、INN=01110b 測量電壓信號  $V_{TPS1}$ 。在做 Chopper 的 Offset 扣除時，TPSCH 控制位元設置要不同，如量測  $V_{TPS0}$  時 TPSCH=0b，則量測  $V_{TPS1}$  時 TPSCH=1b。

在同一溫度  $T_A(^{\circ}C)$  下， $\Sigma\Delta$ ADC 測量得到  $V_{TPS0}$  與  $V_{TPS1}$  的數值後，將兩數相減除 2 並取平均值即可求得在溫度  $T_A$  下測得 TPS 相對應的電壓值  $V_{TPS@T_A}$ 。

TPS 的輸出電壓  $V_{TPS}$  對溫度變化為一線性曲線，故可推導得出其增益值  $G_{TPS}$ (或稱斜率)。

#### 式 12-2 TPS 增益公式

$$G_{TPS} = \frac{V_{TPS@T_A} - V_{TPS@0K}}{(273.15 + T_{offset} + T_A) - (0)} = \frac{V_{TPS@T_A}}{289.15 + T_A}$$

### 12.2.2. TPS 範例說明

- (1) 設定 INP=01110b=TSP1、INN=01110b=TSN1、AD1CN5[TPSCH]=0b、AD1CN5[ENTPS]=1b，ADC 量測得到一個數位碼  $V_{TPS0Code}$ 。
- (2) 設定 INP=01110b=TSP1、INN=01110b=TSN1、AD1CN5[TPSCH]=1b、AD1CN5[ENTPS]=1b，ADC 量測得到一個數位碼  $V_{TPS1Code}$ 。
- (3) 計算  $V_{TPSCode} = (V_{TPS0Code} - V_{TPS1Code})/2$ ，此動作可消除 Temperature Sensor 的 Offset。

- (4) 假設在 25°C 校正一點，可得到  $V_{TPS}Code@25^{\circ}C$ 。因為 Temperature Sensor 本身有一位準偏移，所以會加入一偏移量，得到溫度的曲線斜率 G 如下：

$$G = \frac{V_{TPS} Code@25^{\circ}C}{25 + 273.15 + T_{OS}} \text{ , 其中 } T_{OS} \text{ 為偏移量，約為 } 11K \text{。}$$

- (5) 假設待測溫度為  $T_x^{\circ}C$ ，則可得到：

$$T_x = \frac{V_{TPS} Code@T_x^{\circ}C}{G} - [273.15 + T_{OS}] \quad ^{\circ}C$$

## 12.3. 暫存器說明- $\Sigma$ ADC

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE		ADIE						0000 0.00	0uuu uuuu	***** 1 1 1 1 1 1 1
026h	INTF0			ADIF						.000 0000	.uuu uuuu	***** 1 1 1 1 1 1 1
02Eh	PWRCN	ENBGR	LDOC[2:0]		LDOM[1:0]		ENLDO			1000 0000	uuuu uu0u	***** 1 1 1 1 1 1 1
033h	CSFCN1			ENINXCH						0.00 0011	0.uu uuuu	*,,***** 1 1 1 1 1 1 1
035h	AD1H	ADC1 conversion high byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r
036h	AD1M	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r
037h	AD1L	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	r,r,r,r,r,r,r,r
038h	AD1HH	ADC1 conversion high byte data register								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
039h	AD1MM	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Ah	AD1LL	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Bh	AD1CN0	ENAD1	-	OSR[3:0]			CMFR			0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Ch	AD1CN1	-		VREGN	ADGN[2:0]					0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Dh	AD1CN2	ADSIPB	ADSINB	-	DCSET[3:0]					0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Eh	AD1CN3	INP[3:0]			INN[3:0]					0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
03Fh	AD1CN4	VRH[1:0]		VRL[1:0]		INX[1:0]		VRIS	INIS	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
040h	AD1CN5						-	ENTPS	TPSCH	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
041h	LVDCN	DAFM	ENCH							00.. ....	uu.. ....	***** 1 1 1 1 1 1 1
042h	LNAMP0	INP[4]	INN[4]							00.0 00..	uu.u uu..	***** 1 1 1 1 1 1 1
043h	LNAMP1	ENPGA		INPS[1:0]		PGAG[1:0]		PGACH[1:0]		0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1

表 12-3  $\Sigma$ ADC 暫存器

**INTE0/INTF0:** 詳見 中斷,Interrupt 章節

**PWRCN:** 詳見 電源系統,Power System 章節

**AD1[23:0]**類比數位轉換暫存器, 詳見 梳狀濾波器 Comb Filter 設置方式

AD1H[7:0] AD1 類比數位轉換資料暫存器

AD1M[7:0] AD1 類比數位轉換資料暫存器

AD1L[7:0] AD1 類比數位轉換資料暫存器

AD1HH[7:0] AD1 類比數位轉換資料暫存器

AD1MM[7:0] AD1 類比數位轉換資料暫存器

AD1LL[7:0] AD1 類比數位轉換資料暫存器

	AD1H/AD1M/AD1L	AD1HH/AD1MM/AD1LL
DAFM=0	COMB Filter 原始資料	COMB Filter 前一筆資料
DAFM=1	保留	保留

**CSFCN1:** 特殊控制位暫存器 1

※ CSFCNx 使用者可以操作。但該位址具有保護，需要須將 CSFON[0]設為 1，才能修改此位元設定。



位元	名稱	描述
Bit5	ENINXCH	控制 ADC 輸入端 INX[1:0]自動切換開關 <0> 不啟動, INX 維持原本使用者設定 (預設) <1> 啟動自動切換; 分別控制 INX[1:0]=00b 與 INX[1:0]=11b 輪流切換。

**AD1CN0:  $\Sigma\Delta$ ADC 控制暫存器 0**

位元	名稱	描述																																																						
Bit7	ENAD1	$\Sigma\Delta$ ADC 啟用控制器 <0> 關閉 <1> 啟用																																																						
Bit4~1	OSR<3:0>	$\Sigma\Delta$ ADC 超取樣率除頻器 <table border="1"> <thead> <tr> <th>OSR&lt;3:0&gt;</th> <th>OSR</th> <th>Comb filter Order</th> <th>OSR&lt;3:0&gt;</th> <th>OSR</th> <th>Comb filter Order</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>65536</td> <td>2nd</td> <td>&lt;1000&gt;</td> <td>256</td> <td>3rd</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>32768</td> <td>2nd</td> <td>&lt;1001&gt;</td> <td>128</td> <td>3rd</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>16384</td> <td>2nd</td> <td>&lt;1010&gt;</td> <td>64</td> <td>3rd</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>8192</td> <td>2nd</td> <td>&lt;1011&gt;</td> <td>65536</td> <td>2nd</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>4096</td> <td>2nd</td> <td>&lt;1100&gt;</td> <td>65536</td> <td>2nd</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>2048</td> <td>3rd</td> <td>&lt;1101&gt;</td> <td>65536</td> <td>2nd</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>1024</td> <td>3rd</td> <td>&lt;1110&gt;</td> <td>65536</td> <td>2nd</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>512</td> <td>3rd</td> <td>&lt;1111&gt;</td> <td>65536</td> <td>2nd</td> </tr> </tbody> </table>	OSR<3:0>	OSR	Comb filter Order	OSR<3:0>	OSR	Comb filter Order	<0000>	65536	2nd	<1000>	256	3rd	<0001>	32768	2nd	<1001>	128	3rd	<0010>	16384	2nd	<1010>	64	3rd	<0011>	8192	2nd	<1011>	65536	2nd	<0100>	4096	2nd	<1100>	65536	2nd	<0101>	2048	3rd	<1101>	65536	2nd	<0110>	1024	3rd	<1110>	65536	2nd	<0111>	512	3rd	<1111>	65536	2nd
OSR<3:0>	OSR	Comb filter Order	OSR<3:0>	OSR	Comb filter Order																																																			
<0000>	65536	2nd	<1000>	256	3rd																																																			
<0001>	32768	2nd	<1001>	128	3rd																																																			
<0010>	16384	2nd	<1010>	64	3rd																																																			
<0011>	8192	2nd	<1011>	65536	2nd																																																			
<0100>	4096	2nd	<1100>	65536	2nd																																																			
<0101>	2048	3rd	<1101>	65536	2nd																																																			
<0110>	1024	3rd	<1110>	65536	2nd																																																			
<0111>	512	3rd	<1111>	65536	2nd																																																			
Bit0	CMFR	$\Sigma\Delta$ ADC 與梳狀濾波器復位控制器 <0> 不復位 <1> 復位; 寫入動作即發生狀濾波器復位, 復位後位元資料會保持在'1', 但晶片已解除復位動作, 下次需要復位只要將位元資料寫為'1'即可。																																																						

**AD1CN1:  $\Sigma\Delta$ ADC 控制暫存器 1**

位元	名稱	描述																				
Bit5	VREGN	VR $\pm$ 倍率調整器 <0> x1 <1> x1/2																				
Bit2~0	ADGN[2:0]	AD 倍率調整器 <table border="1"> <thead> <tr> <th>ADGN[2:0]</th> <th>Gain</th> <th>ADGN[2:0]</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>x1/4</td> <td>&lt;100&gt;</td> <td>x4</td> </tr> <tr> <td>&lt;001&gt;</td> <td>x1/2</td> <td>&lt;101&gt;</td> <td>x8</td> </tr> <tr> <td>&lt;010&gt;</td> <td>x1</td> <td>&lt;110&gt;</td> <td>x16</td> </tr> <tr> <td>&lt;011&gt;</td> <td>x2</td> <td>&lt;111&gt;</td> <td>x16</td> </tr> </tbody> </table>	ADGN[2:0]	Gain	ADGN[2:0]	Gain	<000>	x1/4	<100>	x4	<001>	x1/2	<101>	x8	<010>	x1	<110>	x16	<011>	x2	<111>	x16
ADGN[2:0]	Gain	ADGN[2:0]	Gain																			
<000>	x1/4	<100>	x4																			
<001>	x1/2	<101>	x8																			
<010>	x1	<110>	x16																			
<011>	x2	<111>	x16																			

**AD1CN2:  $\Sigma\Delta$ ADC 控制暫存器 2**

位元	名稱	描述
Bit7	ADSIPB	可設定 ADC 正端輸入訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用
Bit6	ADSINB	可設定 ADC 負端輸入訊號是否經過 Buffer。 <0> 關閉(預設) <1> 啟用

位元	名稱	描述																																				
Bit3~0	DCSET[3:0]	SI $\pm$ 偏壓調整器 <table border="1"> <thead> <tr> <th>DCSET&lt;3:0&gt;</th> <th>Offset</th> <th>DCSET&lt;3:0&gt;</th> <th>Offset</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>+0*(REFP – REFN)</td> <td>&lt;1000&gt;</td> <td>-0*(REFP – REFN)</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>+1/8*(REFP – REFN)</td> <td>&lt;1001&gt;</td> <td>-1/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>+2/8*(REFP – REFN)</td> <td>&lt;1010&gt;</td> <td>-2/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>+3/8*(REFP – REFN)</td> <td>&lt;1011&gt;</td> <td>-3/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>+4/8*(REFP – REFN)</td> <td>&lt;1100&gt;</td> <td>-4/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>+5/8*(REFP – REFN)</td> <td>&lt;1101&gt;</td> <td>-5/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>+6/8*(REFP – REFN)</td> <td>&lt;1110&gt;</td> <td>-6/8*(REFP – REFN)</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>+7/8*(REFP – REFN)</td> <td>&lt;1111&gt;</td> <td>-7/8*(REFP – REFN)</td> </tr> </tbody> </table>	DCSET<3:0>	Offset	DCSET<3:0>	Offset	<0000>	+0*(REFP – REFN)	<1000>	-0*(REFP – REFN)	<0001>	+1/8*(REFP – REFN)	<1001>	-1/8*(REFP – REFN)	<0010>	+2/8*(REFP – REFN)	<1010>	-2/8*(REFP – REFN)	<0011>	+3/8*(REFP – REFN)	<1011>	-3/8*(REFP – REFN)	<0100>	+4/8*(REFP – REFN)	<1100>	-4/8*(REFP – REFN)	<0101>	+5/8*(REFP – REFN)	<1101>	-5/8*(REFP – REFN)	<0110>	+6/8*(REFP – REFN)	<1110>	-6/8*(REFP – REFN)	<0111>	+7/8*(REFP – REFN)	<1111>	-7/8*(REFP – REFN)
DCSET<3:0>	Offset	DCSET<3:0>	Offset																																			
<0000>	+0*(REFP – REFN)	<1000>	-0*(REFP – REFN)																																			
<0001>	+1/8*(REFP – REFN)	<1001>	-1/8*(REFP – REFN)																																			
<0010>	+2/8*(REFP – REFN)	<1010>	-2/8*(REFP – REFN)																																			
<0011>	+3/8*(REFP – REFN)	<1011>	-3/8*(REFP – REFN)																																			
<0100>	+4/8*(REFP – REFN)	<1100>	-4/8*(REFP – REFN)																																			
<0101>	+5/8*(REFP – REFN)	<1101>	-5/8*(REFP – REFN)																																			
<0110>	+6/8*(REFP – REFN)	<1110>	-6/8*(REFP – REFN)																																			
<0111>	+7/8*(REFP – REFN)	<1111>	-7/8*(REFP – REFN)																																			

AD1CN3:  $\Sigma\Delta$ ADC 控制暫存器 3

位元	名稱	描述																																																																								
Bit7~4	INP[3:0]	SI $\pm$ “+”輸入信號選擇器 INP[4]=0 <table border="1"> <thead> <tr> <th>INP&lt;3:0&gt;</th> <th>ADC 輸入正通道</th> <th>INP&lt;3:0&gt;</th> <th>ADC 輸入正通道</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>AI0</td> <td>&lt;1000&gt;</td> <td>Rinn</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>AI1</td> <td>&lt;1001&gt;</td> <td>V12</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>AI2</td> <td>&lt;1010&gt;</td> <td>OPOI</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>AI3</td> <td>&lt;1011&gt;</td> <td>VDDA</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>AI6</td> <td>&lt;1100&gt;</td> <td>REFOI(由 VRSEL 選擇來源)</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>AI7</td> <td>&lt;1101&gt;</td> <td>TSP0</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>AI8</td> <td>&lt;1110&gt;</td> <td>TSP1</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>Rinp</td> <td>&lt;1111&gt;</td> <td>VSS</td> </tr> </tbody> </table> INP[4]=1 <table border="1"> <thead> <tr> <th>INP&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> <th>INN&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>AI9</td> <td>&lt;1000&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>AI10</td> <td>&lt;1001&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>TKP</td> <td>&lt;1010&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>TKN</td> <td>&lt;1011&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>AI11</td> <td>&lt;1100&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>AI12</td> <td>&lt;1101&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>AI13</td> <td>&lt;1110&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>AI14</td> <td>&lt;1111&gt;</td> <td>Reserved</td> </tr> </tbody> </table>	INP<3:0>	ADC 輸入正通道	INP<3:0>	ADC 輸入正通道	<0000>	AI0	<1000>	Rinn	<0001>	AI1	<1001>	V12	<0010>	AI2	<1010>	OPOI	<0011>	AI3	<1011>	VDDA	<0100>	AI6	<1100>	REFOI(由 VRSEL 選擇來源)	<0101>	AI7	<1101>	TSP0	<0110>	AI8	<1110>	TSP1	<0111>	Rinp	<1111>	VSS	INP<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道	<0000>	AI9	<1000>	Reserved	<0001>	AI10	<1001>	Reserved	<0010>	TKP	<1010>	Reserved	<0011>	TKN	<1011>	Reserved	<0100>	AI11	<1100>	Reserved	<0101>	AI12	<1101>	Reserved	<0110>	AI13	<1110>	Reserved	<0111>	AI14	<1111>	Reserved
INP<3:0>	ADC 輸入正通道	INP<3:0>	ADC 輸入正通道																																																																							
<0000>	AI0	<1000>	Rinn																																																																							
<0001>	AI1	<1001>	V12																																																																							
<0010>	AI2	<1010>	OPOI																																																																							
<0011>	AI3	<1011>	VDDA																																																																							
<0100>	AI6	<1100>	REFOI(由 VRSEL 選擇來源)																																																																							
<0101>	AI7	<1101>	TSP0																																																																							
<0110>	AI8	<1110>	TSP1																																																																							
<0111>	Rinp	<1111>	VSS																																																																							
INP<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道																																																																							
<0000>	AI9	<1000>	Reserved																																																																							
<0001>	AI10	<1001>	Reserved																																																																							
<0010>	TKP	<1010>	Reserved																																																																							
<0011>	TKN	<1011>	Reserved																																																																							
<0100>	AI11	<1100>	Reserved																																																																							
<0101>	AI12	<1101>	Reserved																																																																							
<0110>	AI13	<1110>	Reserved																																																																							
<0111>	AI14	<1111>	Reserved																																																																							

位元	名稱	描述																																																																								
Bit3~0	INN[3:0]	SI±“-”輸入信號選擇器 INN[4]=0 <table border="1"> <thead> <tr> <th>INN&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> <th>INN&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>AI0</td> <td>&lt;1000&gt;</td> <td>V12</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>AI1</td> <td>&lt;1001&gt;</td> <td>VDD/10</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>AI2</td> <td>&lt;1010&gt;</td> <td>OPOI</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>AI3</td> <td>&lt;1011&gt;</td> <td>VDDA</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>AI5</td> <td>&lt;1100&gt;</td> <td>REFOI(由 VRSEL 選擇來源)</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>AI7</td> <td>&lt;1101&gt;</td> <td>TSN0</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>Rinp</td> <td>&lt;1110&gt;</td> <td>TSN1</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>Rinn</td> <td>&lt;1111&gt;</td> <td>VSS</td> </tr> </tbody> </table> INN[4]=1 <table border="1"> <thead> <tr> <th>INN&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> <th>INN&lt;3:0&gt;</th> <th>ADC 輸入負通道</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>AI8</td> <td>&lt;1000&gt;</td> <td>AI14</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>AI9</td> <td>&lt;1001&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>AI10</td> <td>&lt;1010&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>TKP</td> <td>&lt;1011&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>TKN</td> <td>&lt;1100&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>AI11</td> <td>&lt;1101&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>AI12</td> <td>&lt;1110&gt;</td> <td>Reserved</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>AI13</td> <td>&lt;1111&gt;</td> <td>Reserved</td> </tr> </tbody> </table>	INN<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道	<0000>	AI0	<1000>	V12	<0001>	AI1	<1001>	VDD/10	<0010>	AI2	<1010>	OPOI	<0011>	AI3	<1011>	VDDA	<0100>	AI5	<1100>	REFOI(由 VRSEL 選擇來源)	<0101>	AI7	<1101>	TSN0	<0110>	Rinp	<1110>	TSN1	<0111>	Rinn	<1111>	VSS	INN<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道	<0000>	AI8	<1000>	AI14	<0001>	AI9	<1001>	Reserved	<0010>	AI10	<1010>	Reserved	<0011>	TKP	<1011>	Reserved	<0100>	TKN	<1100>	Reserved	<0101>	AI11	<1101>	Reserved	<0110>	AI12	<1110>	Reserved	<0111>	AI13	<1111>	Reserved
INN<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道																																																																							
<0000>	AI0	<1000>	V12																																																																							
<0001>	AI1	<1001>	VDD/10																																																																							
<0010>	AI2	<1010>	OPOI																																																																							
<0011>	AI3	<1011>	VDDA																																																																							
<0100>	AI5	<1100>	REFOI(由 VRSEL 選擇來源)																																																																							
<0101>	AI7	<1101>	TSN0																																																																							
<0110>	Rinp	<1110>	TSN1																																																																							
<0111>	Rinn	<1111>	VSS																																																																							
INN<3:0>	ADC 輸入負通道	INN<3:0>	ADC 輸入負通道																																																																							
<0000>	AI8	<1000>	AI14																																																																							
<0001>	AI9	<1001>	Reserved																																																																							
<0010>	AI10	<1010>	Reserved																																																																							
<0011>	TKP	<1011>	Reserved																																																																							
<0100>	TKN	<1100>	Reserved																																																																							
<0101>	AI11	<1101>	Reserved																																																																							
<0110>	AI12	<1110>	Reserved																																																																							
<0111>	AI13	<1111>	Reserved																																																																							

AD1CN4:  $\Sigma\Delta$ ADC 控制暫存器 4

位元	名稱	描述										
Bit7~6	VRH[1:0]	VR±“+”電壓信號選擇器 <table border="1"> <thead> <tr> <th>VRH[1:0]</th> <th>ADC 參考電壓+</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>VDDA</td> </tr> <tr> <td>&lt;01&gt;</td> <td>Rinn</td> </tr> <tr> <td>&lt;10&gt;</td> <td>AI7</td> </tr> <tr> <td>&lt;11&gt;</td> <td>由 V12SEL 控制位元選擇來源</td> </tr> </tbody> </table>	VRH[1:0]	ADC 參考電壓+	<00>	VDDA	<01>	Rinn	<10>	AI7	<11>	由 V12SEL 控制位元選擇來源
VRH[1:0]	ADC 參考電壓+											
<00>	VDDA											
<01>	Rinn											
<10>	AI7											
<11>	由 V12SEL 控制位元選擇來源											
Bit5~4	VRL[1:0]	VR±“-”電壓信號選擇器 <table border="1"> <thead> <tr> <th>VRL[1:0]</th> <th>ADC 參考電壓-</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>VSS</td> </tr> <tr> <td>&lt;01&gt;</td> <td>AI9</td> </tr> <tr> <td>&lt;10&gt;</td> <td>AI10</td> </tr> <tr> <td>&lt;11&gt;</td> <td>REFOI(由 VRSEL 選擇來源)</td> </tr> </tbody> </table>	VRL[1:0]	ADC 參考電壓-	<00>	VSS	<01>	AI9	<10>	AI10	<11>	REFOI(由 VRSEL 選擇來源)
VRL[1:0]	ADC 參考電壓-											
<00>	VSS											
<01>	AI9											
<10>	AI10											
<11>	REFOI(由 VRSEL 選擇來源)											
Bit3~2	INX[1:0]	SI±輸入信號轉置器 <table border="1"> <thead> <tr> <th>INX[1:0]</th> <th>SI± 輸入信號</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>INP→ADH,INN→ADL</td> </tr> <tr> <td>&lt;01&gt;</td> <td>INN→ADH &amp; ADL,INP 浮接</td> </tr> <tr> <td>&lt;10&gt;</td> <td>INN 浮接,INP→ADH &amp; ADH</td> </tr> <tr> <td>&lt;11&gt;</td> <td>INP→ADL,INN→ADH</td> </tr> </tbody> </table>	INX[1:0]	SI± 輸入信號	<00>	INP→ADH,INN→ADL	<01>	INN→ADH & ADL,INP 浮接	<10>	INN 浮接,INP→ADH & ADH	<11>	INP→ADL,INN→ADH
INX[1:0]	SI± 輸入信號											
<00>	INP→ADH,INN→ADL											
<01>	INN→ADH & ADL,INP 浮接											
<10>	INN 浮接,INP→ADH & ADH											
<11>	INP→ADL,INN→ADH											
Bit1	VRIS	VR±輸入信號短路控制器 <0> 未短路 <1> 短路										

位元	名稱	描述
Bit0	INIS	SI $\pm$ 輸入信號短路控制器 <0> 未短路 <1> 短路

**AD1CN5:  $\Sigma\Delta$ ADC 控制暫存器 5**

位元	名稱	描述
Bit6	V12SEL	V12 來源選擇控制 <0> REFOI(由 VRSEL 選擇來源)。 <1> V12。
Bit1	ENTPS	內部 TPS 啟用控制 <0> 關閉 <1> 啟用，需設置相對的 ADC 網路
Bit0	TPSCH	TPS 輸出電壓反向控制 <0> 正常 <1> 反向

**LVDCN: LVD 控制暫存器**

位元	名稱	描述
Bit7	DAFM[0]	Comb filter 輸出資料格式。 <0> 正常資料輸出 (預設) <1> Chopper Result 資料輸出. $(ADC1 + (ADC2))/2$ , 下一筆則為: $(ADC2 + ADC3)/2$ ...依此類推，必須 ENCH[0]=1 才會有動作。
Bit6	ENCH[0]	ADC Chopper 控制器 <0> 關閉 (預設) <1> 啟用。必須先設定 ENINXCH，最後再開啟 ENCH。

**LNAMP0: LNAMP 控制暫存器 0**

位元	名稱	描述
Bit7	INP[4]	SI $\pm$ “+”輸入信號選擇器
Bit6	INN[4]	SI $\pm$ “-”輸入信號選擇器

## 13. Low Noise PGA Network

Thermopile 的類比前端電路包含了一個低噪音的類比放大器。這類比放大器的放大倍率是可以被程式控制，放大倍率有 20、40 和 80 倍，由 PGAG 控制。它有很高的輸入阻抗，大於 100M $\Omega$  放大器的輸入正端有固定輸入端 AI1。使用 Thermopile 量測前，要先啟動 bandgap 跟 ADC，這時 V12 就會輸出 1.2V 電壓，V12 不需要外掛電容，PAD 外面(不含 IC) 電容值要小於 10pF 才能確認系統穩定。Sink 能力小於 50uA，Source 能力小於 200uA。設 ENPGA 為 1，必須等 128us 後 PGA 輸入與 PGO 就已經穩定可以做為 ADC 的輸入。如果要做自動歸零或是更換輸入通道，都要等 128us 穩定的時間，才能進行 ADC 的量測，輸入才會穩定。

外部的溫度感測器是使用 Thermistor，量測 Thermistor 時要把 REFO 驅動電壓(sensor driver)開啟，Thermistor 的兩端接在 AI7 與 REFO 之間。量測 Thermistor 可以用比例式的量測方式。首先把 ADC 的參考電壓輸入設定為 REFO-VSSA，然後先量測 Rinp- Rinn 的 ADC 值，儲存在 RAM 裡，然後再量測 REFO-AI7 的電壓 ADC 值，最後 REFO-AI7 與 Rinp- Rinn 電壓做相除，這樣就可以得到比例然後推斷 Thermistor 的電阻值。

### PGA 暫存器摘要：

**LNAMP0** TR2Chop, TR1Chop, VRPOS  
**LNAMP1** ENPGA, INPS[1:0], PGAG[1:0], PGACH[1:0]

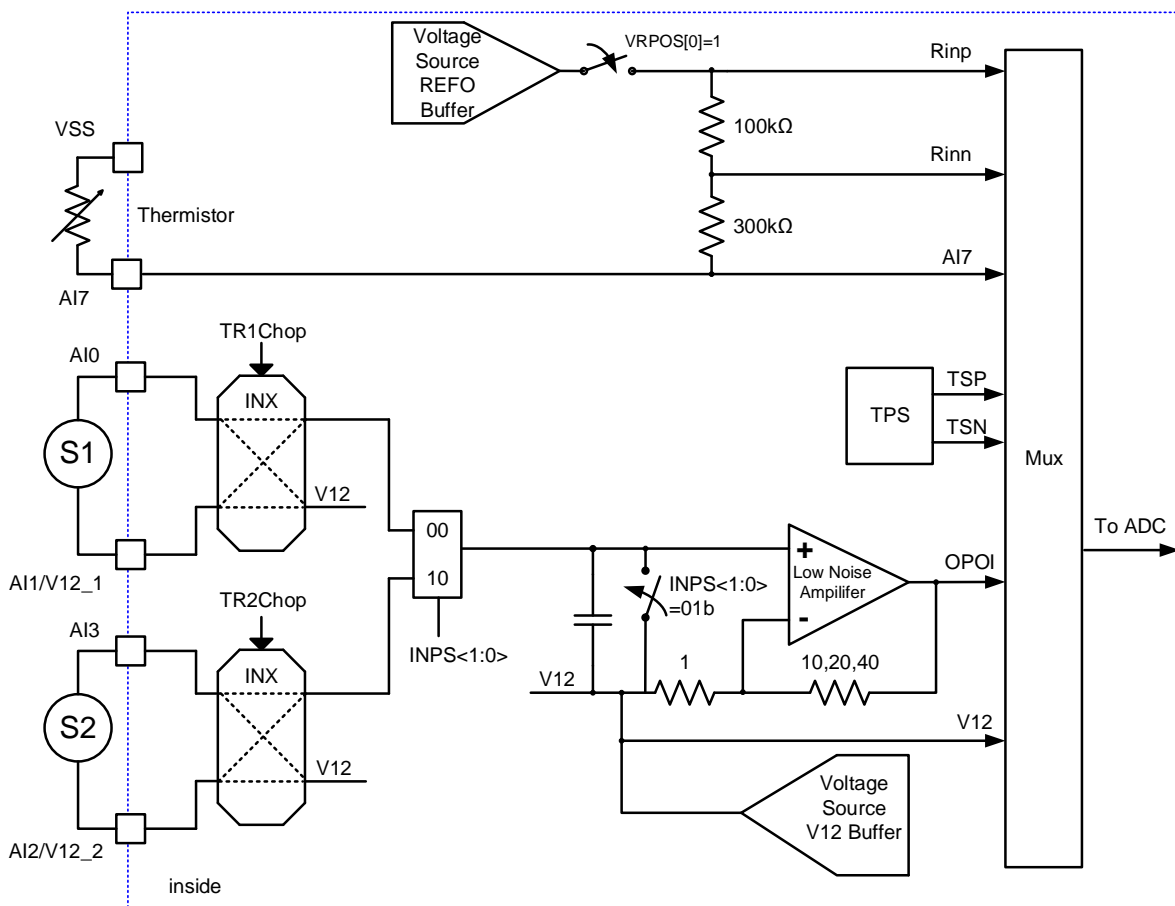


圖 13-1 PGA 方塊圖

## 13.1. 暫存器說明- PGA

"\$"for event status,"."unimplemented bit,"x"unknown,"u"unchanged,"d"depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
042h	LNAMP0				TR2Chop	TR1Chop	VRPOS			00.0 00..	uu.u uu..	*****
043h	LNAMP1	ENPGA		INPS[1:0]	PGAG[1:0]	PGACH[1:0]				0000 0000	uuuu uuuu	*****

表 13-1 PGA 暫存器

### LNAMP0: LNAMP 控制暫存器 0

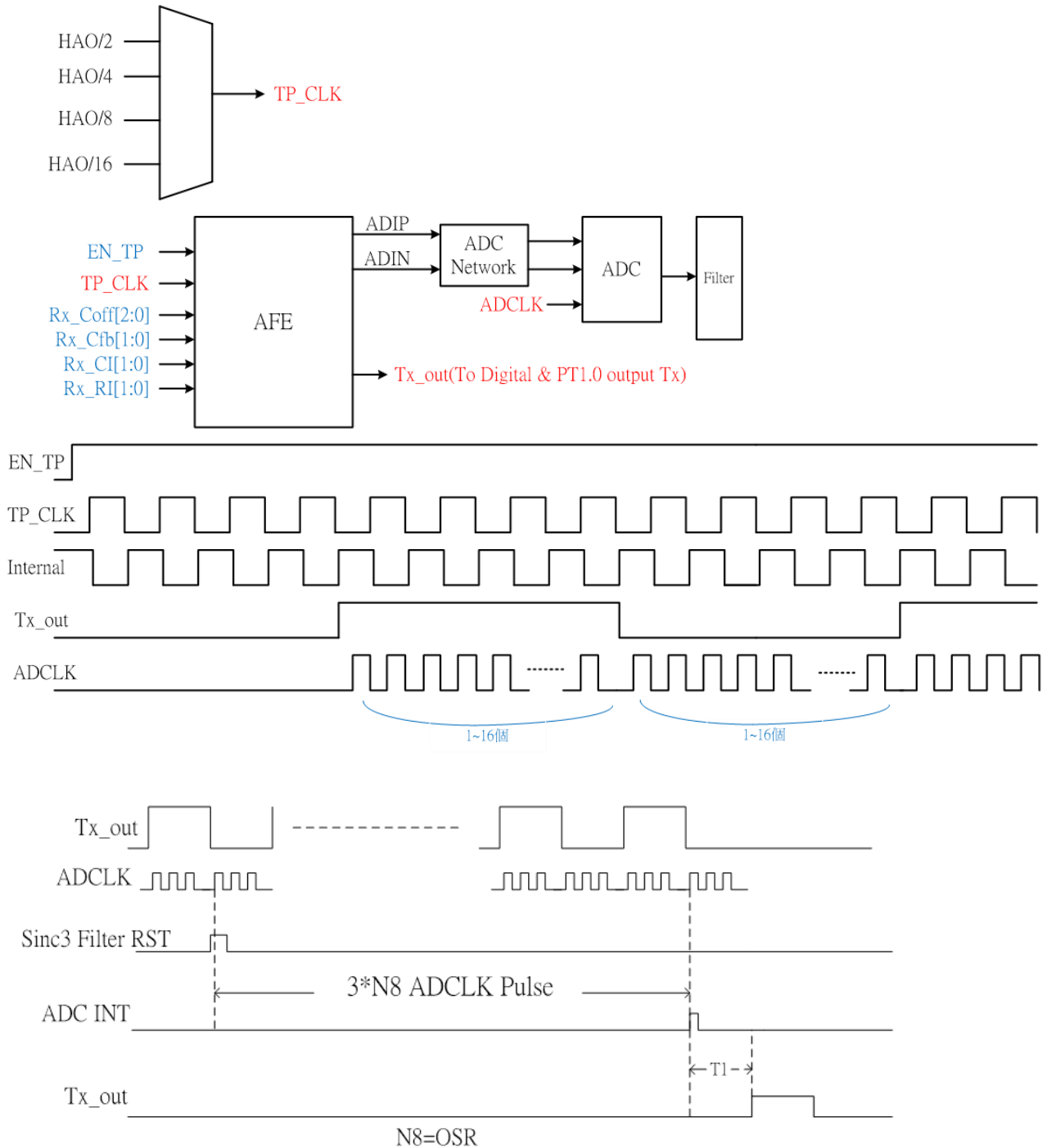
位元	名稱	描述
Bit4	TR2Chop[0]	A13 輸入 Chopper 控制 <0> AI3 連接 PGA 正端 · V12_2 連接 V12 <1> AI3 連接 V12 · V12_2 連接 PGA 正端
Bit3	TR1Chop[0]	A10 輸入 Chopper 控制 <0> AI0 連接 PGA 正端 · V12_1 連接 V12 <1> AI0 連接 V12 · V12_1 連接 PGA 正端
Bit2	VRPOS[0]	Thermistor 參考電阻選擇控制 <0> Off <1> Voltage Source REFO Buffer 連接到 100k 電阻端

### LNAMP1: LNAMP 控制暫存器 1

位元	名稱	描述										
Bit7	ENPGA[0]	啟動 PGA 控制 <1> 啟動 <0> 關閉										
Bit5~4	INPS[1:0]	PGA 輸入選擇控制 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>INPS[1:0]</th> <th>PGA 輸入</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>由 AI0 / V12_1 輸入</td> </tr> <tr> <td>&lt;01&gt;</td> <td>PGA 輸入短路到 V12</td> </tr> <tr> <td>&lt;10&gt;</td> <td>由 AI3 / V12_2 輸入</td> </tr> <tr> <td>&lt;11&gt;</td> <td>RSVD</td> </tr> </tbody> </table>	INPS[1:0]	PGA 輸入	<00>	由 AI0 / V12_1 輸入	<01>	PGA 輸入短路到 V12	<10>	由 AI3 / V12_2 輸入	<11>	RSVD
INPS[1:0]	PGA 輸入											
<00>	由 AI0 / V12_1 輸入											
<01>	PGA 輸入短路到 V12											
<10>	由 AI3 / V12_2 輸入											
<11>	RSVD											
Bit3~2	PGAG[1:0]	控制 PGA Gain <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PGAG[1:0]</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>x10</td> </tr> <tr> <td>&lt;01&gt;</td> <td>x20</td> </tr> <tr> <td>&lt;10&gt;</td> <td>x40</td> </tr> <tr> <td>&lt;11&gt;</td> <td>RSVD</td> </tr> </tbody> </table>	PGAG[1:0]	Gain	<00>	x10	<01>	x20	<10>	x40	<11>	RSVD
PGAG[1:0]	Gain											
<00>	x10											
<01>	x20											
<10>	x40											
<11>	RSVD											
Bit1~0	PGACH[1:0]	Used to chopper stabilize input frequency and network <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PGACH[1:0]</th> <th>Chopper network</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>Positive (the user can not notice difference without switching between positive and negative)</td> </tr> <tr> <td>&lt;01&gt;</td> <td>Negative</td> </tr> <tr> <td>&lt;10&gt;</td> <td>Input clock /64</td> </tr> <tr> <td>&lt;11&gt;</td> <td>Input clock /128</td> </tr> </tbody> </table>	PGACH[1:0]	Chopper network	<00>	Positive (the user can not notice difference without switching between positive and negative)	<01>	Negative	<10>	Input clock /64	<11>	Input clock /128
PGACH[1:0]	Chopper network											
<00>	Positive (the user can not notice difference without switching between positive and negative)											
<01>	Negative											
<10>	Input clock /64											
<11>	Input clock /128											

## 14. Touch KEY

### 14.1. 內部方塊圖



## 14.2. 暫存器說明- TK

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
07Bh	GPort3	-	-	-	-	-	-	GTKTX[1:0]		0000 0000	uuuu uuuu	*,*,*,*,*,*,*
1A2h	TKCN1	ENTP	Rx_RI[1:0]		RX_CI[1:0]		Rx_Coff[2:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*,*
1A3h	TKCN2	TXADCKCNT[3:0]			Rx_Cfb[1:0]		TP_CLK[1:0]			0000 0000	uuuu uuuu	*,*,*,*,*,*,*
1A4h	TKCN3	-	MRx	RxMx[1:0]		TXSettle[2:0]		TKCMS		0000 0000	uuuu uuuu	*,*,*,*,*,*,*

**GPORT3:** 詳見 輸入/輸出埠,I/O 章節

### TKCN1: Touck Key 控制器 1

位元	名稱	描述																		
Bit7	ENTP	Touch Key 啟用控制器 <0>關閉 Touch Key <1>啟用 Touch Key																		
Bit6~5	Rx_RI[1:0]	積分電阻控制器(越大·ADC 得到訊號越小)。 <table border="1"> <thead> <tr> <th>Rx_RI[1:0]</th> <th>電阻值(ohm)</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>50K</td> </tr> <tr> <td>&lt;01&gt;</td> <td>100K</td> </tr> <tr> <td>&lt;10&gt;</td> <td>200K</td> </tr> <tr> <td>&lt;11&gt;</td> <td>400K</td> </tr> </tbody> </table>	Rx_RI[1:0]	電阻值(ohm)	<00>	50K	<01>	100K	<10>	200K	<11>	400K								
Rx_RI[1:0]	電阻值(ohm)																			
<00>	50K																			
<01>	100K																			
<10>	200K																			
<11>	400K																			
Bit4~3	Rx_CI[1:0]	第二級積分電容控制器(越大·ADC 得到訊號越小) <table border="1"> <thead> <tr> <th>Rx_CI[1:0]</th> <th>電容值(F)</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>2p</td> </tr> <tr> <td>&lt;01&gt;</td> <td>4p</td> </tr> <tr> <td>&lt;10&gt;</td> <td>8p</td> </tr> <tr> <td>&lt;11&gt;</td> <td>16p</td> </tr> </tbody> </table>	Rx_CI[1:0]	電容值(F)	<00>	2p	<01>	4p	<10>	8p	<11>	16p								
Rx_CI[1:0]	電容值(F)																			
<00>	2p																			
<01>	4p																			
<10>	8p																			
<11>	16p																			
Bit2~0	Rx_Coff[2:0]	第一級 offset 電容控制器(調整輸入端電容大小) <table border="1"> <thead> <tr> <th>Rx_Coff[1:0]</th> <th>電容值(F)</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>0p</td> </tr> <tr> <td>&lt;001&gt;</td> <td>1p</td> </tr> <tr> <td>&lt;010&gt;</td> <td>2p</td> </tr> <tr> <td>&lt;011&gt;</td> <td>4p</td> </tr> <tr> <td>&lt;100&gt;</td> <td>-</td> </tr> <tr> <td>&lt;101&gt;</td> <td>-</td> </tr> <tr> <td>&lt;110&gt;</td> <td>-</td> </tr> <tr> <td>&lt;111&gt;</td> <td>8p</td> </tr> </tbody> </table>	Rx_Coff[1:0]	電容值(F)	<000>	0p	<001>	1p	<010>	2p	<011>	4p	<100>	-	<101>	-	<110>	-	<111>	8p
Rx_Coff[1:0]	電容值(F)																			
<000>	0p																			
<001>	1p																			
<010>	2p																			
<011>	4p																			
<100>	-																			
<101>	-																			
<110>	-																			
<111>	8p																			

### TKCN2: Touck Key 控制器 2

位元	名稱	描述						
Bit7~4	TXADCKCNT[3:0]	TX 輸出所包含 ADC Clock 的數目 ADC Clock count=1+ TXADCKCNT[3:0] Ex: TXADCKCNT[3:0]=0xF, ADC Clock count=1+0xF=16.						
Bit3~2	Rx_Cfb[1:0]	第一級積分電容控制器(越大·ADC 得到訊號越小) <table border="1"> <thead> <tr> <th>Rx_Cfb[1:0]</th> <th>電容值(F)</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>10p</td> </tr> <tr> <td>&lt;01&gt;</td> <td>20p</td> </tr> </tbody> </table>	Rx_Cfb[1:0]	電容值(F)	<00>	10p	<01>	20p
Rx_Cfb[1:0]	電容值(F)							
<00>	10p							
<01>	20p							



位元	名稱	描述	
		<10>	30p
		<11>	40p
Bit1~0	TP_CLK[1:0]	TP Clock(TP_CK)除頻控制器	
		<b>TP_CLK[1:0]</b>	<b>除頻</b>
		<00>	HAO/2
		<01>	HAO/4
		<10>	HAO/8
		<11>	HAO/16

## TKCN3: Touck Key 控制器 3

位元	名稱	描述
Bit6	MRx	Touch Key 量測通道數量設定 <0> 1 RX(單一通道) <1> 2 RX(雙通道)
Bit5~4	RxMx[1:0]	Touch Key 量測順序控制器  當 MRx=0b (單一通道) <00> All channel off. Offset measure (default) <01> RX1(PT3.5)通道. <10> RX2(PT3.6)通道. <11> RSV.  當 MRx=1b (雙通道) <00> All channel off. Offset measure (default) <01> 先量 RX1(PT3.5) · 再量 RX2(PT3.6)通道.完成兩通到量測後才會出發中斷旗標 ADCIF. <10> 先量 RX2(PT3.6) · 再量 RX1(PT3.5)通道.完成兩通到量測後才會出發中斷旗標 ADCIF. <11> RSV.
Bit3~1	TXSettle[2:0]	Touch Key 通道切換穩定時間選擇 <000> 0.5* TX Clcok time <001> 1*TX Clcok time <010> 2*TX Clcok time <011> 3*TX Clcok time <100> 4*TX Clcok time <101> 5*TX Clcok time <110> 6*TX Clcok time <111> 7*TX Clcok time
Bit0	TKCMS	Touch Key common mode 電壓選擇器 <0>使用 Touch key 內建 Common mode buffer 電壓 <1>共用 ADC ACM Buffer 電壓

## 15. 多功能比較器 CMP

晶片內嵌一個低功耗、軌對軌輸入的多功能比較器 CMP，用來做為類比訊號的比較。具有中斷功能，當產生比較結果時，可產生中斷信號，增加用戶的操作性。它可以有不同的組態設計不同的應用。

- ◆ CMP 特性包括：
  - 軌對軌輸入範圍。
  - 低運作電流。
  - 2 $\mu$ S 尖峰脈衝過濾器。
  - 內建 32 節點的 5 位元數位電阻器。

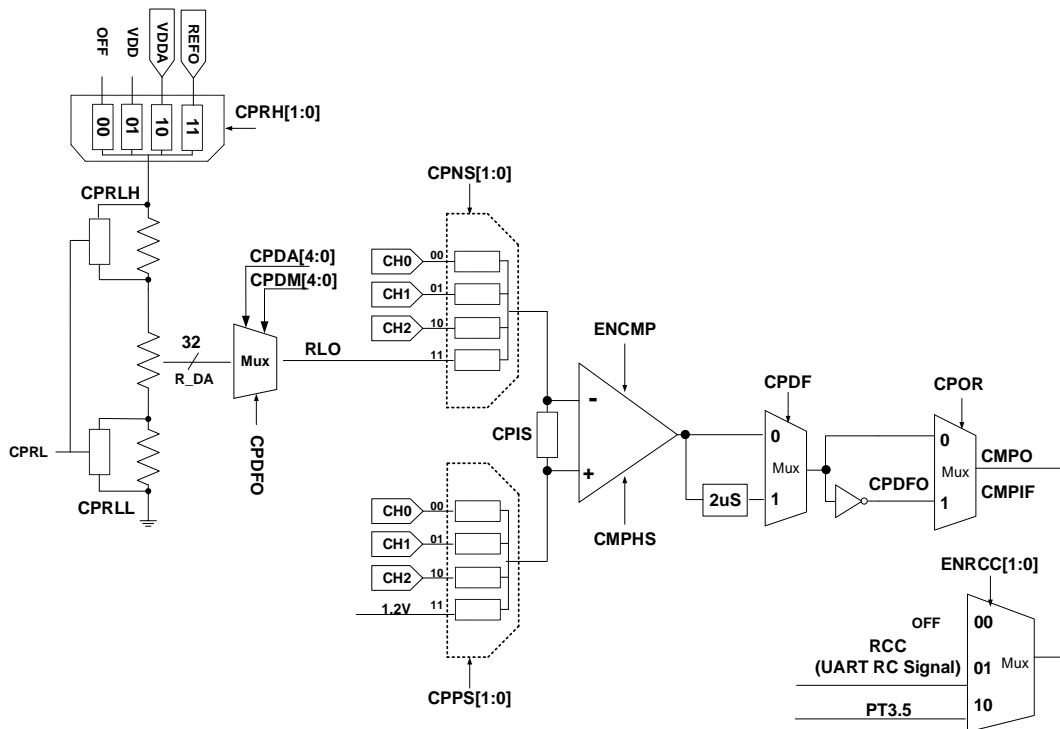


圖 15-1 CMP 方塊圖

### 15.1. 功能說明

#### 15.1.1. 多工輸入通道選擇器

比較器的輸入通道由兩部份組成，一為比較器的輸入通道，由控制器 CPPS[1:0] CPNS[1:0] 設置選擇，分別設置比較器的正向輸入通道與負向輸入通道；控制位元 CPIS 置 <1>，使得比較器的正向輸入端與負向輸入端短路；反之，CPIS 被置 <0> 則不短路比較器可正常工作。

#### 15.1.2. 內置多節點電阻器與電阻節點選擇器

比較器內建一個多節點電阻器，電阻分為三部份：22.5R、32R 與 20R。在 32R 電阻處接入一個 32 段的電阻節點選擇器，將 32R 的電阻等分為 32 個節點，可以透過控制器 CPDA[4:0] 與 CPDM[4:0] 的設置，可選擇不同的電阻節點，輸出不同的電壓值到比較器的輸入通道 RLO。而控制位元 CPRLH、CPRLL 被置 <1>，可使得 22.5R 與 20R 電阻被短路，可調節電阻節點電壓值。多節點電阻器不同電壓源可透過控制器 CPRH[1:0] 設置選擇，增加節點電壓的輸出範圍。

遲滯控制器 CPDM[4:0]是與節點選擇器 CPDA[4:0]是聯動的，遲滯控制器 CPDM[4:0]的每一位元對應控制著控制器 CPDA[4:0]的每一位元的遲滯功能的開啟與關閉。當遲滯控制器 CPDM[4:0]的對應位元被置<1>，則節點控制器 CPDA[4:0]的對應位元就會開啟遲滯功能，且該位元的狀態值與比較器的輸出狀態值是一致，即 CPDA[X]=CPOB。這樣就會出項節點選擇器的在兩個節點之間來回切換。

CPDM[4:0]	CPOB	CPDA[4:0]	CPDM[4:0]	CPOB	CPDA[4:0]
	輸出狀態	遲滯切換區間		輸出狀態	遲滯切換區間
00000	0	uuuuu	10000	0	0uuuu
	1	uuuuu		1	1uuuu
00001	0	uuuu0	10001	0	0uuu0
	1	uuuu1		1	1uuu1
00010	0	uuu0u	10010	0	0uu0u
	1	uuu1u		1	1uu1u
00011	0	uuu00	10011	0	0uu00
	1	uuu11		1	1uu11
00100	0	uu0uu	10100	0	0u0uu
	1	uu1uu		1	1u1uu
00101	0	uu0u0	10101	0	0u0u0
	1	uu1u1		1	1u1u1
00110	0	uu00u	10110	0	0u00u
	1	uu11u		1	1u11u
00111	0	uu000	10111	0	0u000
	1	uu111		1	1u111
01000	0	u0uuu	11000	0	00uuu
	1	u1uuu		1	11uuu
01001	0	u0uu0	11001	0	00uu0
	1	u1uu1		1	11uu1
01010	0	u0u0u	11010	0	00u0u
	1	u1u1u		1	11u1u
01011	0	u0u00	11011	0	00u00
	1	u1u11		1	11u11
01100	0	u00uu	11100	0	000uu
	1	u11uu		1	111uu
01101	0	u00u0	11101	0	000u0
	1	u11u1		1	111u1
01110	0	u000u	11110	0	0000u
	1	u111u		1	1111u
01111	0	u0000	11111	0	00000
	1	u1111		1	11111

‘u’ 代表不改變

表 15-1 遲滯控制 CPDM[4:0]配置與數值

### 15.1.3. 比較器輸出

比較器輸出為數字輸出，可透過 ENRCC[1:0]設置<10>將 CMPO 訊號輸出至 IO 引腳 PT3.6，因此比較器的輸出需要正確設置 IO 作為輸出模式。比較器的輸出可以設置經過 2uS 的低通濾波器，消除尖峰脈衝干擾，控制位元 CPDF 被置<1>時，則比較器輸出結果經過 2uS 低通濾波器，若 CPDF 被置<0>，則不經過濾波器。比較器的輸出極性可透過控制位元 CPOR 設置，當 CPOR 被置<1>，則比較器輸出反相，若 CPOR 被置<0>，則比較器輸出正常。

ENRCC[1:0]為比較器輸出控制，當設置<00>表示沒有輸出引腳控制。當設置<01>表示將 CMPO 訊號取代 UART RC 訊號輸入。當設置<10>表示將 CMPO 訊號輸出至 IO 引腳。

### 15.1.4. 比較器中斷輸出

比較器輸出為數字輸出，CMPO 可以觸發中斷旗標。當 CMPO 訊號由 0→1 Edge 觸發中斷事件，CMPIF[0]會被置<1>。CMPIF[0]可以清除為 0。下一次需要等 CMPO 訊號從 1→0→1 時，才會再發生中斷事件。

## 15.2. 暫存器說明- CMP

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
06Bh	MCCN0	ENRCC[1:0]		CMPO	CPIS	CPOR	CPDF	CMPHS	ENCMP	0000 0000	uuuu uuuu	*,r,*,*,*
06Ch	MCCN1	CPRL		CPRH[1:0]		CPPS[1:0]		CPNS[1:0]		0000 0000	uuuu uuuu	*,*,*,*,*,*
06Dh	MCCN2					CPDA[4:0]				0000 0000	uuuu uuuu	*,*,*,*,*,*
06Eh	MCCN3					CPDM[4:0]				0000 0000	uuuu uuuu	*,*,*,*,*,*

表 15-1 CMP 暫存器

INTE0/INTE2/INTF2：詳見 中斷,Interrupt 章節

## MCCN0: CMP 控制暫存器 0

位元	名稱	描述										
Bit7~6	ENRCC[1:0]	比較器輸出控制功能 <table border="1"> <thead> <tr> <th>ENRCC[1:0]</th> <th>比較器輸出</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>關閉·CMPO 不輸出至引腳</td> </tr> <tr> <td>&lt;01&gt;</td> <td>CMPO 訊號接入 UART RC 訊號輸入</td> </tr> <tr> <td>&lt;10&gt;</td> <td>CMPO 訊號輸出至 PT3.5 引腳</td> </tr> <tr> <td>&lt;11&gt;</td> <td>保留</td> </tr> </tbody> </table>	ENRCC[1:0]	比較器輸出	<00>	關閉·CMPO 不輸出至引腳	<01>	CMPO 訊號接入 UART RC 訊號輸入	<10>	CMPO 訊號輸出至 PT3.5 引腳	<11>	保留
ENRCC[1:0]	比較器輸出											
<00>	關閉·CMPO 不輸出至引腳											
<01>	CMPO 訊號接入 UART RC 訊號輸入											
<10>	CMPO 訊號輸出至 PT3.5 引腳											
<11>	保留											
Bit5	CMPO	比較器比較結果輸入轉出狀態 <0> 負向輸入信號>正向輸入信號 <1> 正向輸入信號>負向輸入信號										
Bit4	CPIS	比較器輸入端短路開關控制 <0> 短路開關斷開(Open=OFF) <1> 短路開關閉合(Closed=ON)										
Bit3	CPOR	比較器數字輸出相位控制 <0> 正常輸出 <1> 反相輸出										
Bit2	CPDF	比較器輸出低通濾波器開啟控制 <0> 關閉·比較器輸出不經過 2uS 低通濾波器 <1> 開啟·比較器輸出經過 2uS 低通濾波器										
Bit1	CMPHS	比較器高速模式開啟控制 <0> 低功耗模式 <1> 正常模式										
Bit0	ENCMP	比較器功能開啟控制 <0> 關閉(輸出狀態為 0) <1> 開啟										

## MCCN1: CMP 控制暫存器 1

位元	名稱	描述										
Bit7	CPRL	比較器內建階梯電阻低節短路開關控制 <0> 短路開關斷開，不短路低節電阻 <1> 短路開關閉合，短路低節電阻										
Bit5~4	CPRH[1:0]	比較器內建階梯電阻器電壓源選擇 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CPRH[1:0]</th> <th>電壓源</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>關閉，無電壓提供，處於高阻態</td> </tr> <tr> <td>&lt;01&gt;</td> <td>晶片工作電壓源 VDD 引腳</td> </tr> <tr> <td>&lt;10&gt;</td> <td>晶片穩壓電壓源 VDPA 引腳</td> </tr> <tr> <td>&lt;11&gt;</td> <td>保留</td> </tr> </tbody> </table>	CPRH[1:0]	電壓源	<00>	關閉，無電壓提供，處於高阻態	<01>	晶片工作電壓源 VDD 引腳	<10>	晶片穩壓電壓源 VDPA 引腳	<11>	保留
CPRH[1:0]	電壓源											
<00>	關閉，無電壓提供，處於高阻態											
<01>	晶片工作電壓源 VDD 引腳											
<10>	晶片穩壓電壓源 VDPA 引腳											
<11>	保留											
Bit3~2	CPPS[1:0]	比較器正向輸入端選擇 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CPPS[1:0]</th> <th>比較器正向輸入</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>CH0</td> </tr> <tr> <td>&lt;01&gt;</td> <td>CH1</td> </tr> <tr> <td>&lt;10&gt;</td> <td>CH2</td> </tr> <tr> <td>&lt;11&gt;</td> <td>V12</td> </tr> </tbody> </table>	CPPS[1:0]	比較器正向輸入	<00>	CH0	<01>	CH1	<10>	CH2	<11>	V12
CPPS[1:0]	比較器正向輸入											
<00>	CH0											
<01>	CH1											
<10>	CH2											
<11>	V12											
Bit1~0	CPNS[1:0]	比較器負向輸入端選擇 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CPNS[1:0]</th> <th>比較器負向輸入</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>CH0</td> </tr> <tr> <td>&lt;01&gt;</td> <td>CH1</td> </tr> <tr> <td>&lt;10&gt;</td> <td>CH2</td> </tr> <tr> <td>&lt;11&gt;</td> <td>RLO</td> </tr> </tbody> </table>	CPNS[1:0]	比較器負向輸入	<00>	CH0	<01>	CH1	<10>	CH2	<11>	RLO
CPNS[1:0]	比較器負向輸入											
<00>	CH0											
<01>	CH1											
<10>	CH2											
<11>	RLO											

## MCCN2: CMP 控制暫存器 2

位元	名稱	描述																																																																				
Bit4~0	CPDA[4:0]	比較器內建多點電阻器的分壓節點設置。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CPDA&lt;4:0&gt;</th> <th>分壓節點</th> <th>CPDA&lt;4:0&gt;</th> <th>分壓節點</th> </tr> </thead> <tbody> <tr> <td>&lt;00000&gt;</td> <td>0</td> <td>&lt;10000&gt;</td> <td>16/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00001&gt;</td> <td>1/32(CPRLH-CPRL)</td> <td>&lt;10001&gt;</td> <td>17/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00010&gt;</td> <td>2/32(CPRLH-CPRL)</td> <td>&lt;10010&gt;</td> <td>18/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00011&gt;</td> <td>3/32(CPRLH-CPRL)</td> <td>&lt;10011&gt;</td> <td>19/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00100&gt;</td> <td>4/32(CPRLH-CPRL)</td> <td>&lt;10100&gt;</td> <td>20/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00101&gt;</td> <td>5/32(CPRLH-CPRL)</td> <td>&lt;10101&gt;</td> <td>21/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00110&gt;</td> <td>6/32(CPRLH-CPRL)</td> <td>&lt;10110&gt;</td> <td>22/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;00111&gt;</td> <td>7/32(CPRLH-CPRL)</td> <td>&lt;10111&gt;</td> <td>23/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01000&gt;</td> <td>8/32(CPRLH-CPRL)</td> <td>&lt;11000&gt;</td> <td>24/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01001&gt;</td> <td>9/32(CPRLH-CPRL)</td> <td>&lt;11001&gt;</td> <td>25/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01010&gt;</td> <td>10/32(CPRLH-CPRL)</td> <td>&lt;11010&gt;</td> <td>26/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01011&gt;</td> <td>11/32(CPRLH-CPRL)</td> <td>&lt;11011&gt;</td> <td>27/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01100&gt;</td> <td>12/32(CPRLH-CPRL)</td> <td>&lt;11100&gt;</td> <td>28/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01101&gt;</td> <td>13/32(CPRLH-CPRL)</td> <td>&lt;11101&gt;</td> <td>29/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01110&gt;</td> <td>14/32(CPRLH-CPRL)</td> <td>&lt;11110&gt;</td> <td>30/32(CPRLH-CPRL)</td> </tr> <tr> <td>&lt;01111&gt;</td> <td>15/32(CPRLH-CPRL)</td> <td>&lt;11111&gt;</td> <td>31/32(CPRLH-CPRL)</td> </tr> </tbody> </table>	CPDA<4:0>	分壓節點	CPDA<4:0>	分壓節點	<00000>	0	<10000>	16/32(CPRLH-CPRL)	<00001>	1/32(CPRLH-CPRL)	<10001>	17/32(CPRLH-CPRL)	<00010>	2/32(CPRLH-CPRL)	<10010>	18/32(CPRLH-CPRL)	<00011>	3/32(CPRLH-CPRL)	<10011>	19/32(CPRLH-CPRL)	<00100>	4/32(CPRLH-CPRL)	<10100>	20/32(CPRLH-CPRL)	<00101>	5/32(CPRLH-CPRL)	<10101>	21/32(CPRLH-CPRL)	<00110>	6/32(CPRLH-CPRL)	<10110>	22/32(CPRLH-CPRL)	<00111>	7/32(CPRLH-CPRL)	<10111>	23/32(CPRLH-CPRL)	<01000>	8/32(CPRLH-CPRL)	<11000>	24/32(CPRLH-CPRL)	<01001>	9/32(CPRLH-CPRL)	<11001>	25/32(CPRLH-CPRL)	<01010>	10/32(CPRLH-CPRL)	<11010>	26/32(CPRLH-CPRL)	<01011>	11/32(CPRLH-CPRL)	<11011>	27/32(CPRLH-CPRL)	<01100>	12/32(CPRLH-CPRL)	<11100>	28/32(CPRLH-CPRL)	<01101>	13/32(CPRLH-CPRL)	<11101>	29/32(CPRLH-CPRL)	<01110>	14/32(CPRLH-CPRL)	<11110>	30/32(CPRLH-CPRL)	<01111>	15/32(CPRLH-CPRL)	<11111>	31/32(CPRLH-CPRL)
CPDA<4:0>	分壓節點	CPDA<4:0>	分壓節點																																																																			
<00000>	0	<10000>	16/32(CPRLH-CPRL)																																																																			
<00001>	1/32(CPRLH-CPRL)	<10001>	17/32(CPRLH-CPRL)																																																																			
<00010>	2/32(CPRLH-CPRL)	<10010>	18/32(CPRLH-CPRL)																																																																			
<00011>	3/32(CPRLH-CPRL)	<10011>	19/32(CPRLH-CPRL)																																																																			
<00100>	4/32(CPRLH-CPRL)	<10100>	20/32(CPRLH-CPRL)																																																																			
<00101>	5/32(CPRLH-CPRL)	<10101>	21/32(CPRLH-CPRL)																																																																			
<00110>	6/32(CPRLH-CPRL)	<10110>	22/32(CPRLH-CPRL)																																																																			
<00111>	7/32(CPRLH-CPRL)	<10111>	23/32(CPRLH-CPRL)																																																																			
<01000>	8/32(CPRLH-CPRL)	<11000>	24/32(CPRLH-CPRL)																																																																			
<01001>	9/32(CPRLH-CPRL)	<11001>	25/32(CPRLH-CPRL)																																																																			
<01010>	10/32(CPRLH-CPRL)	<11010>	26/32(CPRLH-CPRL)																																																																			
<01011>	11/32(CPRLH-CPRL)	<11011>	27/32(CPRLH-CPRL)																																																																			
<01100>	12/32(CPRLH-CPRL)	<11100>	28/32(CPRLH-CPRL)																																																																			
<01101>	13/32(CPRLH-CPRL)	<11101>	29/32(CPRLH-CPRL)																																																																			
<01110>	14/32(CPRLH-CPRL)	<11110>	30/32(CPRLH-CPRL)																																																																			
<01111>	15/32(CPRLH-CPRL)	<11111>	31/32(CPRLH-CPRL)																																																																			

## MCCN3: CMP 控制暫存器 3

位元	名稱	描述
Bit4	CPDM[4]	CPDA[4]輸出遲滯開啟控制，且 CPDA[3]的值受 CPOB 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[4]=CPOB
Bit3	CPDM[3]	CPDA[3]輸出遲滯開啟控制，且 CPDA[3]的值受 CPOB 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[3]=CPOB
Bit2	CPDM[2]	CPDA[2]輸出遲滯開啟控制，且 CPDA[2]的值受 CPOB 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[2]=CPOB
Bit1	CPDM[1]	CPDA[1]輸出遲滯開啟控制，且 CPDA[1]的值受 CPOB 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[1]=CPOB
Bit0	CPDM[0]	CPDA[0]輸出遲滯開啟控制，且 CPDA[0]的值受 CPOB 控制，並且保持一致 <0> 關閉 <1> 開啟，CPDA[0]=CPOB

## 16. 同步串列通訊介面, Inter-Integrated Circuit Serial interface

I<sup>2</sup>C 通訊介面包含主機(Master)與從機(Slave)兩種運作模式，主機模式可以根據系統的需求，結合傳送控制器(Transmission Controller, Tx Controller)傳送 I<sup>2</sup>C 封包格式的信號至 I<sup>2</sup>C Bus，並以 Clock Generator 決定所需的傳送速率。而 Slave Controller 可以接收 I<sup>2</sup>C Bus 上的信號，以從機模式接受 Bus 上的主機之通訊需求，並結合傳送控制器回傳主機所需要的資料，除此之外，Slave 控制器內含之資料接收電路也是 Master Controller 接收回傳資料的通道。

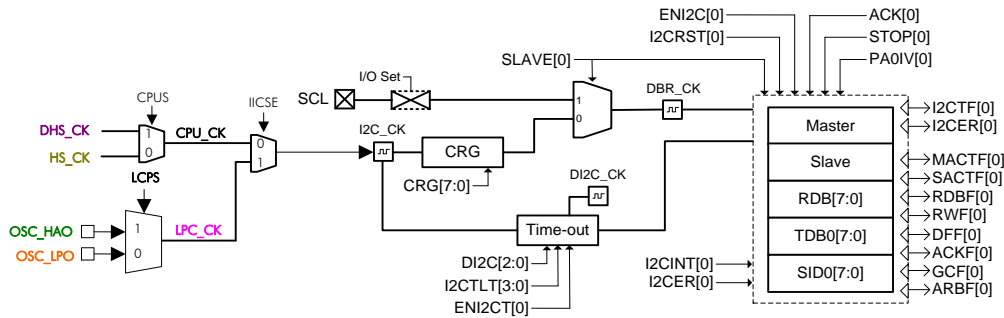


圖 16-1 I<sup>2</sup>C 系統架構圖

● I<sup>2</sup>C 串列介面功能特性：

- 標準 I<sup>2</sup>C 串列介面包含 2 個接腳，為串列資料(SDA)、串列時脈(SCL)。
- 接腳為 Open Drain 輸出結構，需要外部提升電阻，確保高電位輸出。
- 標準 I<sup>2</sup>C 串列介面可配置為主機(Master)、從機(Slave)或主/從機模式。
- 可程式時脈，允許調整 I<sup>2</sup>C 傳輸速率。
- 主機和從機之間的數據傳輸為雙向的。
- I<sup>2</sup>C 允許相當大的工作電壓範圍。
- I<sup>2</sup>C 的參考設計使用一個 7 位元長度的位址空間但保留了 16 個位址，所以在一組匯流排最多可和 112 個節點通訊。保留位址如下表，參考 I<sup>2</sup>C-bus specification and user manual。

Slave address	R/W bit	Description
0000 000	0	general call address <sup>[1]</sup>
	1	START byte <sup>[2]</sup>
0000 001	X	CBUS address <sup>[3]</sup>
0000 010	X	reserved for different bus format <sup>[4]</sup>
0000 011	X	reserved for future purposes
0000 1XX	X	Hs-mode master code
1111 1XX	1	device ID
1111 0XX	X	10-bit slave addressing

X = don't care; 1 = HIGH; 0 = LOW.

<sup>[1]</sup> The general call address is used for several functions including software reset.

<sup>[2]</sup> No device is allowed to acknowledge at the reception of the START byte.

<sup>[3]</sup> The CBUS address has been reserved to enable the inter-mixing of CBUS compatible and I<sup>2</sup>C-bus compatible devices in the same system. I<sup>2</sup>C-bus compatible devices are not allowed to respond on reception of this address.



<sup>[4]</sup> The address reserved for a different bus format is included to enable I<sup>2</sup>C and other protocols to be mixed. Only I<sup>2</sup>C-bus compatible devices that can work with such formats and protocols are allowed to respond to this address.

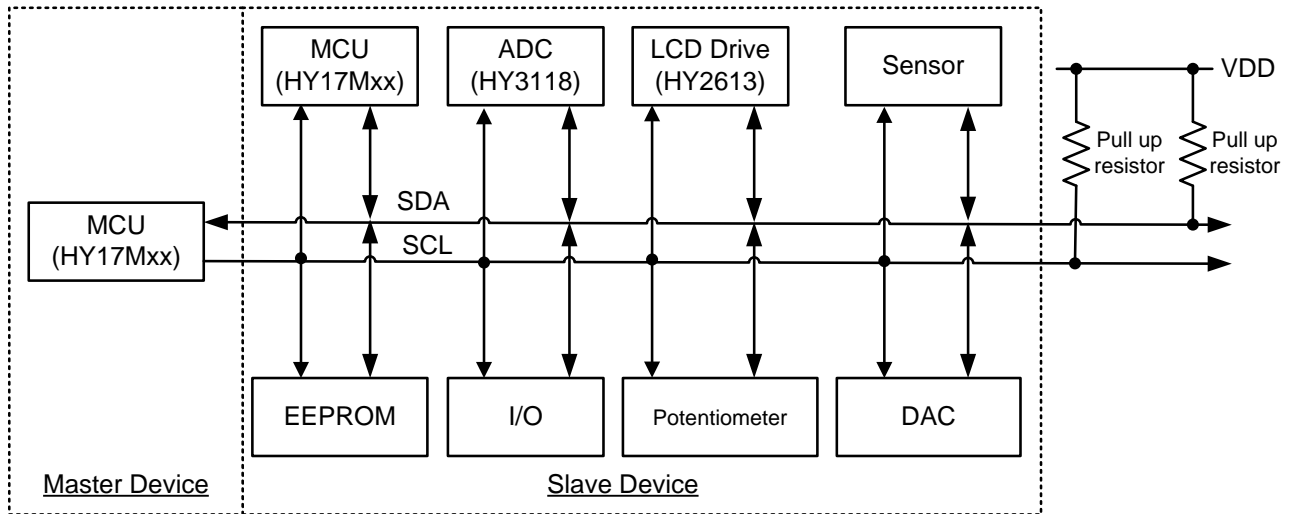


圖 16-2 I<sup>2</sup>C 通訊接線示意圖

● I<sup>2</sup>C 串列介面信號：

- 起始信號(START)：主機 SCL 為高電位時，發出 SDA 由高電位轉為低電位，開始資料傳送。
- 資料(DATA)或位址(ADDRESS)信號：I<sup>2</sup>C 串列介面協議要求只有在 SCL 為低電位時，SDA 上資料才可以改變。
- 回應信號(Acknowledge)：接收資料的裝置(從機)在接收到第 8 位元後，向發送資料的裝置(主機)發送低電位，表示已收到資料。
- 停止信號(STOP)：主機 SCL 為高電位時，發出 SDA 由低電位轉為高電位，結束資料傳送。

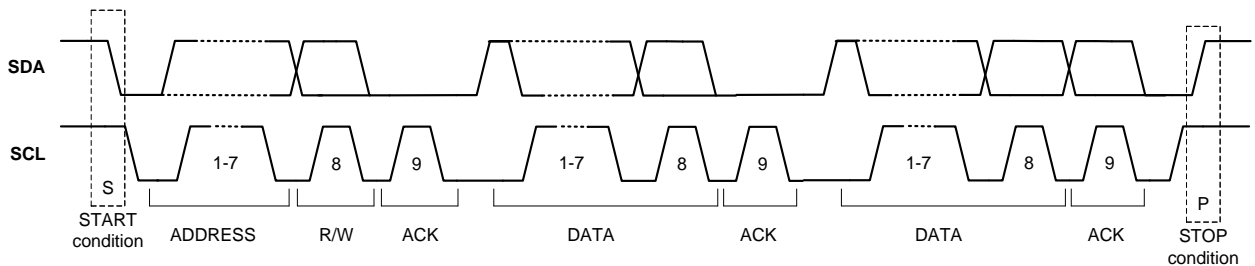


圖 16-3 I<sup>2</sup>C 匯流排時序圖

## 16.1. 數據傳輸速率計算

### ◆ Master Mode

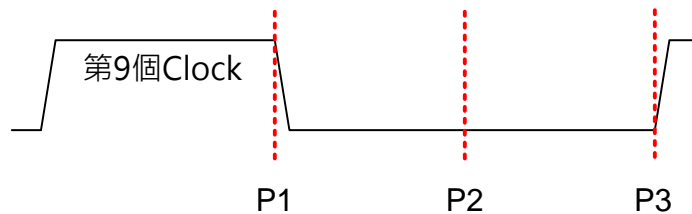
I<sup>2</sup>C 內部暫存器 CRG[7:0]可以控制主機模式傳送數據的速度，CRG[7:0]的數值經由內部計數器產生主機的 SCL 的引腳信號，所以數據傳送率可以根據 I<sup>2</sup>C 的時脈源 I2C\_CK 的頻率，利用下列公式計算：

$$\text{DataBaudRate} = \frac{\text{I2C\_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$$

※注：上拉電阻大小會影響 Data BaudRate，晶片等到 High 時才開始計算 High 週期。

### ◆ Slave Mode

當 Master 端使用的是標準硬體 I<sup>2</sup>C 或者是會判斷 SCL 狀態才做動的裝置時，CRG[7:0]建議填值為 01H。如果 Master 端是使用 I/O 模擬而成的裝置，如需配合第九個 Clock 長度可依實際情況調整。公式計算為下



P1~P2的時間決定於ISR中和時將I2CINT寫0  
P2~P3的時間由CRG[7:0]決定  
Min=(CRG+1)\*(CPU\_CK週期)  
Max=2\*(CRG+1)\*(CPU\_CK週期)

## 16.2. 計時功能(Time-Out)

- ◆ Time-out 控制是為了避免 I<sup>2</sup>C 控制器將 I<sup>2</sup>C 通訊匯流排鎖死，I<sup>2</sup>C 在操作的過程中為了提供 MCU 足夠的時間處理 I<sup>2</sup>C 控制器的需求，因此 I<sup>2</sup>C 控制器在每一個回應位元之後都會將 SCL 拉為 Low，使 Master 無法傳出下一個時脈信號，即是發生通訊延時 (Clock Stretching)。但是當 MCU 過於忙碌或任何原因無法回應 I<sup>2</sup>C 控制器的需求時，I<sup>2</sup>C 通訊匯流排的 SCL 將有可能被鎖死於 Low。
- ◆ 為了避免上述情況發生，Time-out 控制器可以根據使用者透過工作頻率除頻器 DI2C[2:0]及時間條件控制器 I2CTL[3:0]，決定 SCL 處於 Low 狀態的 Time-out 條件。條件處理有以下狀態：
- ◆ 當偵測 SCL 被本機拉為 Low 的時間，滿足條件後 I<sup>2</sup>C 控制器會強制將 SCL 放掉並且發出中斷事件至 CPU。
- ◆ 當 SCL 在未達到 Time-out 時間被釋放為 High，則 Time-out 控制器內部的計數器將被重置，並於下次 SCL 再被拉為 Low 時重新計數。

## 16.3. I<sup>2</sup>C 串列介面通訊流程圖

- I<sup>2</sup>C 串列介面術語

- (SPIA)：代表對動作暫存器(ACT)所下達指令, S 為 Start 指令 · P 為 Stop 指令 · I 為中斷旗標 · A 為 Acknowledge 指令。
- SPIA：代表讀取動作暫存器(ACT)之值 · 可以用於判讀中斷旗標或其它指令是否運作完成。
- STA：讀取 Status 暫存器(STA)之值 · 用以表示目前 I<sup>2</sup>C 電路運作狀態。
- 下列流程圖會以圖 16-4 所示之“灰底圓框”、“白底圓框”、“方框”分別表示 I<sup>2</sup>C 介面之狀態：  
灰底圓框：表示中斷旗標已被設立之 I<sup>2</sup>C 狀態。  
白底圓框：表示中斷旗標未被設立 · 需由 MCU 主動讀取之 I<sup>2</sup>C 狀態。  
方框：表示需由 MCU 對 I<sup>2</sup>C 下達指令。

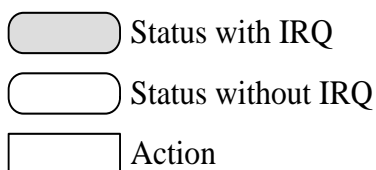


圖 16-4 流程圖符號

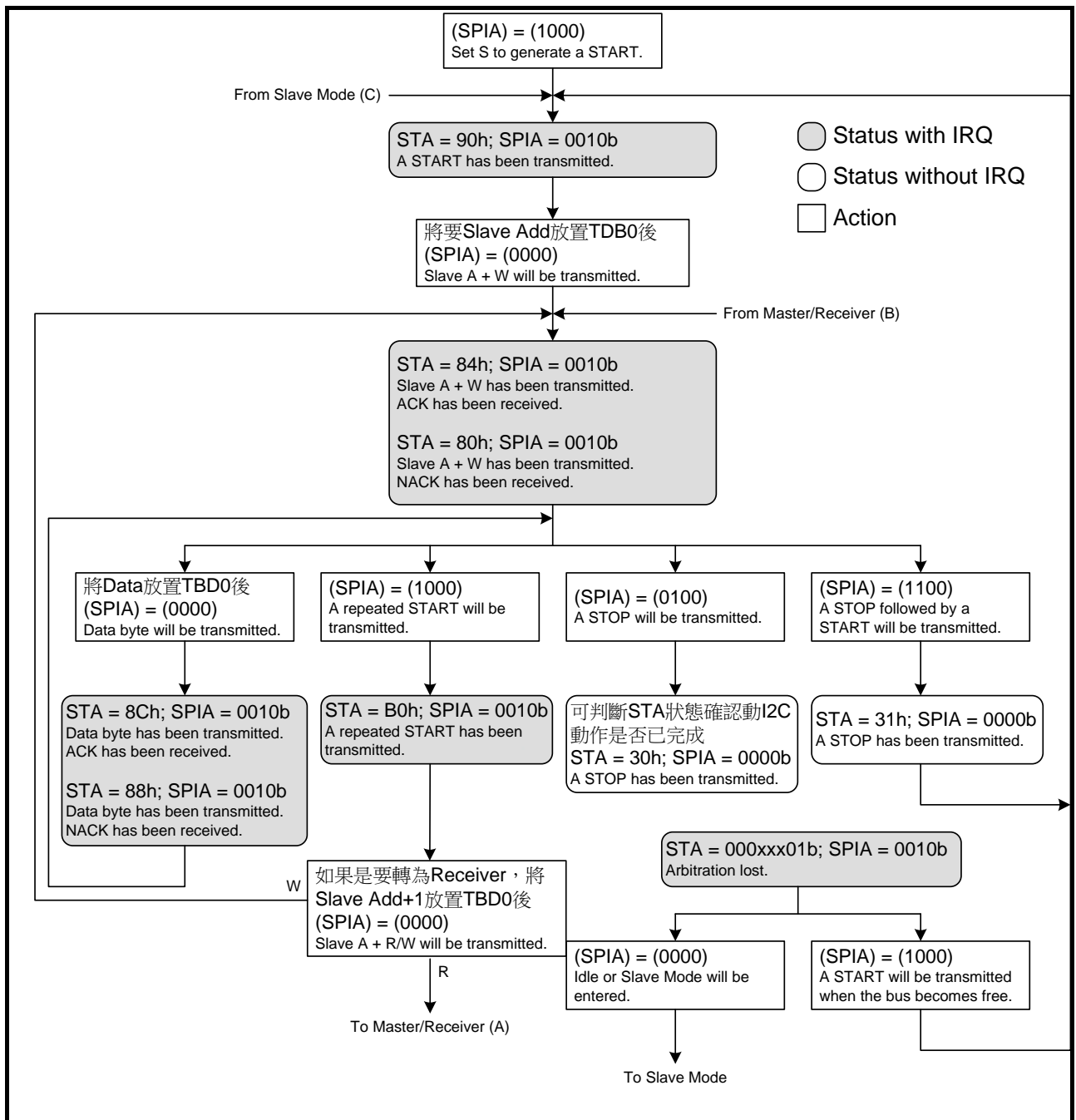


圖 16-5 Master Transmitter Mode

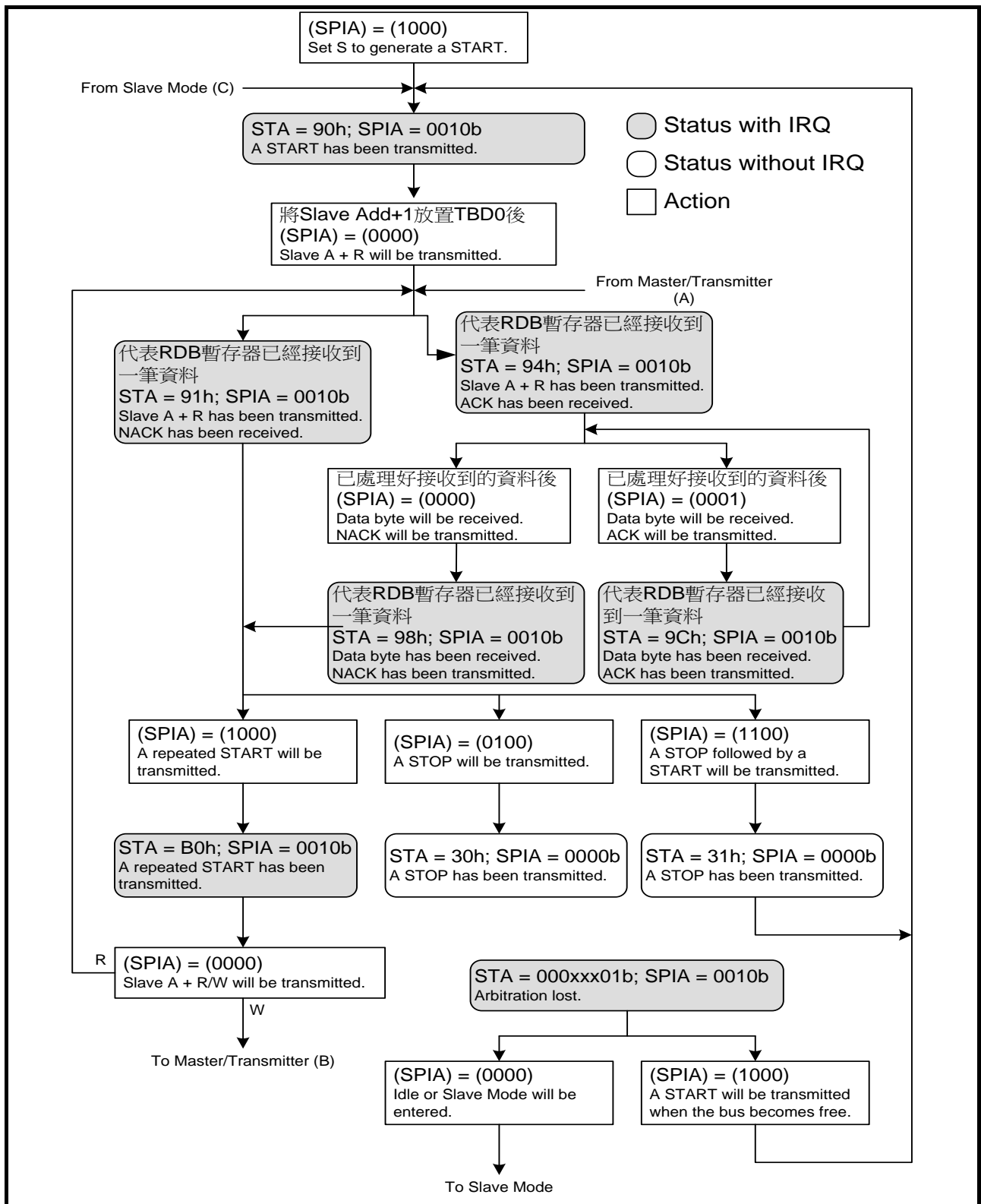


圖 16-6 Master Receiver Mode

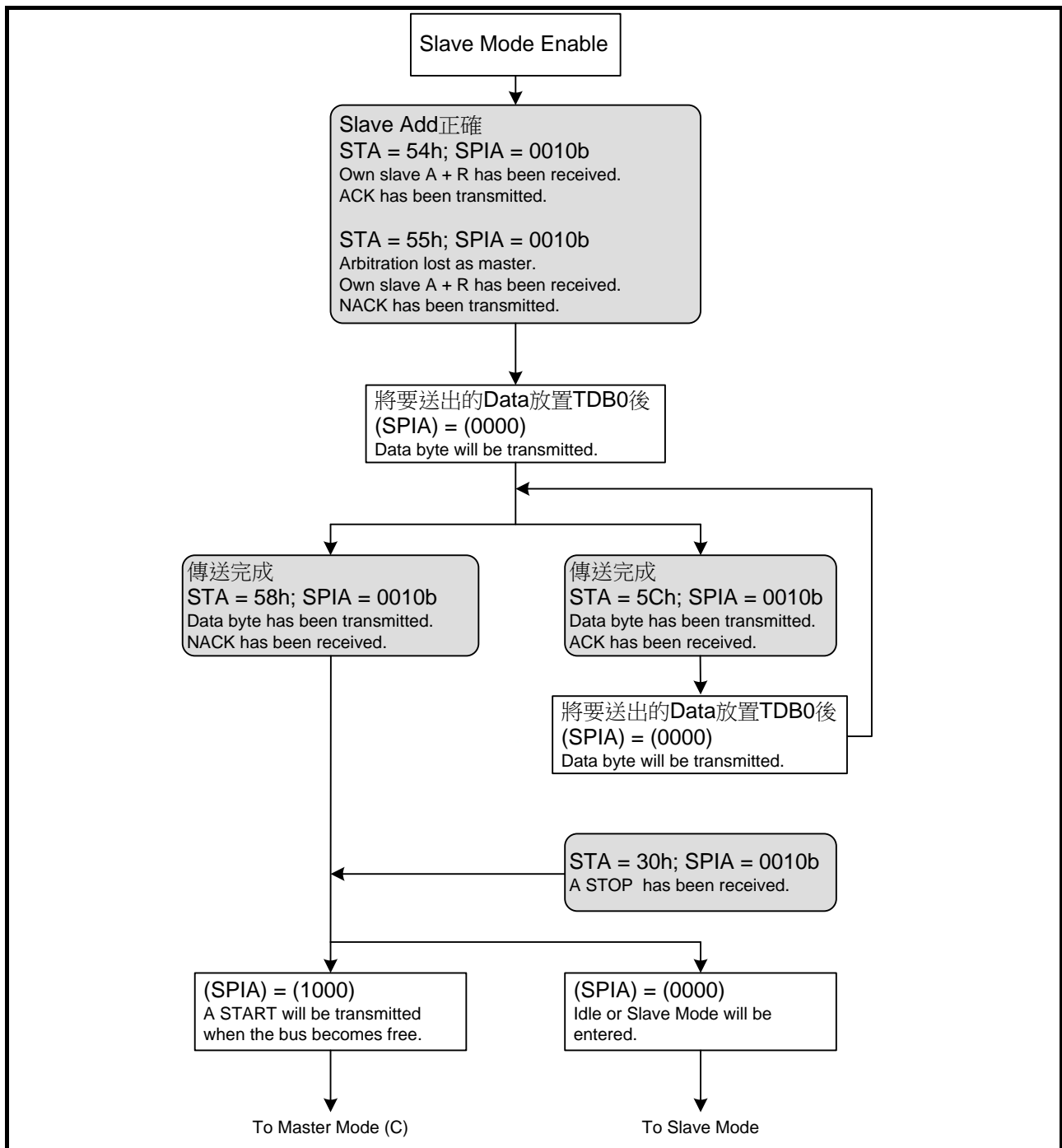


圖 16-7 Slave Transmitter Mode

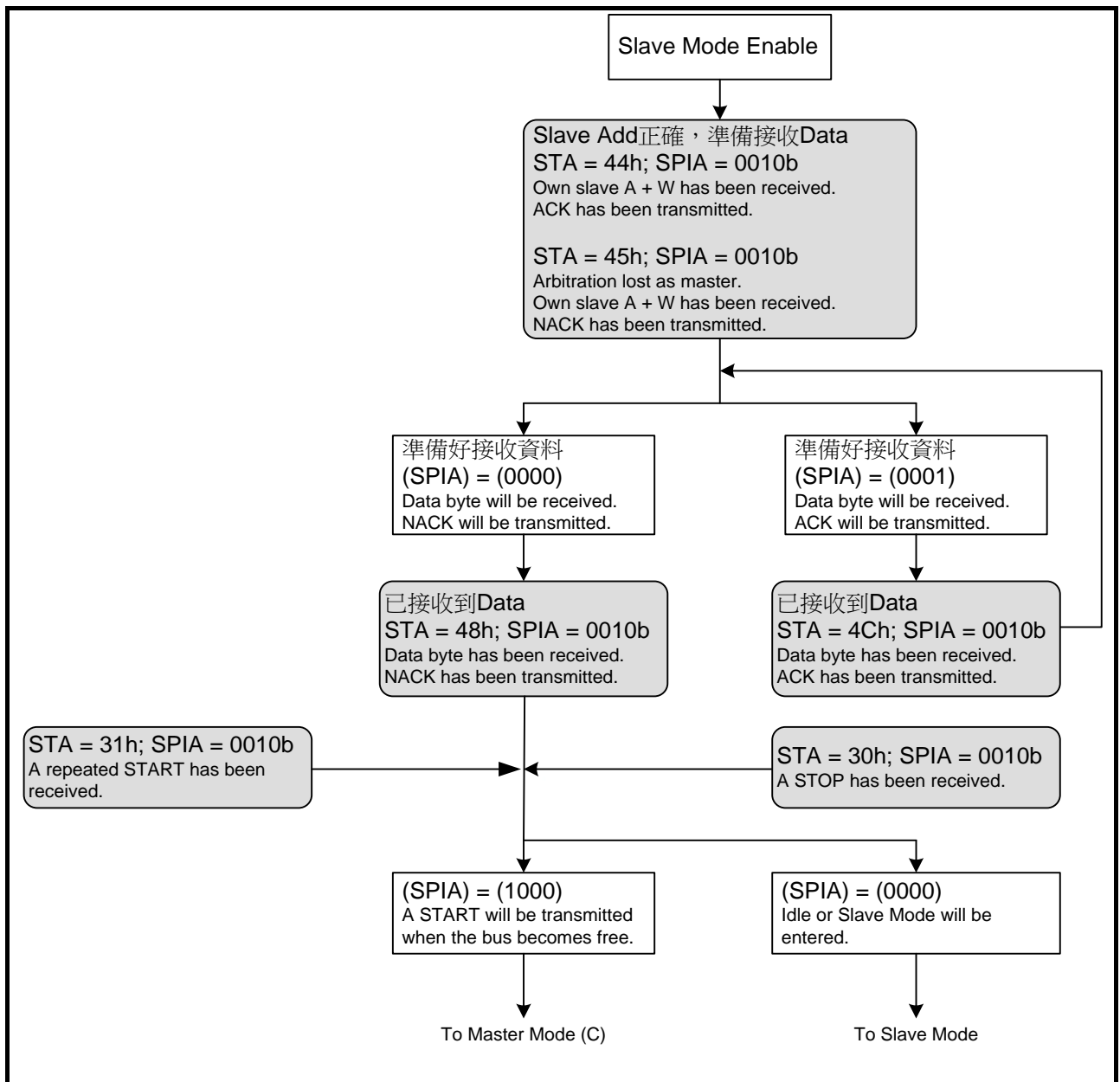


圖 16-8 Slave Receiver Mode

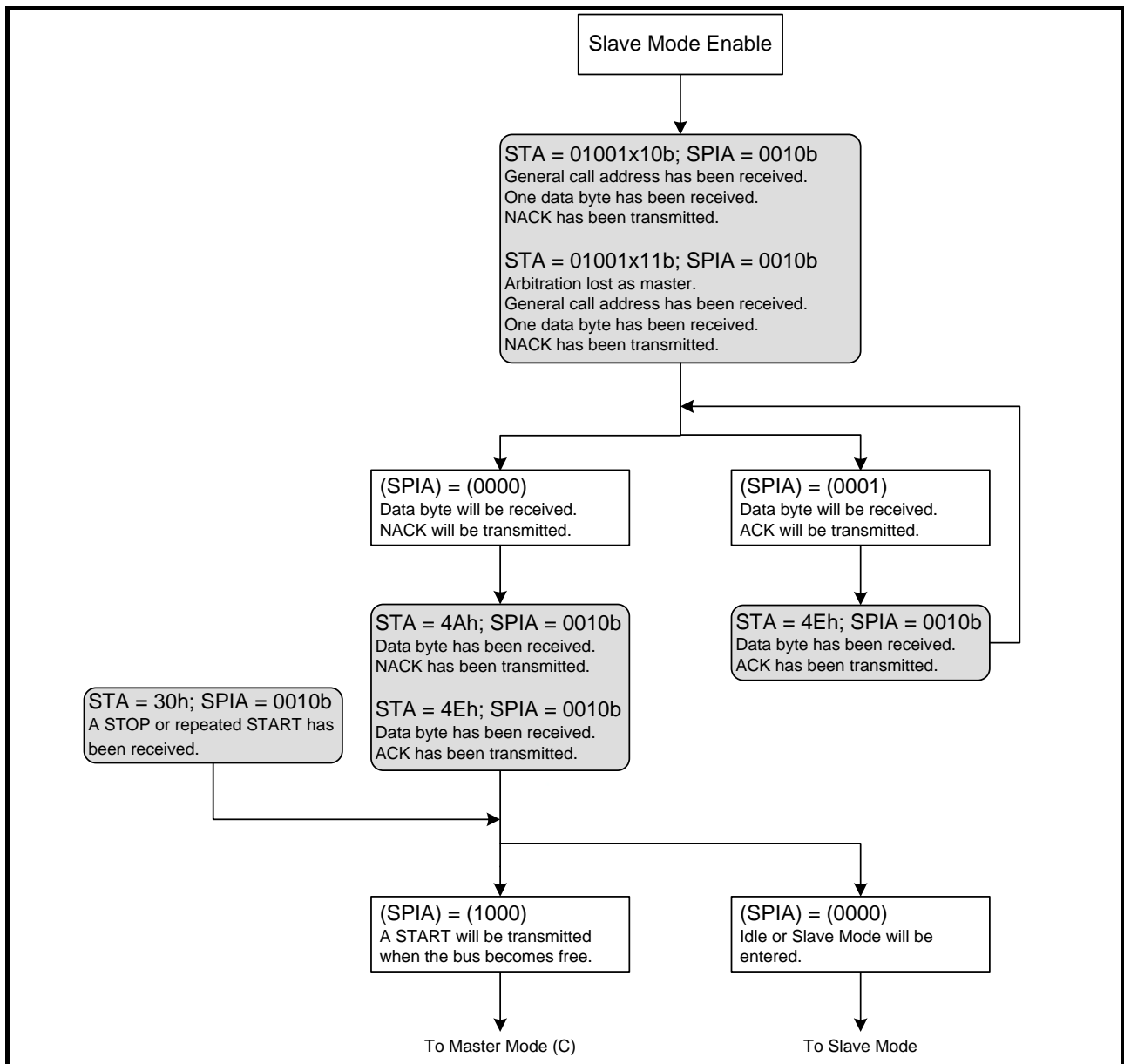


圖 16-9 General Call Mode



16.4. I<sup>2</sup>C 暫存器說明

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE								0000 0000	0uuu uuuu	***** 1 1 1 1 1 1 1
024h	INTE1					I2CERIE	I2CIE			0.00 00.0	uuuu uuuu	***** 1 1 1 1 1 1 1
027h	INTF1					I2CERIF	I2CIF			0.00 00.0	uuuu uuuu	**** r, r, ** 1 1 1 1 1 1 1
070h	CFG0	IICSE	ENRSH	-	-	-	GCRst	ENI2CT	ENI2C	00.. .000	uu.. .uuu	* * , * - * * * 1 1 1 1 1 1 1
071h	ACT0	SLAVE	-	-	I2CER	START	STOP	I2CINT	ACK	0..0 0000	u..u uuuu	***** 1 1 1 1 1 1 1
072h	STA0	MACTF	SACTF	RDBF	RWF	DFB	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
073h	CRG0	CRG[7:0]								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
074h	TOC0	I2CTF	DI2C[2:0]			I2CTLTL[3:0]				0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
075h	RDB0	RDB[7:1]							RDB[0]	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1 1
076h	TDB0	TDB0[7:1]							TDB0[0]	xxxx xxxx	uuuu uuuu	***** 1 1 1 1 1 1 1
077h	SID0	SID0[7:1], The corresponding address of the 7-bit mode							SID0V[0]	0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1
07Ah	GPport2	GSCL[3:0]								0000 0000	uuuu uuuu	***** 1 1 1 1 1 1 1

表 16-1 I<sup>2</sup>C 暫存器

INTE0/INTE1/INTF1 : 詳見 中斷, Interrupt 章節

GPOR2: 詳見 輸入/輸出埠, I/O 章節

CFG0 : I<sup>2</sup>C 設置暫存器(Configuration Register)

位元	名稱	描述
Bit7	IICSE	I <sup>2</sup> C 時脈選擇控制器 <0> CPU_CK <1> LPC_CK
Bit2	GCRst	I <sup>2</sup> C 全呼復位使能控制 <0> 關閉 <1> 開啟 當 I <sup>2</sup> C Slave 模式與 GCRst 功能同時被開啟時，如果 I <sup>2</sup> C Controller 接收 General call ID 00h 並且第一筆資料為"06h"即為 General Call Reset 條件成立，此時原本會發送至本機處理器的中斷信號(Interrupt)將被重置信號(Reset)取代，提供外部主機可以經由 I2C Bus 重置本機晶片之功能。
Bit1	ENI2CT	開啟 I <sup>2</sup> C 超時監控功能位元 <0> 關閉 <1> 開啟 I <sup>2</sup> C Time-out 監控功能
Bit0	ENI2C	開啟 I <sup>2</sup> C 功能控制位元 <0> 關閉 <1> 開啟 I <sup>2</sup> C 通訊介面 ※ 注意事項: 當 ENI2C 關閉時，將關閉 I <sup>2</sup> C 內部的 Clock，除了 Configuration Register 可以進行寫入動作，其餘暫存器將無法寫入資料。

**ACT0: 動作暫存器(Action Register)**

位元	名稱	描述
Bit7	SLAVE	從機開啟控制 <0> 關閉 <1> 開啟
Bit4	I2CER	錯誤中斷旗標 <0> 正常，寫 0 將會清除錯誤中斷旗標，使 I <sup>2</sup> C 往下一個狀態執行。 <1> 發生錯誤中斷
Bit3	START	開始命令位元 <0> 正常 <1> 於 I <sup>2</sup> C Bus 產生 Start 信號
Bit2	STOP	停止命令位元 <0> 正常 <1> 於 I <sup>2</sup> C Bus 產生 Stop 信號
Bit1	I2CINT	中斷旗標 <0> 正常，寫 0 將會清除中斷旗標，使 I <sup>2</sup> C 往下一個狀態執行。 <1> 發生 I <sup>2</sup> C 中斷
Bit0	ACK	ACK(Acknowledge)回覆位元 <0> 未回覆 ACK 或回覆 NACK <1> ACK 已回覆

**STA0: I<sup>2</sup>C 狀態暫存器**

位元	名稱	描述
Bit7	MACTF	主機模式啟用旗標(Master Mode Active Flag) <0> 未啟用 <1> 啟用
Bit6	SACTF	主機模式啟用旗標(Slave Mode Active Flag) <0> 未啟用 <1> 啟用
Bit5	RDBF	接收停止或重新開始旗標(Received Stop/Repeat-Start Flag) <0> 正常 <1> 接收停止或重新開始旗標已被發送或接收。
Bit4	RWF	讀寫狀態旗標(Read/Write State Flag) <0> 寫命令已被發送或接收。 <1> 讀命令已被發送或接收。
Bit3	DFF	資料旗標(Data Field Flag) <0> 正常 <1> I <sup>2</sup> C 資料被發送或接收。

位元	名稱	描述
Bit2	ACKF	ACK 旗標(Acknowledge Flag) <0> ACK 未發送或接收。 <1> ACK 已發送或接收。
Bit1	GCF	General Call Flag <0> 正常 <1> Currently General Call Operation
Bit0	ARBF	仲裁漏失旗標(Arbitration Lost Flag) <0> 正常 <1> 仲裁漏失

**CRG0: I<sup>2</sup>C 時脈控制暫存器**

位元	名稱	描述
Bit7~0	CRG[7:0]	I <sup>2</sup> C Bus Data Baud Rate Control I <sup>2</sup> C Bus 上的資料傳送是以 SCL 引腳上的時脈信號所決定，而 SCL 引腳上的時脈率可以由 I <sup>2</sup> C 電路之時脈源的頻率 I2C_CK 與 CRG 經由下列公式計算： $\text{DataBaudRate} = \frac{\text{I2C\_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$

**TOC0: I<sup>2</sup>C 超時控制暫存器**

位元	名稱	描述																																				
Bit7	I2CTF	超時旗標 <1> I <sup>2</sup> C Bus Clock Stretching Time-out <0> Normal																																				
Bit6~4	DI2C[2:0]	Time-out Clock Pre-scale <table border="1"> <thead> <tr> <th>DI2C[2:0]</th> <th>Pre-scale</th> <th>DI2C[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>&lt;000&gt;</td> <td>CLKPS = I2C_CK / 1</td> <td>&lt;100&gt;</td> <td>CLKPS = I2C_CK / 16</td> </tr> <tr> <td>&lt;001&gt;</td> <td>CLKPS = I2C_CK / 2</td> <td>&lt;101&gt;</td> <td>CLKPS = I2C_CK / 32</td> </tr> <tr> <td>&lt;010&gt;</td> <td>CLKPS = I2C_CK / 4</td> <td>&lt;110&gt;</td> <td>CLKPS = I2C_CK / 64</td> </tr> <tr> <td>&lt;011&gt;</td> <td>CLKPS = I2C_CK / 8</td> <td>&lt;111&gt;</td> <td>CLKPS = I2C_CK / 128</td> </tr> </tbody> </table>	DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale	<000>	CLKPS = I2C_CK / 1	<100>	CLKPS = I2C_CK / 16	<001>	CLKPS = I2C_CK / 2	<101>	CLKPS = I2C_CK / 32	<010>	CLKPS = I2C_CK / 4	<110>	CLKPS = I2C_CK / 64	<011>	CLKPS = I2C_CK / 8	<111>	CLKPS = I2C_CK / 128																
DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale																																			
<000>	CLKPS = I2C_CK / 1	<100>	CLKPS = I2C_CK / 16																																			
<001>	CLKPS = I2C_CK / 2	<101>	CLKPS = I2C_CK / 32																																			
<010>	CLKPS = I2C_CK / 4	<110>	CLKPS = I2C_CK / 64																																			
<011>	CLKPS = I2C_CK / 8	<111>	CLKPS = I2C_CK / 128																																			
Bit3~0	I2CTLT[3:0]	Time-out Limit ; Time-out 的發生是以 CLKPS 計數 I2CTLT + 1 次後觸發 <table border="1"> <thead> <tr> <th>I2CTLT[3:0]</th> <th>Limit</th> <th>I2CTLT[3:0]</th> <th>Limit</th> </tr> </thead> <tbody> <tr> <td>&lt;0000&gt;</td> <td>1 x CLKPS Cycle</td> <td>&lt;1000&gt;</td> <td>9 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0001&gt;</td> <td>2 x CLKPS Cycle</td> <td>&lt;1001&gt;</td> <td>10 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0010&gt;</td> <td>3 x CLKPS Cycle</td> <td>&lt;1010&gt;</td> <td>11 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0011&gt;</td> <td>4 x CLKPS Cycle</td> <td>&lt;1011&gt;</td> <td>12 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0100&gt;</td> <td>5 x CLKPS Cycle</td> <td>&lt;1100&gt;</td> <td>13 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0101&gt;</td> <td>6 x CLKPS Cycle</td> <td>&lt;1101&gt;</td> <td>14 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0110&gt;</td> <td>7 x CLKPS Cycle</td> <td>&lt;1110&gt;</td> <td>15 x CLKPS Cycle</td> </tr> <tr> <td>&lt;0111&gt;</td> <td>8 x CLKPS Cycle</td> <td>&lt;1111&gt;</td> <td>16 x CLKPS Cycle</td> </tr> </tbody> </table>	I2CTLT[3:0]	Limit	I2CTLT[3:0]	Limit	<0000>	1 x CLKPS Cycle	<1000>	9 x CLKPS Cycle	<0001>	2 x CLKPS Cycle	<1001>	10 x CLKPS Cycle	<0010>	3 x CLKPS Cycle	<1010>	11 x CLKPS Cycle	<0011>	4 x CLKPS Cycle	<1011>	12 x CLKPS Cycle	<0100>	5 x CLKPS Cycle	<1100>	13 x CLKPS Cycle	<0101>	6 x CLKPS Cycle	<1101>	14 x CLKPS Cycle	<0110>	7 x CLKPS Cycle	<1110>	15 x CLKPS Cycle	<0111>	8 x CLKPS Cycle	<1111>	16 x CLKPS Cycle
I2CTLT[3:0]	Limit	I2CTLT[3:0]	Limit																																			
<0000>	1 x CLKPS Cycle	<1000>	9 x CLKPS Cycle																																			
<0001>	2 x CLKPS Cycle	<1001>	10 x CLKPS Cycle																																			
<0010>	3 x CLKPS Cycle	<1010>	11 x CLKPS Cycle																																			
<0011>	4 x CLKPS Cycle	<1011>	12 x CLKPS Cycle																																			
<0100>	5 x CLKPS Cycle	<1100>	13 x CLKPS Cycle																																			
<0101>	6 x CLKPS Cycle	<1101>	14 x CLKPS Cycle																																			
<0110>	7 x CLKPS Cycle	<1110>	15 x CLKPS Cycle																																			
<0111>	8 x CLKPS Cycle	<1111>	16 x CLKPS Cycle																																			

**RDB0: 接收資料暫存器**

位元	名稱	描述
Bit7~1	RDB[7:1]	內容為接收位址(A7~A1)或資料(D7~D1)
Bit0	RDB[0]	內容為接收讀寫命令或資料(D0)

## TDB0: 傳送資料暫存器

位元	名稱	描述
Bit7~1	TDB0[7:1]	內容為傳送位址(A7~A1)或資料(D7~D1)
Bit0	TDB0[0]	內容為傳送讀寫命令或資料(D0)

※ 注意事項: 在通訊過程中當本機屬於非傳送 Address 或 Data 的狀態時必須將此暫存器設為 FFh , 因為 TDB0 的 Bit 7 為 0 有可能將 SDA Bus 鎖死於 Low 。

## SID0: 從機模式 ID 碼設置暫存器

位元	名稱	描述
Bit7~1	SID[7:1]	從機 ID 碼(A7~A1)
Bit0	SIDV[0]	從機 ID 碼有效控制 <0> 從機 ID 碼無效 <1> 從機 ID 碼有效

## 17. 非同步串列通訊介面,Enhanced Universal Asynchronous Receiver

### Transmitter

增強型非同步收發器 Enhanced Universal Asynchronous Receiver Transmitter,EUART 週邊通常也稱為串列通信介面或 SCI。EUART 可以被配置為能與個人電腦等外設通信的全雙工非同步系統；也可以被配置成能夠與 A/D 或 D/A 積體電路、串列 EEPROM 等外設通信的半雙工同步系統。

增強型 EUART 是在標準型 UART 的基礎上增加了幀(Frame)錯誤檢測和自動位址識別兩種功能。幀錯誤檢測通過檢測一幀資訊的停止位元來判斷該幀是否有效。自動位址識別功能自動將收到的位址幀內容與單片機的位址進行比較。只有匹配時才產生串列中斷。此版的這兩個功能前者由內置硬體電路完成後者由使用者軟體達成。

EUART 可以配置為以下幾種工作及偵錯模式：

- ◆ 帶有以下功能的全雙工非同步模式：
  - 傳輸速率發生器
- ◆ 偵錯模式
  - 幀( Frame )錯誤檢測<sup>3</sup>
  - 溢出 (Overrun)錯誤檢測<sup>4</sup>
  - 硬體同位元檢查碼
- ◆ 資料傳輸與接收
  - 非同步發送( 8 位或 9 位 )
  - 非同步接收( 8 位或 9 位 )
- ◆ 字元接收自動喚醒功能

**EUART 暫存器摘要：**

<b>UR0CN</b>	ENSP[0],ENTX[0],TX9[0],TX9D[0],PARITY[1:0]
<b>UR0STA</b>	RC9D [0],PERR[0],FERR[0],OERR[0],RCIDL[0],TRMT[0],ABDOVF[0]
<b>BA0CN</b>	ENCR[0],RC9[0],ENADD[0],ENABD[0]
<b>BG0R[15:0]</b>	BG0RH[7:0], BG0RL[7:0]
<b>TX0R</b>	TX0R[7:0]
<b>RC0REG</b>	RC0REG[7:0]

<sup>3</sup> 幀錯誤檢測(FERR)：UART 沒有收到起始位元，亦即收到不知從何時開始到何時結束的訊號時稱之；這通常由訊號線上的雜訊引起，會使 UART 無法在移位暫存器上得到正確資料。

<sup>4</sup> 溢出錯誤檢測(OERR)：最近的一筆資料已覆蓋先前未取走的資料。

## 17.1. EUART 使用說明

### 17.1.1. 非同步資料發送設置步驟

- 配置 INTE1 暫存器 TXIE 位元及 INTE0 暫存器 GIE 位元決定是否允許傳送中斷致能。(INTF1 暫存器 TXIF 位元預設為 High，相關中斷致能須確定後再設定)。
- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 UR0CN 暫存器 TX9 位元決定是否啟動第 9 位資料發送功能。(若啟動第 9 位資料發送功能，則須將該資料填入 TX9D 位元中。第 9 位位元可以是位址或是資料)。
- 配置 UR0CN 暫存器 ENTX 位元啟動資料傳送功能。
- 寫入 TX0R 暫存器，決定傳送資料。(寫入後啟動發送)

### 17.1.2. 非同步資料接收設置步驟

- 配置 INTE1,暫存器 RCIE 位元及 INTE0 暫存器 GIE 位元決定是否允許接收中斷致能。
- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BA0CN 暫存器 RC9 位元決定是否啟動第 9 位資料接收功能。
- 配置 BA0CN 暫存器 ENCR 位元啟動資料接收功能。
- 讀取 UR0STA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RC0REG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 UR0STA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。

### 17.1.3. 非同步資料接收(9 位元, RS-485 模式) 設置步驟

- 配置 BG0RH, BG0RL 暫存器，決定合適的鮑率值。
- 配置 UR0CN 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BA0CN 暫存器 RC9 位元否啟動第 9 位資料接收功能。
- 配置 BA0CN 暫存器 ENADD 位元致能位址檢測功能。
- 配置 BA0CN 暫存器 ENCR 位元啟動資料接收功能。
- 配置 INTE1,暫存器 RCIE 位元及 INTE0 暫存器 GIE 位元決定是否允許接收中斷致能。當資料接收完成時 RCIF 位元將被設置。
- 讀取 UR0STA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RC0REG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 UR0STA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。
- 配置 BA0CN 暫存器 ENADD 位元用以關閉位址檢測，使得下一筆資料接收。

## 17.2. 串列傳輸速率發生器 (BRG)

BRG 是一個專用的 13 位元發生器，支援 EUART 的非同步模式。BG0R[15:0]暫存器是一個獨立運行計時器的週期控制器。表 17-1 為串列傳輸速率計算公式，但僅適用於主控模式。

在給定目標串列傳輸速率且工作時脈為 UART\_CK 的情況下，可以使用表 17-1 中的公式計算 BG0R[15:0]暫存器中的近似整數值，從而確定串列傳輸速率誤差。範例 17-1 描述出串列傳輸速率與誤差率的計算方式。

BRG/EUART MODE	串列傳輸速率計算公式
13 位元/非同步	$UART\_CK \div [4(n + 1)]$
UART_CK = 工作頻率； n = BG0RH:BG0RL 暫存器對的值	

表 17-1 串列傳輸速率公式

工作在非同步模式下，其工作頻率為 UART\_CK (2MHz)，而目標串列傳輸速率為 9600bps。求解 BG0R[15:0]=< ? > 即 BG0RH[7:0]:BG0RL[7:0]=< ? >

已知公式：目標串列傳輸速率 =  $UART\_CK \div (4 (<BG0R[15:0]> + 1))$ ：

故  $BG0R[15:0] = ((UART\_CK \div 目標串列傳輸速率) \div 4) - 1$

$$= ((2000000 \div 9600) \div 4) - 1$$

$$= 51.08$$

$$\approx 51 \text{ 即 } BG0RH[7:0]=<00> \cdot BG0RL[7:0]=<33> ; \text{註 } 33 \text{ 為 } 16 \text{ 進制}$$

而實際上 BRG 計算結果為：實際串列傳輸速率 =  $2000000 \div 4(51+1) = 9615.38$

所以存在一定誤差，其計算方式為：

$$\text{誤差率} = (\text{實際串列傳輸速率} - \text{目標串列傳輸速率}) / \text{目標串列傳輸速率}$$

$$= (9615 - 9600) / 9600$$

$$= 0.16\%$$

範例 17-1 計算串列傳輸速率誤差

### 17.2.1. 功耗管理模式下的操作

晶片時脈用於產生所需的串列傳輸速率。當進入一種功耗管理模式時，新時脈源可能會工作在一個不同的頻率下。這可能需要調整 BG0R[15:0]暫存器中的值。

### 17.2.2. RC 取樣方式

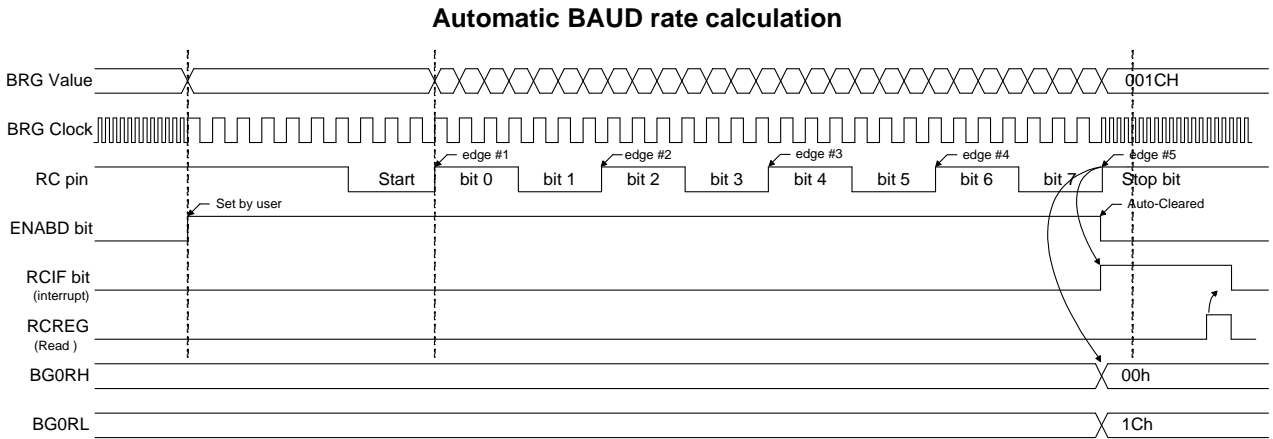
取樣電路會在傳輸速率週期的中心點進行取樣，以判定 RC 引腳上出現的是高電位還是低電位。

### 17.2.3. 自動速率

EUART 模組支援自動檢測和校準功能，亦可稱之為自動速率。自動速率必須在喚醒啟用控制器 WUE[0]設置 0 時才有效，並將自動速率啟用控制器 ENABD[0]設置 1 即可啟用。

在接收到開始狀態後，即開始進行自動波特率檢測功能(接收值必須為 055H)。在自動檢測和校準完成後會將計算出了結果寫入 BG0RH[4:0]與 BG0RL[7:0]，相關時序如圖 17-1。

當 BG0R[13:0]計算滿出時即其內容由 01FFFH 到 00000H 產生溢位，則自動包率溢位旗標 ABDOVF[0]會被置 1，使用者可以利用指令將 ABDOVF[0]設置 0 或透過 ENABD[0]設置 0 以讓 ABDOVF[0]置 0。在 ABDOVF[0]置 1 後，ENABD[0]的狀態仍會保持在 1，相關時序如圖 17-2。



Note : The ABD sequence requires the EUART module to be configured in WUE = 0

圖 17-1 自動鮑率計算波形

## BRG Overflow Sequence

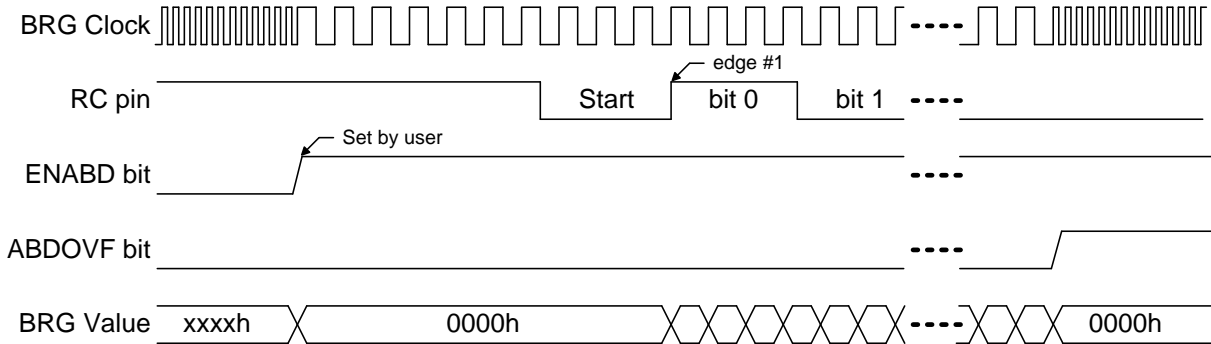


圖 17-2 自動鮑率溢位(ABDOVF)波形

### 17.3. 硬體同位元檢查

EUART 支援硬體奇偶校驗功能，校驗位元保存在第 9 個資料位元中。使用時依使用者暫存器設定而進行同位元檢查(ENADD[0]=0)，相關設定如表 17-2

傳送/接收 8/9 位元資料		PARIT Y	狀態
TX9	RC9		
0	0	0	傳送/接收資料無同位元檢查訊息
0	0	1	傳送/接收資料無同位元檢查訊息
0	1	0	接收資料具同位元檢查功能，偶同位
0	1	1	接收資料具同位元檢查功能，奇同位
1	0	0	傳送資料具同位元檢查碼，偶同位
1	0	1	傳送資料具同位元檢查碼，奇同位
1	1	0	
1	1	1	

註：當 RC9[0]設置 1 時，啟用同位元檢查功能而當奇偶同位錯誤時 PERR[0]置 1。  
假使 RC9[0]與 ENADD[0]同時設置 1，則忽略 PERR[0]錯誤位元的值。

表 17-2 同位元檢查狀態表



## 17.4. EUART 非同步模式

此模式使用標準的“不歸零”(Non-Return-to-Zero, NRZ)格式，即是 1 個起始位元加上 8 個或 9 個資料位元最後為 1 個停止位，最常用的資料格式為 8 位元。而晶片上專用 13 位元串列傳輸速率發生器，可借助於工作時脈振盪器產生標準串列傳輸速率頻率。

再者，EUART 首先發送和接收的資料是最低有效位，發送器和接收器在功能上是各自獨立的，但採用相同的資料格式和串列傳輸速率。其更支援硬體奇偶校驗功能，校驗位元會保存在第 9 個資料位元中。

### 17.4.1. EUART 非同步發送器 (UART TXIF/RCIF flag 由 0->1 發生中斷)

圖 17-3 為 EUART 發送器的時序圖，發送器的核心是以串列方式發送移位暫存器 (Transmit Shift Register, TSR)內的資料，而使用者是無法讀/寫 TSR。

TSR 從讀/寫發送緩衝暫存器 TX0R[7:0]中獲取資料。TX0R[7:0]暫存器中的資料由軟體寫入，在前一次載入的停止位發送完成前，不會再向 TSR 暫存器載入資料；一旦停止位元發送完畢，TX0R 暫存器中的新資料 (如果有的話)就會被載入 TSR。一旦 TX0R 暫存器向 TSR 暫存器傳輸了資料，TX0R 暫存器就為空 (未再有寫入動作)，同時標誌位元 TXIF 由 1 置 0 (當 UR0CN 暫存器 ENTX 位元被設置之後，TXIF 位元將被設置為 1)。而 TXIF 不會在 TX0R 裝入新資料時立即被清零，而是在裝入新資料後的第二個指令週期被清零。當 TXIF 被置 0 之後，會在一個指令週期後再被置 1。可以通過將中斷允許位 TXIE 置 1 或清零來允許/禁止該中斷。不管 TXIE 的狀態如何，只要中斷發生，TXIF 就會由 1 置 0 並且不能由軟體清零，並且會在一個指令週期後再被置 1。倘若此時 TSR 暫存器內的資料尚未發送完畢，TX0R 暫存器又被寫入資料，則在裝入新資料後的第二個指令週期後 TXIF 會再被清零並維持到 STOP BIT 發生時才會被置 1。

因此在 TX0R 裝入新資料後立即查詢 TXIF，其回傳的值是不可參考。TXIF 表示的是 TX0R 暫存器的狀態，而另一個位元 TRMT 則表示 TSR 暫存器的狀態。TRMT 是唯讀位，它在 TSR 暫存器為空 (未再有載入動作)時被置 1。TRMT 位元與任何中斷邏輯均無關聯，因此要確定 TSR 暫存器是否為空，用戶只能對此位進行查詢。而資料非同步發送時序圖可參考下圖 17-4，圖 17-5 說明

- UART 動作除了讀寫以外，與 CPU 指令週期無關
- TXIF,RCIF 表示中斷用途，與其他任何事件無關
- 要用 CPU 去檢視周邊元件時，須先注意相對操作速度

## EUART TRANSMIT BLOCK DIAGRAM

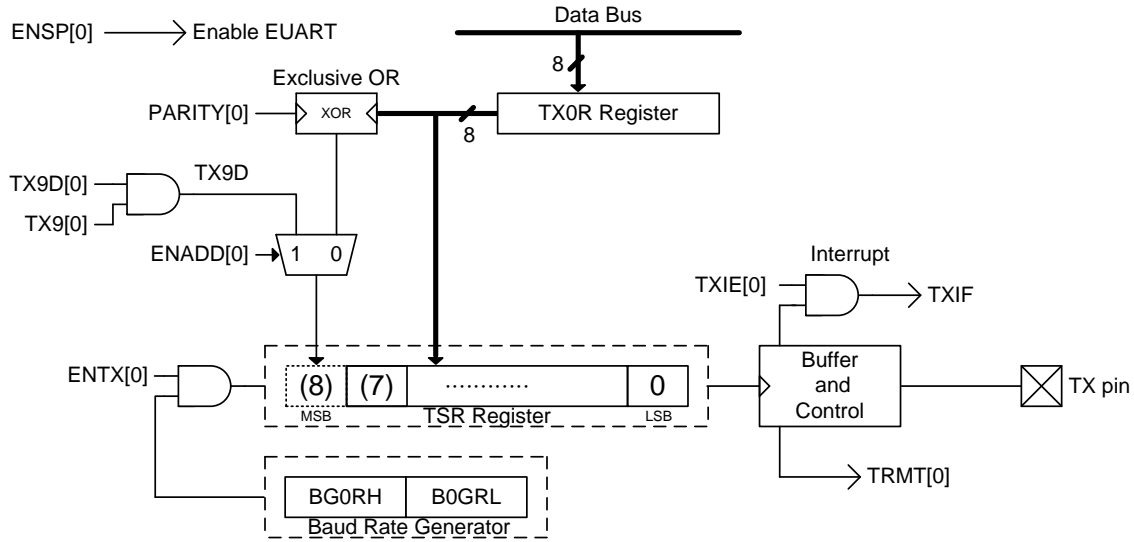


圖 17-3 EUART 傳送方塊圖

## ASYNCHRONOUS TRANSMISSION

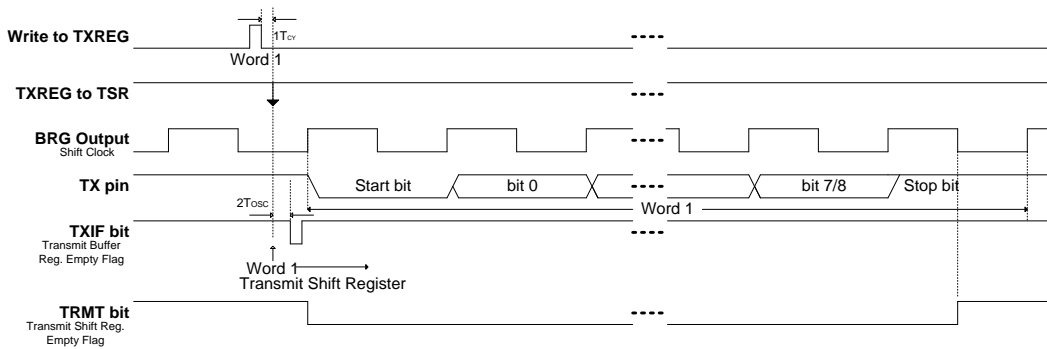


圖 17-4 非同步發送時序圖

## ASYNCHRONOUS TRANSMISSION (Back to Back)

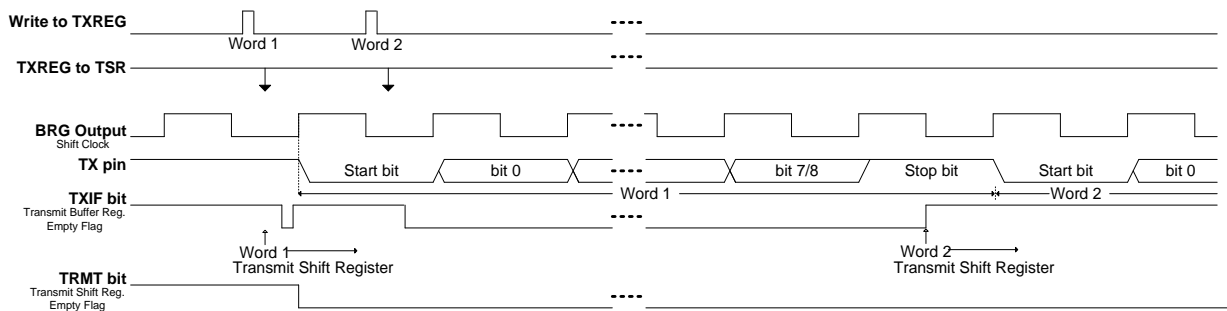


圖 17-5 非同步發送時序(背對背)

### ◆ EUART 非同步接收器

圖 17-6、圖 17-7 顯示了接收器的方塊圖。圖 17-8 顯示了非同步接收時序。在 RC 引腳上接收資料，並驅動資料恢復電路。資料恢復電路實際上是一個以 13 位元串列傳輸速率為工作頻率的高速移位元器，而主接收串列移位元器的工作頻率等於速率或 OSC\_RC2M。此模式通常用於 RS-232 系統。

若 RC 引腳接收資料時未接收到完整位元組(開始、8(9)位元資料、結束)，FERR 位元將被設

置為 1，可透過清除 ENCR 位元清除 FERR 位元。

當 RC 引腳已經接收到 2 筆完整位元組資料後(皆未從 RC0REG 暫存器中將資料讀出)，

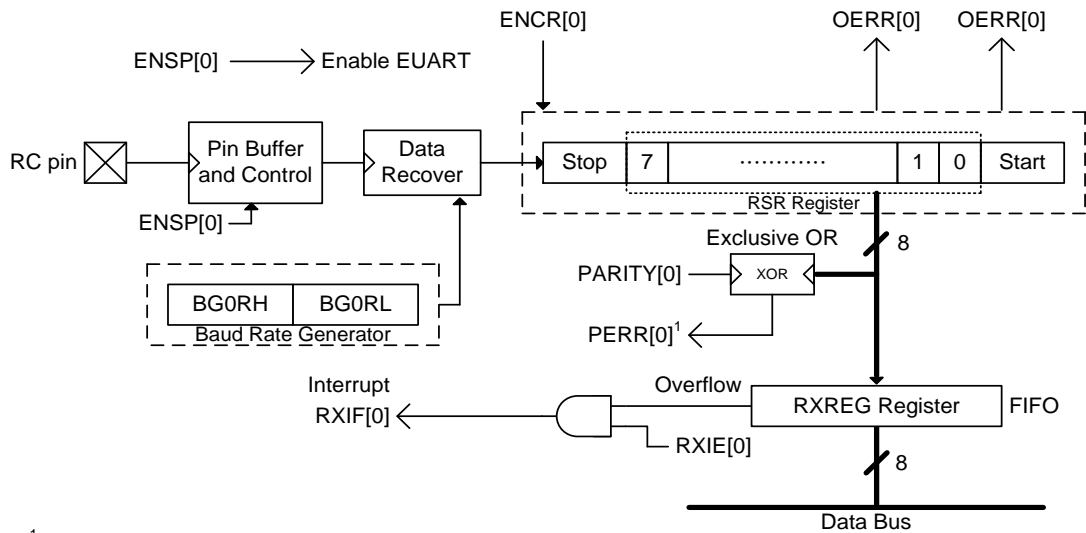
OERR 位元將被設置為 1，可透過清除 ENCR 位元清除 OERR 位元。

當完整資料接收完成時，INTF1 暫存器 RCIF 位元將會被設置，而 RCIF 位元被設置時將無法使用指令進行清除，執行讀取 RC0REG 暫存器的動作將可以清除 RCIF 狀態。

UR0STA 暫存器 RCIDL 位元反應是否處於接收狀態。使用者間接由此判斷資料接收是否完成。

資料接收時，硬體將會針對接收的 8 位元資料進行互斥或運算(exclusive or)，若 RC9 設置為 1 時，將針對包含接收到的 RC9D 資料(共 9 位元)進行互斥或運算(exclusive or)。運算後再與使用者設定的 PARITY 位元再次進行互斥或運算(exclusive or)，並將運算結果顯示在 PERR 位元。若接收資料正確，則 PERR 設定為 0。若接收資料錯誤，則 PERR 設定為 1。PERR 位元無法使用指令清除，在下一筆資料接收正確時，PERR 將會被設置為 0。

### EUART 8-BITS RECEIVE BLOCK DIAGRAM



<sup>1</sup>Don't care PERR[0] state of 8-bits receive mode

圖 17-6 EUART 8-bits 接收方塊圖

## EUART 9-BITS RECEIVE BLOCK DIAGRAM

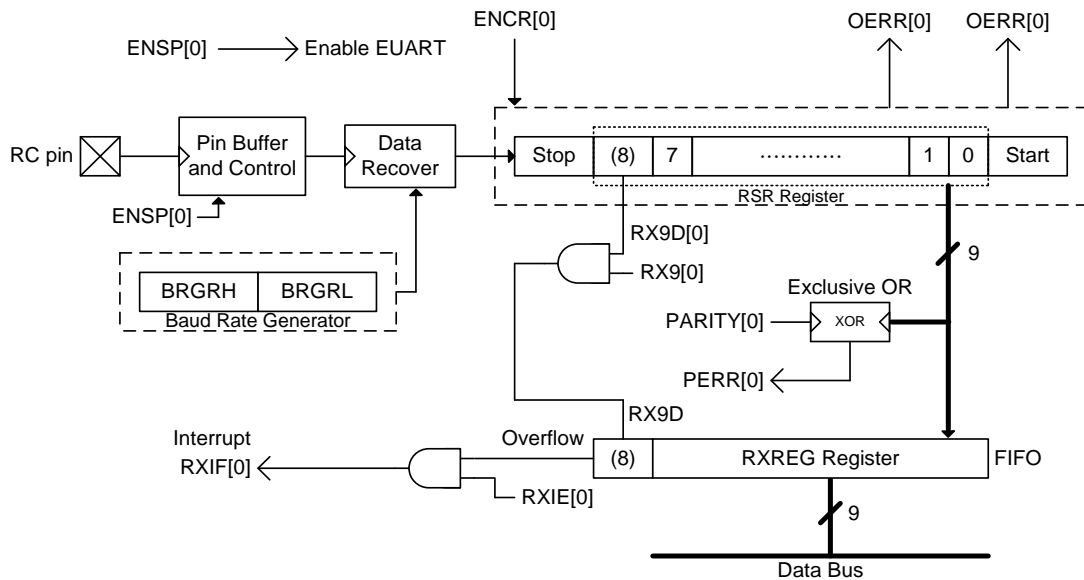


圖 17-7 EUART 9-bits 接收方塊圖

## ASYNCHRONOUS RECEPTION

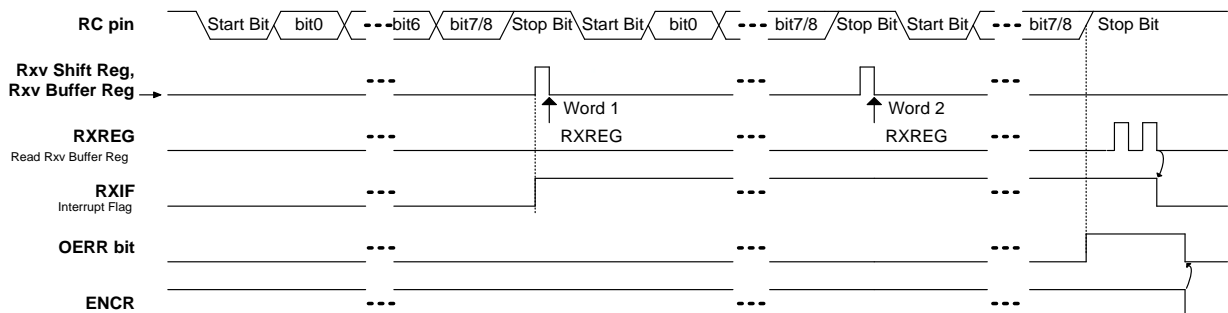


圖 17-8 非同步接收時序

◆ 位址檢測功能的 9 位元模式

此模式通常用於 RS-485 系統。可依照 EUART 使用說明章節配置帶有位址檢測功能的非同步接收操作。使用者可透過 BA0CN 暫存器 ENADD 位元設置決定為位址檢測或是資料檢測。

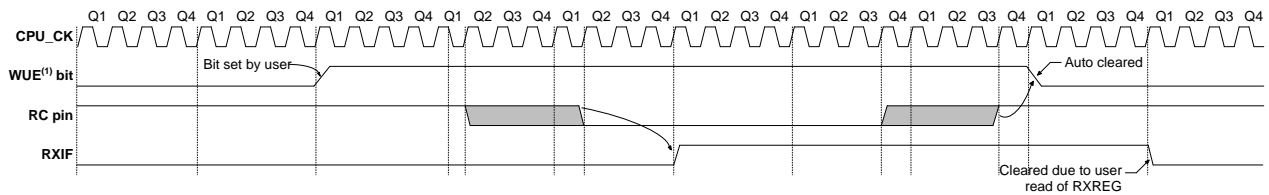
◆ 字元接收自動喚醒

在休眠(sleep)或等待(idle)模式下，EUART 的所有時脈源都會暫停。因此，串列傳輸速率發生器處於非啟動狀態(ILDE UART 會動作)，並且無法進行正確的位元組接收。自動喚醒功能允許在 RC 線上有事件發生時喚醒控制器，該功能需要 EUART 工作在非同步模式下通過將 UR0CN 暫存器 WUE 位元設置 1，致能自動喚醒功能。該功能啟用後，將禁止 RC 上的典型接收操作，且 EUART 保持在空閒狀態並監視喚醒事件 (與 CPU 運行模式無關)。

喚醒事件是指 RC 線上發生高電位到低電位的轉換。在喚醒事件後，模組會產生一個 RCIF 中斷，在正常工作模式下中斷會與 Q 時脈同步產生，可參考下圖 17-9；如果晶片處於休眠或等待模式，則兩者不同步，可參考下圖 17-10 說明。通過讀 RCOREG 寄存器可清除中斷條件。

喚醒事件後，當 RC 線上出現由低向高的電位轉換時，WUE 位自動清零。此時，EUART 模組將從空閒狀態返回正常工作模式。由此用戶可知事件已經結束。

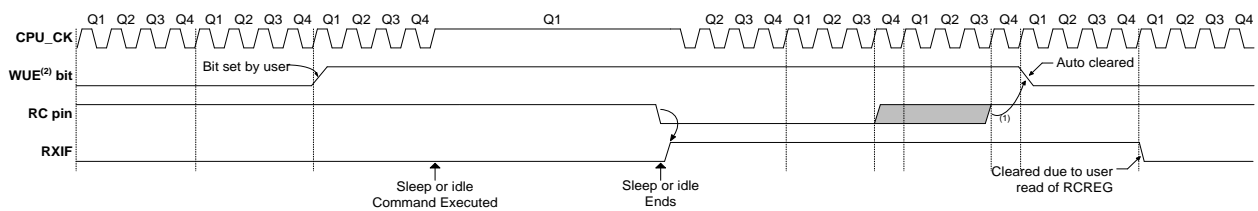
#### AUTO-WAKE-UP BIT (WUE) TIMINGS DURING NORMAL OPERATION



Note : <sup>(1)</sup> The EUART remains in Idle while the WUE bit is set.

圖 17-9 正常模式下自動喚醒時序

#### AUTO-WAKE-UP BIT (WUE) TIMINGS DURING SLEEP OR IDLE



Note : <sup>(1)</sup> If the wake-up event requires long oscillator warm-up time, the auto-clear of the WUE bit can occur before the oscillator is ready. This sequence should not depend on the presence of Q clocks.  
<sup>(2)</sup> The EUART remains in Idle while the WUE bit is set.

圖 17-10 休眠或等待模式下自動喚醒時序

#### ◆ 使用自動喚醒功能的注意事項

因為自動喚醒功能是通過檢測 RC 上的上升沿跳變實現的，所以在停止位前該引腳上任何的狀態改變都可能會產生錯誤的結束信號並導致資料或幀錯誤。因此，為了確保正確的傳輸，必須首先發送全 0 字元。對於標準的 RS-232 晶片，這可以是 00h (8 位元)。

另外還必須考慮振盪器起振時間，尤其在採用起振延遲較長的振盪器應用中更要注意這一點。或喚醒信號字元必須足夠長，並且跟有足夠長的時間間隔，以便使選定振盪器有充足的時間起振並保證 EUART 正確初始化。

#### ◆ 使用 WUE 位的注意事項

WUE 和 RCIF 事件的時序來判斷接收資料的有效性可能會引起混淆。如前所述，將 WUE 位置 1 會使 EUART 進入空閒模式。喚醒事件會產生一個接收中斷，並將 RCIF 位置 1。此後當 RC 出現上升沿時 WUE 位被清零。然後通過讀 RC0REG 寄存器清除中斷條件。

一般情況下，此時喚醒後 RC0REG 中的資料是無效資料，應該丟棄。WUE 位清零 (或仍然置 1) 且 RCIF 標誌位置 1 並不能表明 RC0REG 中資料接收是完整的。用戶應該考慮使用固件驗證是否完整地接收了資料。要確保沒有丟失有效資料，應檢查 RCIDL 位元來驗證是否還在接收資料。如果不在進行接收，則可將 WUE 位置 1，使晶片立即進入休眠模式。

## 17.5. 暫存器說明- UART

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1													
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
023h	INTE0	GIE								0000 0.00	0uuu uuuu	***** r,r,r,r,r,r	
024h	INTE1			TXIE	RCIE					0.00 00.0	uuuu uuuu	***** r,r,r,r,r,r	
027h	INTF1			TXIF	RCIF					0.00 00.0	uuuu uuuu	**** r,r,r,r	
064h	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0..0	uuuu u..u	***** r,r,r,r,r,r	
065h	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	-r,r,r,r,r,r,rw0	
066h	BA0CN	UARTSE	-	-	-	ENCR	RC9	ENADD	ENABD	0... 0000	u... uuuu	*,-,-,-,*,*,*,*	
067h	BG0RH	-	-	-	Baud Rate Generator Register High Byte					...x xxxx	...u uuuu	-,-,-,-,*,*,*,*	
068h	BG0RL	Baud Rate Generator Register Low Byte								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r,r	
069h	TX0R	UART Transmit Register								xxxx xxxx	uuuu uuuu	***** r,r,r,r,r,r	
06Ah	RC0REG	UART Receive Register								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r	
07Ah	GPort2					GTX[3:0]					0000 0000	uuuu uuuu	***** r,r,r,r,r,r

表 17-3 UART 暫存器

INTE0/INTE1/INTF1: 詳見 中斷,Interrupt 章節

GPORT2: 詳見 輸入/輸出埠,I/O 章節

UR0CN: UART 控制暫存器

位元	名稱	描述
Bit7	ENSP	UART 端口功能致能位元 <0> 關閉 UART 端口 · 並將 TX, RC 引腳組態為 I/O 使用 <1> 啟動 UART 端口 · 並將 TX, RC 引腳組態為 UART 端口使用 註: 當啟動 UART 串行端口之後 · 須適當配置輸入或輸出腳位使用。
Bit6	ENTX	UART 傳送功能致能位元 <0> 關閉 <1> 啟動
Bit5	TX9	傳送第 9 位元功能致能 <0> 關閉 <1> 啟動
Bit4	TX9D	傳送第 9 位元資料 <0> 資料為“0” <1> 資料為“1”
Bit3	PARITY	奇/偶同位檢查設定 <0> 偶同位檢查 <1> 奇同位檢查
Bit0	WUE	字元接收自動喚醒致能位元 <0> 關閉 <1> 啟動

## UR0STA: UART 狀態暫存器

位元	名稱	描述
Bit6	RC9D	接收第 9 位元資料 <0> 資料為"0" <1> 資料為"1"
Bit5	PERR	資料同位檢查結果旗標 <0> 接收同位檢查正確 <1> 接收同位檢查錯誤
Bit4	FERR	UART 資料接收不完整(開始、8(9)位元資料、結束)旗標 <0> 表示資料接收完整 <1> 表示資料接收不完整
Bit3	OERR	已接收到 2 筆資料未處理狀態旗標 <0> 未發生 <1> 已發生
Bit2	RCIDL	反應是否為接收狀態旗標 <0> 在接收狀態 <1> 不在接收狀態
Bit1	TRMT	表示傳送移位暫存器(TSR)狀態旗標 <0> 表示 TSR 暫存器有資料 <1> 表示 TSR 暫存器為空的
Bit0	ABDOVF	自動鮑率溢位旗標 <0> 未發生 <1> 已發生

## BA0CN: UART 接收資料控制暫存器

位元	名稱	描述
Bit7	UARTSE	UART 時脈(UART_CK)選擇控制器 <0> CPU_CK <1> LPC_CK
Bit3	ENCR	資料接收功能致能位元 <0> 關閉。 <1> 啟動。
Bit2	RC9	接收第 9 位元功能致能位元 <0> 關閉 <1> 啟動。
Bit1	ENADD	位址檢測位元 <0> 關閉。 <1> 啟動。
Bit0	ENABD	自動鮑率控制器致能位元 <0> 關閉。 <1> 啟動。

# HY17M28

8-bit RISC-like Mixed Signal Microcontrollers with  
Embedded High Resolution  $\Sigma\Delta$  ADC ,Low Noise Amplifier and LED Driver

---



**BR0RH/BR0RL:** Baudrate 控制暫存器

**TX0R:** UART 資料傳送暫存器

**RC0REG:** UART 資料接收暫存器



## 18. 內建 EEPROM, Build-In EEPROM

Build-In EPROM(BIE) 分為 EPROM 區塊與 EEPROM 區塊，可儲存產品序號、安全密碼、程式運算後產生的校正參數數據...等。

HY17M28 產品僅開放 EEPROM 區塊模式搭配燒錄指令使用此功能，儲存位址範圍 300H~31FH/33FH 共 32 bytes 或 64 bytes，可利用程式選擇區塊大小，其重複寫入次數也有所不同，可燒錄次數 1500/700 次。

**Note1:**使用 BIE 功能進行讀寫時，請將 INTE0 的 bit7 設置為 0(即關閉 GIE)，避免存取 MTP 時，進入中斷 ISR。

**Note2:**使用 BIE 功能進行讀寫時，請將 CPU 源選擇內部高速震盪器 (即 OSCS[1:0]=00b)。

**BIE 暫存器摘要：**

EECR1        EEMODE[1:0], EEWR[0]  
EECR2  
BIEKEY  
EEData        EERD0[7:0]~ EERD63[7:0]

### 18.1. BIE 使用說明

#### 18.1.1. BIE 初始化設置

EEPROM 資料暫存器(300H~33FH) EERD0[7:0]~EERD63[7:0]可設置欲寫入 EEPROM 之資料。設置 EEMODE[1:0]可選擇 EEPROM 為 32 Bytes 或 64 Bytes 模式，切換好 EEPROM 模式後，EECR2 暫存器需先寫入 5AH，重新讀取 EEPROM 資料即初始化完成。

BIE 初始化操作範例:

```
;選擇 EEPROM 模式為 64 Bytes
LBSR 1
MVL  EEMODE_64b ;選擇 EEPROM 模式為 64 bytes
MVF  EECR1,F,B
MVL  05Ah        ;設置 EEPROM 模式後，EECR2 寫入一次 5AH，重新讀取 EEPROM 資料
MVF  EECR2,F,B
NOP              ;寫入 EECR2 暫存器後需加入一個 NOP
```

#### 18.1.2. BIE 寫入操作步驟

- 寫入 EERD0[7:0]~EERD31[7:0] / EERD63[7:0]暫存器，決定要寫入的資料。
- BIEKEY 寫入 0x69 才能操作 BIE 寫入功能。
- 配置 EECR1 暫存器 EEWR 位元，啟用寫入功能。(設置後才會啟動寫入 EEPROM 的動作)
- 清除 BIEKEY，關閉 BIE 寫入功能。
- BIE 寫入操作範例:

```
;操作 BIE 寫入前必須先設置好 CPU_CK 以及關閉 GIE
MVL  001h        ;HAOM_2MHz+EN_HAO
MVF  OSCCN2,F,A
MVL  000h        ;OSCS_OSC_HAO+CUPS_HS_CK
MVF  OSCCN0,F,A
BCF  INTE0,GIE,A ;Disnable GIE
;先將資料寫入 EEPROM Buffe, EERD0 寫入 01h, EERD1 寫入 02h, EERD2 寫入 03h
;BIEKEY 寫入 69h 開啟 BIE 寫入功能
```

```
;控制 EEWR 位元將 Buffer 內資料寫入 EEPROM Memory
LBSR 1
MVL 001h
MVF EERD0,F,B ;EERD0 寫入 01H
MVL 002h
MVF EERD1,F,B ;EERD1 寫入 02H
MVL 003h
MVF EERD2,F,B ;EERD2 寫入 03H
MVL 69H
MVF BIEKEY,F,B ;開啟 BIE 寫入功能
BSF EECR1,EEWR,B ;把資料從暫存器 EERD0~32 寫入 EEPROM
```

### 18.1.3. BIE 讀取操作步驟

- 配置 EECR2 暫存器，當對 EECR2 暫存器寫入 A5H 時，晶片讀取 EEPROM 資料並且自動存放於 EERD0~EERD63 暫存器中。
- BIE 讀取操作範例:

```
;透過指令將 EEPROM Memory 資料讀取至 Buffer
;讀取後 EERD0 為 01h, EERD1 為 02h, EERD2 為 03h
MVL 0A5h
MVF EECR2,F,B ;將資料回讀至暫存器 EERD0~64
NOP ;寫入 EECR2 暫存器後需加入一個 NOP
```

## 18.2. 暫存器說明- BIE

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
180h	-	-	-	-	-	-	-	-	-	0.0 .000	0u0u u000	r,*,*,-,*,**
181h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*****
182h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*****
183h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*****
184h	-	-	-	-	-	-	-	-	-	xxxx xxxx	uuuu uuuu	*****
185h	-	-	-	-	-	-	-	-	-	0000 0000	0000 0000	*****
186h	BIECN	-	-	-	-	-	-	-	-	x000 \$000	u000 \$uuu	r,*,*,-,*,**
187h	BIEARH	-	-	1	1	1	1	1	1	0.xx xxxx	u.uu uuuu	*,-,*****
188h	BIEARL	BIE Address Register as BIEAL[7:0]								xxxx xxxx	uuuu uuuu	*****
189h	BIEDRH	BIE High Byte Data Register								xxxx xxxx	uuuu uuuu	*****
18Ah	BIEDRL	BIE Low Byte Data Register								xxxx xxxx	uuuu uuuu	*****
18Bh	EECR1	EEMODE	-	-	-	-	-	-	EEWR	0000 0000	uuuu uuuu	*****
18Ch	EECR2	Read Command : Write 0xA5, then reload datas to EERD0~ EERD31								0000 0000	uuuu uuuu	*****
300h~33Fh	EERD0~63	EEP Data Buffer (64Byte)								uuuu uuuu	uuuu uuuu	*****

表 18-1 BIE 暫存器

**Note :** 若為 EEPROM 模式，BIECN/BIEARH/BIEARL/BIEDRH/BIEDRL 等暫存器回讀功能會失效。

**BIEKEY: BIE KEY Data Register**

注：當 BIEKEY 寫入 0x69 時，才可以操作 BIEWR2 / BIEER2 及 EEWR 暫存器位元控制。

**EECR1: EEPROM 控制暫存器 1**

位元	名稱	描述										
Bit7~6	EEMODE[1:0]	EEPROM 模式選擇控制器 <table border="1" data-bbox="502 1243 1077 1467"> <thead> <tr> <th>EEMODE[1:0]</th> <th>EEPROM 模式</th> </tr> </thead> <tbody> <tr> <td>&lt;00&gt;</td> <td>32 bytes 可重複燒寫 1500 次</td> </tr> <tr> <td>&lt;01&gt;</td> <td>64 bytes 可重複燒寫 700 次</td> </tr> <tr> <td>&lt;10&gt;</td> <td>保留</td> </tr> <tr> <td>&lt;11&gt;</td> <td>保留</td> </tr> </tbody> </table>	EEMODE[1:0]	EEPROM 模式	<00>	32 bytes 可重複燒寫 1500 次	<01>	64 bytes 可重複燒寫 700 次	<10>	保留	<11>	保留
EEMODE[1:0]	EEPROM 模式											
<00>	32 bytes 可重複燒寫 1500 次											
<01>	64 bytes 可重複燒寫 700 次											
<10>	保留											
<11>	保留											
Bit0	EEWR[0]	寫入 EPROM 控制位元 <0> 正常未寫入 <1> 寫入 使用者先將要更新的資料寫到 EERD0~63，最後再將 EEWR[0]設為“1”之後，晶片將 EERDx 中的內容寫入到 MTP Information Block 1 的 Sub-Block 中。										

**EECR2: EEPROM 控制暫存器 2**

※此暫存器寫入後需加一個 NOP。

※當晶片上電並且切換好 EEPROM 模式後，暫存器需先寫入 5AH 一次，重新讀取 EEPROM 資料。

※晶片只重新讀取 EEPROM 資料到 EERD0~ EERD63，暫存器只需寫入 A5H。

**EERD0~ EERD63: EEPROM 資料暫存器**

## 19. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

文件版次	頁次	日期	摘要
V01	All	2023/06/07	初版發行