



HY16F3910

Datasheet

高精密混合信號處理控制器

4X44 ~ 8X40 LCD Driver

32-bit 低功耗微控制器

21-bit ENOB $\Sigma\Delta$ ADC

128KB Flash ROM

HY16F3910

21-bit ENOB Σ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

目錄

1.	特性	6
2.	引腳名稱定義	7
2.1.	HY16F3910 系列引腳圖	7
2.2.	引腳定義與功能描述	10
2.3.	引腳複用功能及複用功能優先級	20
2.4.	封裝片標記訊息	23
3.	應用電路	24
3.1.	橋式傳感器應用電路	24
3.2.	血壓傳感器應用電路	25
4.	功能概述	26
4.1.	內部框圖	26
4.2.	中央處理器核心方框圖	27
4.3.	相關的支援文檔	27
4.4.	時鐘系統網路	28
4.5.	電源系統網路	29
4.6.	24-bit Σ ADC 網路	30
4.7.	低電壓比較器網路	31
4.8.	看門狗(WDT)網路	32
4.9.	定時計數器 A 網路	33
4.10.	定時計數器 B 網路	34
4.11.	定時計數器 C 網路	35

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



4.12.	定時計數器 B2 網路.....	36
4.13.	32-bit SPI 網路	37
4.14.	UART1/UART2 網路.....	38
4.15.	I ² C 網路	39
4.16.	硬體萬年曆 RTC 網路.....	39
4.17.	LCD 網路.....	40
4.18.	Reset/BOR1/BOR2 網路	40
4.19.	PT Port 1~2 網路.....	41
4.20.	PT Port3 網路	41
4.21.	PT Port6~10、13 網路	41
5.	電氣特性	42
5.1.	Recommended Operating Conditions.....	42
5.2.	Clock System	43
5.3.	Power Management System.....	45
5.4.	Reset Management System.....	47
5.5.	GPIO Port System.....	48
5.6.	ADC Management System	49
5.7.	Internal Temperature Sensor.....	52
5.8.	LVD Comparator Management System	53
5.9.	LCD System	54
5.10.	Flash Memory	54
6.	訂貨資訊	55
7.	封裝尺寸資訊.....	56

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



7.1.	QFN88(N088) (TYPE 1).....	56
7.2.	QFN88(N088) (TYPE 2).....	58
7.3.	LQFP80(L080)	60
7.4.	LQFP64(L064)	61
8.	修訂記錄	62

HY16F3910

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

注意：

- 1、本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新 <http://www.hycontek.com>。
- 2、本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- 3、本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- 4、請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- 5、本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- 6、本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- 7、本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計並採用安全指標，這樣可以避免事故的發生。
- 8、本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

HY16F3910

21-bit ENOB Σ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



1. 特性

數字特性

- 32-bit 1T Andes Core E801 內核
- 支援 AndesSight C IDE 開發環境指令集
- 寬工作電壓 2.0V to 5.5V
- 工作溫度 -40 to 85°C
- 低功耗:
 - 運行模式：0.8mA@HSRC=4.147MHz
 - 待機模式：5uA@LSRC=32KHz
 - 休眠模式：Typ.2.5uA
- 128KB Flash ROM
 - Write/Erase 的週期次數為：100,000 次
 - Write/Read/Erase 的操作電壓 $\geq 2.0V$
 - 內建硬件 ISP 功能，可線上更新 Flash
- 8KB SRAM
- 16-bit Timer A, Timer B(X2), Timer C, WDT
- 16-bit PWM 控制器及訊號捕抓功能
- 硬體實現 I²C/32-bit SPI/UART(X2) 通訊介面
- 硬體實現時鐘 RTC 萬年曆功能
- 高達 72 個可編程複用型 I/O
 - 24 個通用型數位輸出入埠
 - 48 個可選擇 LCD 埠或數位輸出入埠
- 4x44 ~ 8x40 LCD 液晶驅動器
 - 1/3、1/4、1/5、1/6、1/8Duty
 - 1/3 及 1/4 Bias 選擇
 - 支援 R Type 驅動方式

- 內建 Charge Pump 穩壓線路，可提供 6 段 VLCD 偏壓，分別為 2.8V, 3.0V, 3.3V, 3.9V, 4.5V 及 5.0V

模擬特性

- 類比工作電壓為 2.4V to 3.6V
- 內建低雜訊 24-bit Σ ADC
 - ADC 支援 x1~x4 訊號放大
 - 內建低雜訊放大器 x8,x16,x32 訊號放大
 - 輸入參考訊號可解析至 65nVrms (Gain=128)
 - 最高轉換率高達 15K sps
 - 低溫飄係數與內置絕對溫度傳感
- 外部高速晶震頻率高達 16MHz
- 外部低速晶震低至 32768Hz
- 內建 RC 高速震盪器頻率
 - 頻率可達 4.147MHz 及 31.795MHz
 - CPU 執行速度最高可達 16MHz
- 內建 RC 低速震盪器頻率低至 32KHz
- 電源模塊
 - 內建四段可調整穩壓電源(VDDA)
 - 1.2V 帶隙參考電壓(REFO)
- 多功能比較器 Comparator
 - 支援外部電壓輸入比較
 - 支援 15 段 LVD 低電壓檢測電路

Part No.	24-b Σ ADC	Flash (byte)	SRAM (byte)	Temp. Sensor	RTC	I/O	PWM	Serial Interface	LCD	ISP Mode	Package
HY16F3910-N088	9-CH	128K	8K	Y	1	24+48	4-CH	2*UART 32bits SPI I ² C	4x44 6x42 8x40	Y	QFN88
HY16F3910-L080	9-CH	128K	8K	Y	1	24+44	4-CH	2*UART 32bits SPI I ² C	4x40 6x38 8x36	Y	LQFP80
HY16F3910-L064	9-CH	128K	8K	Y	1	24+30	4-CH	2*UART 32bits SPI I ² C	4x26 6x24 8x22	Y	LQFP64

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



2. 引腳名稱定義

2.1. HY16F3910 系列引腳圖

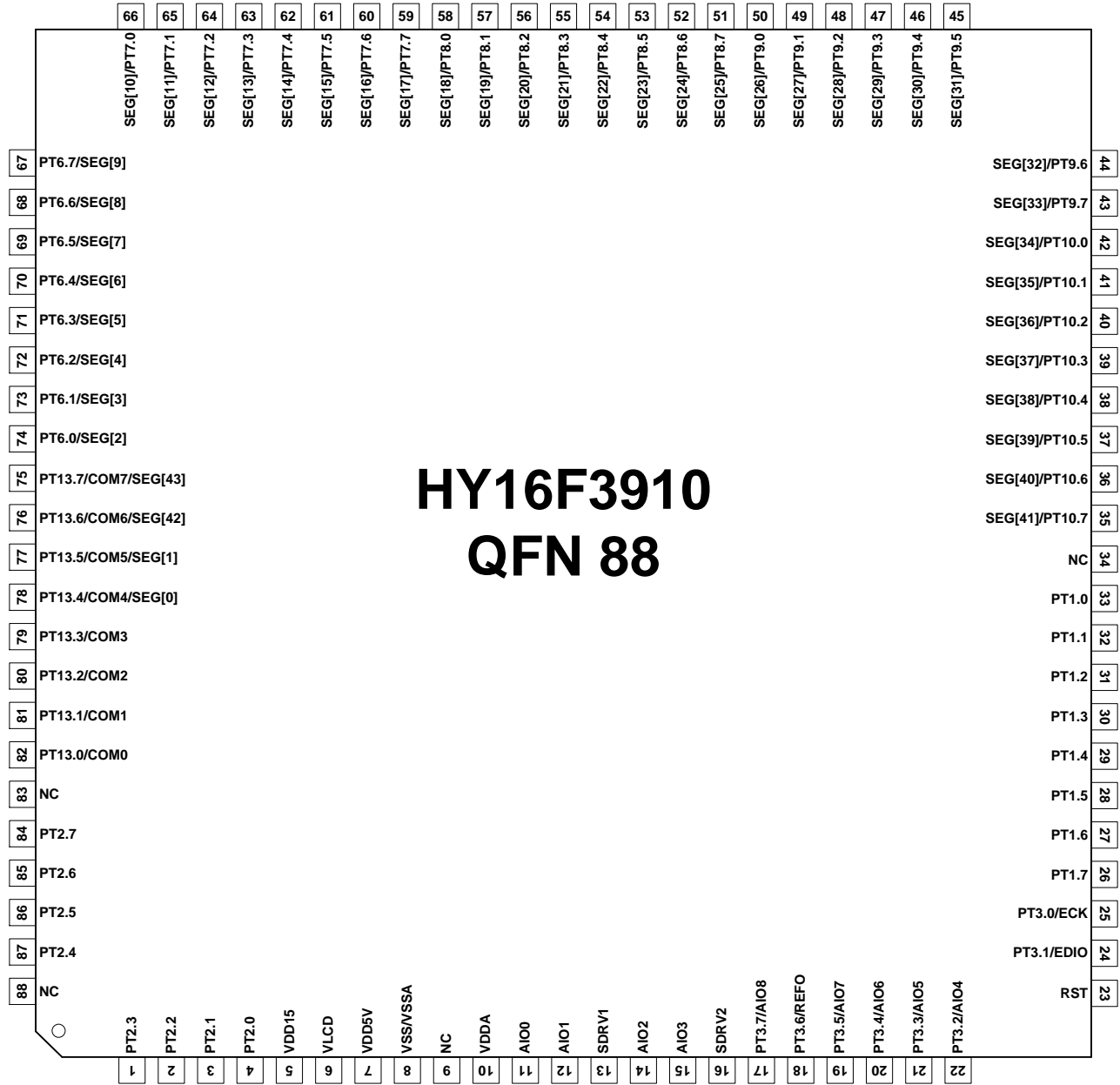


圖 2-1-1 QFN 88 引腳圖

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

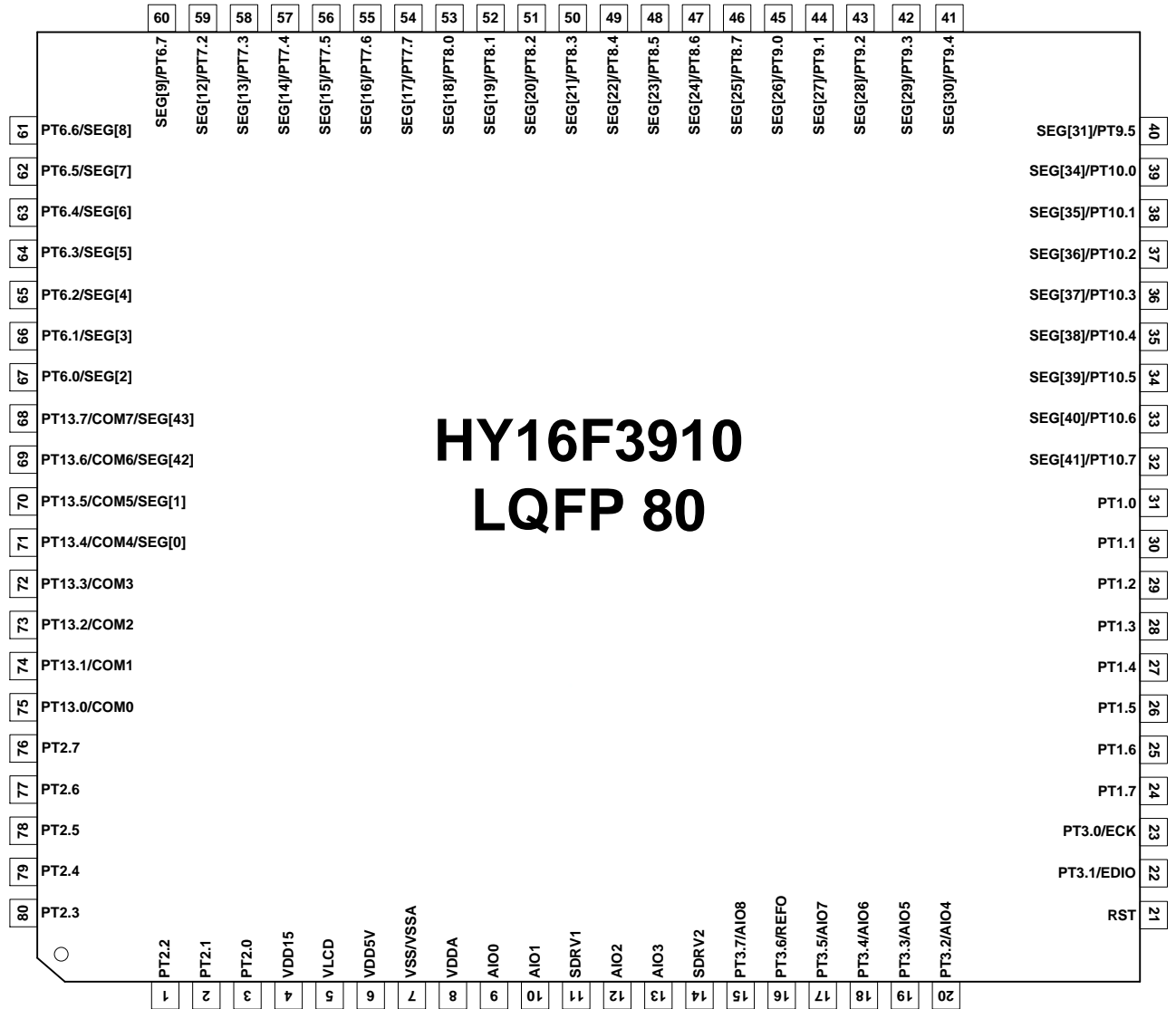


圖 2-1-2 LQFP 80 引腳圖

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

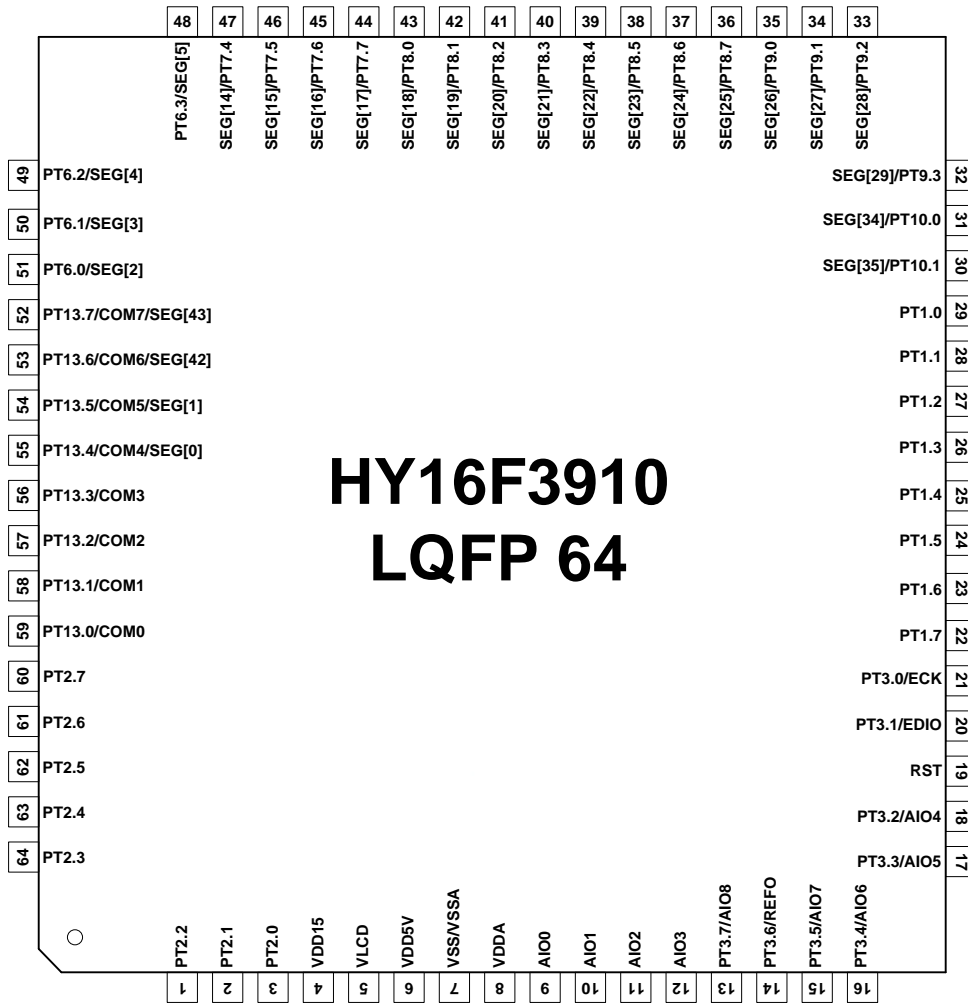


圖 2-1-3 LQFP 64 引腳圖

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



2.2. 引腳定義與功能描述

2.2.1. 引腳定義

"I" : Input, "O" : Output, "A" : Analog, "S" : Smith triggers, "C" : CMOS I/O, "P" : Power Source, "/" : or, "X" : Ignorable.

封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
1	80	64	PT2.3	I/O	S/C	通用數字輸入/輸出引腳
			INT2.3	I	S	外部中斷源 INT2.3 輸入引腳
			LVDOO	O	C	低電壓比較器 LVDO 狀態輸出引腳
			PWM3_3	O	C	TimerB2, PWM3_3 輸出引腳
			MOSI_3	O	C	SPI 通訊數據線引腳 MOSI_3(主機輸出·從機輸入)
			RX2_3	I	S	EUART2 通訊接收線引腳 RX2_3
			TCI2_6	I	S	捕捉比較器輸入源引腳 TCI2_6
SDA_6	I/O	S/C	I ² C 通訊數據線引腳 SDA_6			
2	1	1	PT2.2	I/O	S/C	通用數字輸入/輸出引腳
			INT2.2	I	S	外部中斷源 INT2.2 輸入引腳
			PWM2_3	O	C	TimerB2, PWM2_3 輸出引腳
			MISO_3	I	S	SPI 通訊數據線引腳 MISO_3(主機輸入·從機輸出)
			TX2_3	O	C	EUART2 通訊發送線引腳 TX2_3
			TCI1_6	I	S	捕捉比較器輸入源引腳 TCI1_6
			SCL_6	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_6
3	2	2	PT2.1	I/O	S/C	通用數字輸入/輸出引腳
			INT2.1	I	S	外部中斷源 INT2.1 輸入引腳
			PWM1_3	O	C	TimerB, PWM1_3 輸出引腳
			CK_3	O	C	SPI 通訊時鐘線引腳 CK_3
			RX_3	I	S	EUART 通訊接收線引腳 RX_3
			TCI2_5	I	S	捕捉比較器輸入源引腳 TCI2_5
			SDA_5	I/O	S/C	I ² C 通訊數據線引腳 SDA_5
4	3	3	PT2.0	I/O	S/C	通用數字輸入/輸出引腳
			INT2.0	I	S	外部中斷源 INT2.0 輸入引腳
			PWM0_3	O	C	TimerB, PWM0_3 輸出引腳
			CS_3	I	S	SPI 通訊使能引腳 CS_3
			TX_3	O	C	EUART 通訊發送線引腳 TX_3
			TCI1_5	I	S	捕捉比較器輸入源引腳 TCI1_5
			SCL_5	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_5
5	4	4	VDD15	I	P	晶片數位電路電源電壓引腳, 需外接 1uF 對地電容
6	5	5	VLCD	I/O	P	LCD 穩壓電源輸出/LCD 電源輸入·需外接 10uF 對地電容

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
7	6	6	VDD5V	I	P	晶片工作電源電壓輸入引腳，需外接對地的 0.1uF 濾波電容及穩壓電容
8	7	7	VSS	I	PP	數字接地端引腳
			VSSA	I	P	模擬比接地端引腳
10	8	8	VDDA	I/O	P	模擬電壓源輸入/輸出端，需外接 1~10uF 對地電容
11	9	9	AIO0	I	A	ADC 模擬輸入引腳 AIO0
12	10	10	AIO1	I	A	ADC 模擬輸入引腳 AIO1
13	11	-	SDRV1	O	P	Reserved, 內部測試用，不需要連接，保持空接即可
14	12	11	AIO2	I	A	ADC 模擬輸入引腳 AIO2
15	13	12	AIO3	I	A	ADC 模擬輸入引腳 AIO3
16	14	-	SDRV2	O	P	Reserved, 內部測試用，不需要連接，保持空接即可
17	15	13	PT3.7	I/O	S/C	通用數字輸入/輸出引腳
			INT3.7	I	S	外部中斷源 INT3.7 輸入引腳
			LVDIN	I	A	低電壓比較器外部輸入引腳 LVDIN
			AIO8	I	A	ADC 模擬輸入引腳 AIO8
18	16	14	PT3.6	I/O	S/C	通用數字輸入/輸出引腳
			INT3.6	I	S	外部中斷源 INT3.6 輸入引腳
			REFO	I/O	P	模擬參考電壓 1.2V 輸出引腳，需外接 0.1uF 對地電容
19	17	15	PT3.5	I/O	S/C	通用數字輸入/輸出引腳
			INT3.5	I	S	外部中斷源 INT3.5 輸入引腳
			AIO7	I/O	A	ADC 模擬輸入引腳 AIO7
20	18	16	PT3.4	I/O	S/C	通用數字輸入/輸出引腳
			INT3.4	I	S	外部中斷源 INT3.4 輸入引腳
			AIO6	I/O	A	ADC 模擬輸入引腳 AIO6
21	19	17	PT3.3	I/O	S/C	通用數字輸入/輸出引腳
			INT3.3	I	S	外部中斷源 INT3.3 輸入引腳
			AIO5	I/O	A	ADC 模擬輸入引腳 AIO5
22	20	18	PT3.2	I/O	S/C	通用數字輸入/輸出引腳
			INT3.2	I	S	外部中斷源 INT3.2 輸入引腳
			AIO4	I/O	A	ADC 模擬輸入引腳 AIO4
23	21	19	RST	I	D	復位引腳(低電位有效) 需外接 10nF 對地電容
24	22	20	PT3.1	I/O	S/C	通用數字輸入/輸出引腳
			INT3.1	I	S	外部中斷源 INT3.1 輸入引腳
			EDIO	I/O	D	開發調試通訊口(EDM)數據線輸入/輸出引腳，RST=L 時可動作

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
25	23	21	PT3.0	I/O	S/C	通用數字輸入/輸出引腳
			INT3.0	I	S	外部中斷源 INT3.0 輸入引腳
			ECK	I/O	D	開發調試通訊口(EDM)時鐘線引腳 · RST=L 時可動作
26	24	22	PT1.7	I/O	S/C	通用數字輸入/輸出引腳
			INT1.7	I	S	外部中斷源 INT1.7 輸入引腳
			PWM3_2	O	C	TimerB2, PWM3_2 輸出引腳
			MOSI_2	O	C	SPI 通訊數據線引腳 MOSI_2(主機輸出 · 從機輸入)
			RX2_2	I	S	EUART2 通訊接收線引腳 RX2_2
			TCI2_4	I	S	捕捉比較器輸入源引腳 TCI2_4
SDA_4	I/O	S/C	I ² C 通訊數據線引腳 SDA_4			
27	25	23	PT1.6	I/O	S/C	通用數字輸入/輸出引腳
			INT1.6	I	S	外部中斷源 INT1.6 輸入引腳
			PWM2_2	O	C	TimerB2, PWM2_2 輸出引腳
			MISO_2	I	S	SPI 通訊數據線引腳 MISO_2(主機輸入 · 從機輸出)
			TX2_2	O	C	EUART2 通訊發送線引腳 TX2_2
			TCI1_4	I	S	捕捉比較器輸入源引腳 TCI1_4
SCL_4	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_4			
28	26	24	PT1.5	I/O	S/C	通用數字輸入/輸出引腳
			INT1.5	I	S	外部中斷源 INT1.5 輸入引腳
			PWM1_2	O	C	TimerB, PWM1_2 輸出引腳
			CK_2	O	C	SPI 通訊時鐘線引腳 CK_2
			RX_2	I	S	EUART 通訊接收線引腳 RX_2
			TCI2_3	I	S	捕捉比較器輸入源引腳 TCI2_3
SDA_3	I/O	S/C	I ² C 通訊數據線引腳 SDA_3			
29	27	25	PT1.4	I/O	S/C	通用數字輸入/輸出引腳
			INT1.4	I	S	外部中斷源 INT1.4 輸入引腳
			PWM0_2	O	C	TimerB, PWM0_2 輸出引腳
			CS_2	I	S	SPI 通訊使能引腳 CS_2
			TX_2	O	C	EUART 通訊發送線引腳 TX_2
			TCI1_3	I	S	捕捉比較器輸入源引腳 TCI1_3
SCL_3	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_3			
30	28	26	PT1.3	I/O	S/C	通用數字輸入/輸出引腳
			INT1.3	I	S	外部中斷源 INT1.3 輸入引腳
			PWM3_1	O	C	TimerB2, PWM3_1 輸出引腳
			MOSI_1	O	C	SPI 通訊數據線引腳 MOSI_1(主機輸出 · 從機輸入)

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
			RX2_1	I	S	EUART2 通訊接收線引腳 RX2_1
			TCI2_2	I	S	捕捉比較器輸入源引腳 TCI2_2
			SDA_2	I/O	S/C	I ² C 通訊數據線引腳 SDA_2
31	29	27	PT1.2	I/O	S/C	通用數字輸入/輸出引腳
			INT1.2	I	S	外部中斷源 INT1.2 輸入引腳
			PWM2_1	O	C	TimerB2, PWM2_1 輸出引腳
			MISO_1	I	S	SPI 通訊數據線引腳 MISO_1(主機輸入·從機輸出)
			TX2_1	O	C	EUART2 通訊發送線引腳 TX2_1
			TCI1_2	I	S	捕捉比較器輸入源引腳 TCI1_2
			SCL_2	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_2
32	30	28	PT1.1	I/O	S/C	通用數字輸入/輸出引腳
			INT1.1	I	S	外部中斷源 INT1.1 輸入引腳
			PWM1_1	O	C	TimerB, PWM1_1 輸出引腳
			CK_1	O	C	SPI 通訊時鐘線引腳 CK_1
			RX_1	I	S	EUART 通訊接收線引腳 RX_1
			TCI2_1	I	S	捕捉比較器輸入源引腳 TCI2_1
			SDA_1	I/O	S/C	I ² C 通訊數據線引腳 SDA_1
33	31	29	PT1.0	I/O	S/C	通用數字輸入/輸出引腳
			INT1.0	I	S	外部中斷源 INT1.0 輸入引腳
			PWM0_1	O	C	TimerB, PWM0_1 輸出引腳
			CS_1	I	S	SPI 通訊使能引腳 CS_1
			TX_1	O	C	EUART 通訊發送線引腳 TX_1
			TCI1_1	I	S	捕捉比較器輸入源引腳 TCI1_1
			SCL_1	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_1
34	-	-	NC	-	-	不需要連接·保持空接即可
35	32	-	PT10.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG41	O	A	LCD Segment 41 輸出
36	33	-	PT10.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG40	O	A	LCD Segment 40 輸出
			TCI3_8	I	S	TimerB2 輸入源引腳 TCI3_8
37	34	-	PT10.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG39	O	A	LCD Segment 39 輸出
38	35	-	PT10.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG38	O	A	LCD Segment 38 輸出
			TCI3_7	I	S	TimerB2 輸入源引腳 TCI3_7

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
39	36	-	PT10.3	I/O	S/C	通用數字輸入/輸出引腳
			SEG37	O	A	LCD Segment 37 輸出
40	37	-	PT10.2	I/O	S/C	通用數字輸入/輸出引腳
			SEG36	O	A	LCD Segment 36 輸出
41	38	30	PT10.1	I/O	S/C	通用數字輸入/輸出引腳
			SEG35	O	A	LCD Segment 35 輸出
42	39	31	PT10.0	I/O	S/C	通用數字輸入/輸出引腳
			SEG34	O	A	LCD Segment 34 輸出
43	-	-	PT9.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG33	O	A	LCD Segment 33 輸出
44	-	-	PT9.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG32	O	A	LCD Segment 32 輸出
45	40	-	PT9.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG31	O	A	LCD Segment 31 輸出
46	41	-	PT9.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG30	O	A	LCD Segment 30 輸出
47	42	32	PT9.3	I/O	S/C	通用數字輸入/輸出引腳
			SEG29	O	A	LCD Segment 29 輸出
			PWM3_7	O	C	TimerB2, PWM3_7 輸出引腳
			MOSI_7	O	C	SPI 通訊數據線引腳 MOSI_7(主機輸出·從機輸入)
			RX2_7	I	S	EUART2 通訊接收線引腳 RX2_7
48	43	33	PT9.2	I/O	S/C	通用數字輸入/輸出引腳
			SEG28	I	S	LCD Segment 28 輸出
			PWM2_7	O	C	TimerB2, PWM2_7 輸出引腳
			MISO_7	I	S	SPI 通訊數據線引腳 MISO_7(主機輸入·從機輸出)
			TX2_7	O	C	EUART2 通訊發送線引腳 TX2_7
			TCI3_6	I	S	TimerB2 輸入源引腳 TCI3_6
49	44	34	PT9.1	I/O	S/C	通用數字輸入/輸出引腳
			SEG27	I	S	LCD Segment 27 輸出
			PWM1_7	O	C	TimerB, PWM1_7 輸出引腳
			CK_7	O	C	SPI 通訊時鐘線引腳 CK_7
			RX_7	I	S	EUART 通訊接收線引腳 RX_7
50	45	35	PT9.0	I/O	S/C	通用數字輸入/輸出引腳
			SEG26	I	S	LCD Segment 26 輸出
			PWM0_7	O	C	TimerB, PWM0_1 輸出引腳

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
			CS_7	I	S	SPI 通訊使能引腳 CS_1
			TX_7	O	C	EUART 通訊發送線引腳 TX_1
			TCI3_5	I	S	TimerB2 輸入源引腳 TCI3_5
51	46	36	PT8.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG25	O	A	LCD Segment 25 輸出
52	47	37	PT8.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG24	O	A	LCD Segment 24 輸出
53	48	38	PT8.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG23	O	A	LCD Segment 23 輸出
54	49	39	PT8.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG22	O	A	LCD Segment 22 輸出
55	50	40	PT8.3	I/O	S/C	通用數字輸入/輸出引腳
			SEG21	O	A	LCD Segment 21 輸出
			PWM3_8	O	C	TimerB2, PWM3_8 輸出引腳
			MOSI_8	O	C	SPI 通訊數據線引腳 MOSI_8(主機輸出·從機輸入)
			RX2_8	I	S	EUART2 通訊接收線引腳 RX2_8
56	51	41	PT8.2	I/O	S/C	通用數字輸入/輸出引腳
			SEG20	I	S	LCD Segment 20 輸出
			PWM2_8	O	C	TimerB2, PWM2_8 輸出引腳
			MISO_8	I	S	SPI 通訊數據線引腳 MISO_8(主機輸入·從機輸出)
			TX2_8	O	C	EUART2 通訊發送線引腳 TX2_8
57	52	42	PT8.1	I/O	S/C	通用數字輸入/輸出引腳
			SEG19	I	S	LCD Segment 19 輸出
			PWM1_8	O	C	TimerB, PWM1_8 輸出引腳
			CK_8	O	C	SPI 通訊時鐘線引腳 CK_8
			RX_8	I	S	EUART 通訊接收線引腳 RX_8
58	53	43	PT8.0	I/O	S/C	通用數字輸入/輸出引腳
			SEG18	I	S	LCD Segment 18 輸出
			PWM0_8	O	C	TimerB, PWM0_8 輸出引腳
			CS_8	I	S	SPI 通訊使能引腳 CS_8
			TX_8	O	C	EUART 通訊發送線引腳 TX_8
59	54	44	PT7.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG17	O	A	LCD Segment 17 輸出
			PWM3_6	O	C	TimerB2, PWM3_6 輸出引腳
			MOSI_6	O	C	SPI 通訊數據線引腳 MOSI_6(主機輸出·從機輸入)

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
			RX2_6	I	S	EUART2 通訊接收線引腳 RX2_6
60	55	45	PT7.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG16	I	S	LCD Segment 16 輸出
			PWM2_6	O	C	TimerB2, PWM2_6 輸出引腳
			MISO_6	I	S	SPI 通訊數據線引腳 MISO_6(主機輸入·從機輸出)
			TX2_6	O	C	EUART2 通訊發送線引腳 TX2_6
			TCI3_4	I	S	TimerB2 輸入源引腳 TCI3_4
61	56	46	PT7.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG15	O	A	LCD Segment 15 輸出
			PWM1_6	O	C	TimerB, PWM1_6 輸出引腳
			CK_6	O	C	SPI 通訊時鐘線引腳 CK_6
			RC_6	I	S	EUART 通訊接收線引腳 RX_6
62	57	47	PT7.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG14	O	A	LCD Segment 14 輸出
			PWM0_6	O	C	TimerB, PWM0_6 輸出引腳
			CS_6	O	C	SPI 通訊時鐘線引腳 CS_6
			TX_6	I	S	EUART 通訊發送線引腳 TX_6
			TCI3_3	I	S	TimerB2 輸入源引腳 TCI3_3
63	58	-	PT7.3	I/O	S/C	通用數字輸入/輸出引腳
			SEG13	O	A	LCD Segment 13 輸出
64	59	-	PT7.2	I/O	S/C	通用數字輸入/輸出引腳
			SEG12	O	A	LCD Segment 12 輸出
65	-	-	PT7.1	I/O	S/C	通用數字輸入/輸出引腳
			SEG11	O	A	LCD Segment 11 輸出
66	-	-	PT7.0	I/O	S/C	通用數字輸入/輸出引腳
			SEG10	O	A	LCD Segment 10 輸出
67	60	-	PT6.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG9	O	A	LCD Segment 9 輸出
68	61	-	PT6.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG8	O	A	LCD Segment 8 輸出
69	62	-	PT6.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG7	O	A	LCD Segment 7 輸出
70	63	-	PT6.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG6	O	A	LCD Segment 6 輸出
71	64	48	PT6.3	I/O	S/C	通用數字輸入/輸出引腳

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
			SEG5	O	A	LCD Segment 5 輸出
			PWM3_5	O	C	TimerB2, PWM3_5 輸出引腳
			MOSI_5	O	C	SPI 通訊數據線引腳 MOSI_5(主機輸出·從機輸入)
			RX2_5	I	S	EUART2 通訊接收線引腳 RX2_5
72	65	49	PT6.2	I/O	S/C	通用數字輸入/輸出引腳
			SEG4	O	A	LCD Segment 4 輸出
			PWM2_5	O	C	TimerB2, PWM2_5 輸出引腳
			MISO_5	I	S	SPI 通訊數據線引腳 MISO_5(主機輸入·從機輸出)
			TX2_5	O	C	EUART2 通訊發送線引腳 TX2_5
			TCI3_2	I	S	TimerB2 輸入源引腳 TCI3_2
73	66	50	PT6.1	I/O	S/C	通用數字輸入/輸出引腳
			SEG3	O	A	LCD Segment 3 輸出
			PWM1_5	O	C	TimerB, PWM1_5 輸出引腳
			CK_5	O	C	SPI 通訊時鐘線引腳 CK_5
			RX_5	I	S	EUART 通訊接收線引腳 RX_5
74	67	51	PT6.0	I/O	S/C	通用數字輸入/輸出引腳
			SEG2	O	A	LCD Segment 2 輸出
			PWM0_5	O	C	TimerB, PWM0_5 輸出引腳
			CS_5	I	S	SPI 通訊使能引腳 CS_5
			TX_5	O	C	EUART 通訊發送線引腳 TX_5
			TCI3_1	I	S	TimerB2 輸入源引腳 TCI3_1
75	68	52	PT13.7	I/O	S/C	通用數字輸入/輸出引腳
			SEG43	O	A	LCD Segment 43 輸出
			COM7	O	A	LCD Common 7 輸出
76	69	53	PT13.6	I/O	S/C	通用數字輸入/輸出引腳
			SEG42	O	A	LCD Segment 42 輸出
			COM6	O	A	LCD Common 6 輸出
77	70	54	PT13.5	I/O	S/C	通用數字輸入/輸出引腳
			SEG1	O	A	LCD Segment 1 輸出
			COM5	O	A	LCD Common 5 輸出
78	71	55	PT13.4	I/O	S/C	通用數字輸入/輸出引腳
			SEG0	O	A	LCD Segment 0 輸出
			COM4	O	A	LCD Common 4 輸出
79	72	56	PT13.3	I/O	S/C	通用數字輸入/輸出引腳
			COM3	O	A	LCD Common 3 輸出

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
80	73	57	PT13.2	I/O	S/C	通用數字輸入/輸出引腳
			COM2	O	A	LCD Common 2 輸出
81	74	58	PT13.1	I/O	S/C	通用數字輸入/輸出引腳
			COM1	O	A	LCD Common 1 輸出
82	75	59	PT13.0	I/O	S/C	通用數字輸入/輸出引腳
			COM0	O	A	LCD Common 0 輸出
84	76	60	PT2.7	I/O	S/C	通用數字輸入/輸出引腳
			HS_XOUT	A	A	外部高速晶震 2~16MHz 輸出引腳
			INT2.7	I	S	外部中斷源 INT2.7 輸入引腳
			PWM3_4	O	C	TimerB2, PWM3_4 輸出引腳
			MOSI_4	O	C	SPI 通訊數據線引腳 MOSI_4(主機輸出·從機輸入)
			RX2_4	I	S	EUART2 通訊接收線引腳 RX2_4
			TCI2_8	I	S	捕捉比較器輸入源引腳 TCI2_8
SDA_8	I/O	S/C	I ² C 通訊數據線引腳 SDA_8			
85	77	61	PT2.6	I/O	S/C	通用數字輸入/輸出引腳
			HS_XIN	A	A	外部高速晶震 2~16MHz 輸入引腳
			INT2.6	I	S	外部中斷源 INT2.6 輸入引腳
			PWM2_4	O	C	TimerB2, PWM2_4 輸出引腳
			MISO_4	I	S	SPI 通訊數據線引腳 MISO_4(主機輸入·從機輸出)
			TX2_4	O	C	EUART2 通訊發送線引腳 TX2_4
			TCI1_8	I	S	捕捉比較器輸入源引腳 TCI1_8
SCL_8	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_8			
86	78	62	PT2.5	I/O	S/C	通用數字輸入/輸出引腳
			LS_XIN	A	A	外部低速晶震 32768Hz 輸出引腳
			INT2.5	I	S	外部中斷源 INT2.5 輸入引腳
			PWM1_4	O	C	TimerB, PWM1_4 輸出引腳
			CK_4	O	C	SPI 通訊時鐘線引腳 CK_4
			RX_4	I	S	EUART 通訊接收線引腳 RX_4
			TCI2_7	I	S	捕捉比較器輸入源引腳 TCI2_7
SDA_7	I/O	S/C	I ² C 通訊數據線引腳 SDA_7			
87	79	63	PT2.4	I/O	S/C	通用數字輸入/輸出引腳
			LS_XOUT	A	A	外部低速晶震 32768Hz 輸入引腳
			INT2.4	I	S	外部中斷源 INT2.4 輸入引腳
			PWM0_4	O	C	TimerB2, PWM0_4 輸出引腳
CS_4	O	C	SPI 通訊使能引腳 CS_4			

HY16F3910

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

封裝 / 引腳編號			引腳名稱	特性		功能說明
QFN88	LQFP80	LQFP64		型態	緩衝	
			TX_4	O	C	EUART 通訊發送線引腳 TX_4
			TC11_8	I	S	捕捉比較器輸入源引腳 TC11_7
			SCL_7	I/O	S/C	I ² C 通訊時鐘線引腳 SCL_7
9			NC	-	-	不需要連接，保持空接即可
34	-	-				
83						
88						

表 2-1 引腳定義及引腳功能描述

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



2.3. 引腳複用功能及複用功能優先級

Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT1.0	INT1.0	DIO	TCI1_1		CS_1	SCL_1	Tx_1		PWM0_1
PT1.1	INT1.1	DIO	TCI2_1		CK_1	SDA_1	Rx_1		PWM1_1
PT1.2	INT1.2	DIO	TCI1_2		MISO_1	SCL_2	Tx2_1		PWM2_1
PT1.3	INT1.3	DIO	TCI2_2		MOSI_1	SDA_2	Rx2_1		PWM3_1
PT1.4	INT1.4	DIO	TCI1_3		CS_2	SCL_3	Tx_2		PWM0_2
PT1.5	INT1.5	DIO	TCI2_3		CK_2	SDA_3	Rx_2		PWM1_2
PT1.6	INT1.6	DIO	TCI1_4		MISO_2	SCL_4	Tx2_2		PWM2_2
PT1.7	INT1.7	DIO	TCI2_4		MOSI_2	SDA_4	Rx2_2		PWM3_2
PT2.0	INT2.0	DIO	TCI1_5		CS_3	SCL_5	Tx_3		PWM0_3
PT2.1	INT2.1	DIO	TCI2_5		CK_3	SDA_5	Rx_3		PWM1_3
PT2.2	INT2.2	DIO	TCI1_6		MISO_3	SCL_6	Tx2_3		PWM2_3
PT2.3	INT2.3	DIO	TCI2_6	LVDOO	MOSI_3	SDA_6	Rx2_3		PWM3_3
PT2.4	INT2.4	DIO	TCI1_7	LS_XOUT	CS_4	SCL_7	Tx_4		PWM0_4
PT2.5	INT2.5	DIO	TCI2_7	LS_XIN	CK_4	SDA_7	Rx_4		PWM1_4
PT2.6	INT2.6	DIO	TCI1_8	HS_XIN	MISO_4	SCL_8	Tx2_4		PWM2_4
PT2.7	INT2.7	DIO	TCI2_8	HS_XOUT	MOSI_4	SDA_8	Rx2_4		PWM3_4
PT3.0	INT3.0	DIO		ECK					
PT3.1	INT3.1	DIO		EDIO					
PT3.2	INT3.2	DIOAI						AIO4	
PT3.3	INT3.3	DIOAI						AIO5	
PT3.4	INT3.4	DIOAI						AIO6	
PT3.5	INT3.5	DIOAI						AIO7	
PT3.6	INT3.6	DIOAIO						REFO	
PT3.7	INT3.7	DIOAI						AIO8/LVDIN	
AIO0		AI						AIO0	
AIO1		AI						AIO1	
AIO2		AI						AIO2	
AIO3		AI						AIO3	
PT13.0		DIOAO		COM 0					
PT13.1		DIOAO		COM 1					
PT13.2		DIOAO		COM 2					

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT13.3		DIOAO		COM 3					
PT13.4		DIOAO		COM 4/SEG 0					
PT13.5		DIOAO		COM 5/SEG 1					
PT13.6		DIOAO		COM 6/SEG 42					
PT13.7		DIOAO		COM 7/SEG 43					
PT6.0		DIOAO	TCI3_1	SEG 2	CS_5		Tx_5		PWM0_5
PT6.1		DIOAO		SEG 3	CK_5		Rx_5		PWM1_5
PT6.2		DIOAO	TCI3_2	SEG 4	MISO_5		Tx2_5		PWM2_5
PT6.3		DIOAO		SEG 5	MOSI_5		Rx2_5		PWM3_5
PT6.4		DIOAO		SEG 6					
PT6.5		DIOAO		SEG 7					
PT6.6		DIOAO		SEG 8					
PT6.7		DIOAO		SEG 9					
PT7.0		DIOAO		SEG 10					
PT7.1		DIOAO		SEG 11					
PT7.2		DIOAO		SEG 12					
PT7.3		DIOAO		SEG 13					
PT7.4		DIOAO	TCI3_3	SEG 14	CS_6		Tx_6		PWM0_6
PT7.5		DIOAO		SEG 15	CK_6		Rx_6		PWM1_6
PT7.6		DIOAO	TCI3_4	SEG 16	MISO_6		Tx2_6		PWM2_6
PT7.7		DIOAO		SEG 17	MOSI_6		Rx2_6		PWM3_6
PT8.0		DIOAO		SEG 18	CS_8		Tx_8		PWM0_8
PT8.1		DIOAO		SEG 19	CK_8		Rx_8		PWM1_8
PT8.2		DIOAO		SEG 20	MISO_8		Tx2_8		PWM2_8
PT8.3		DIOAO		SEG 21	MOSI_8		Rx2_8		PWM3_8
PT8.4		DIOAO		SEG 22					
PT8.5		DIOAO		SEG 23					
PT8.6		DIOAO		SEG 24					
PT8.7		DIOAO		SEG 25					
PT9.0		DIOAO	TCI3_5	SEG 26	CS_7		Tx_7		PWM0_7
PT9.1		DIOAO		SEG 27	CK_7		Rx_7		PWM1_7
PT9.2		DIOAO	TCI3_6	SEG 28	MISO_7		Tx2_7		PWM2_7
PT9.3		DIOAO		SEG 29	MOSI_7		Rx2_7		PWM3_7
PT9.4		DIOAO		SEG 30					

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT9.5		DIOAO		SEG 31					
PT9.6		DIOAO		SEG 32					
PT9.7		DIOAO		SEG 33					
PT10.0		DIOAO		SEG 34					
PT10.1		DIOAO		SEG 35					
PT10.2		DIOAO		SEG 36					
PT10.3		DIOAO		SEG 37					
PT10.4		DIOAO	TCI3_7	SEG 38					
PT10.5		DIOAO		SEG 39					
PT10.6		DIOAO	TCI3_8	SEG 40					
PT10.7		DIOAO		SEG 41					

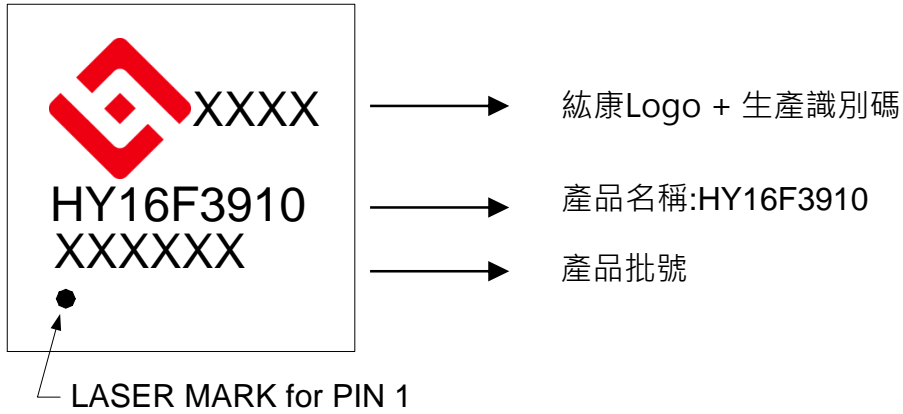
表 2-2 引腳複用功能及優先級描述

HY16F3910

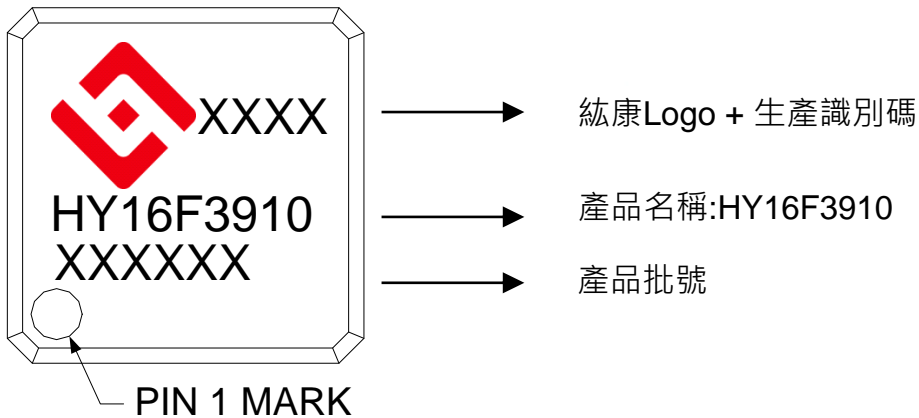
21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

2.4. 封裝片標記訊息

2.4.1. QFN 封裝片標記訊息



2.4.2. LQFP 封裝片標記訊息



HY16F3910

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



3. 應用電路

3.1. 橋式傳感器應用電路

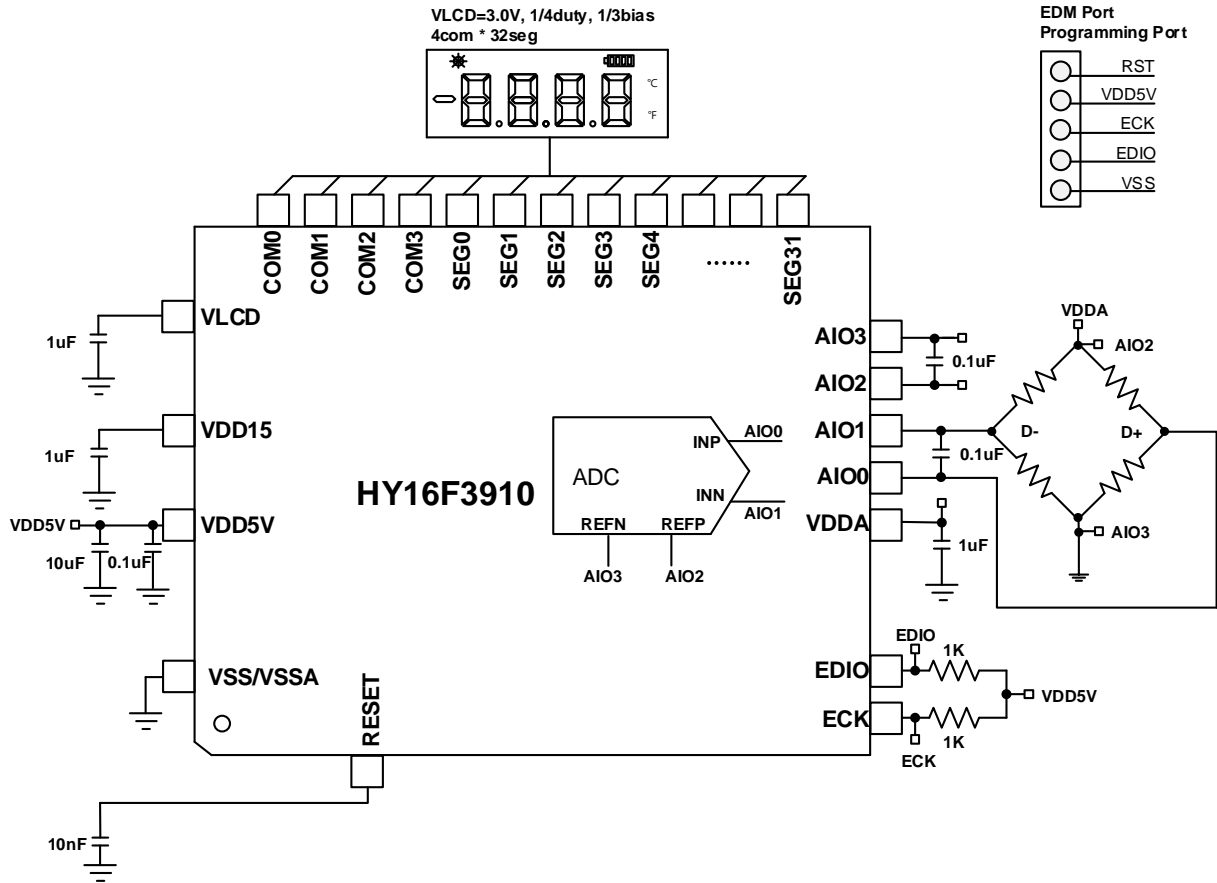


圖 3-1 橋式傳感器應用電路

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4. 功能概述

4.1. 内部框图

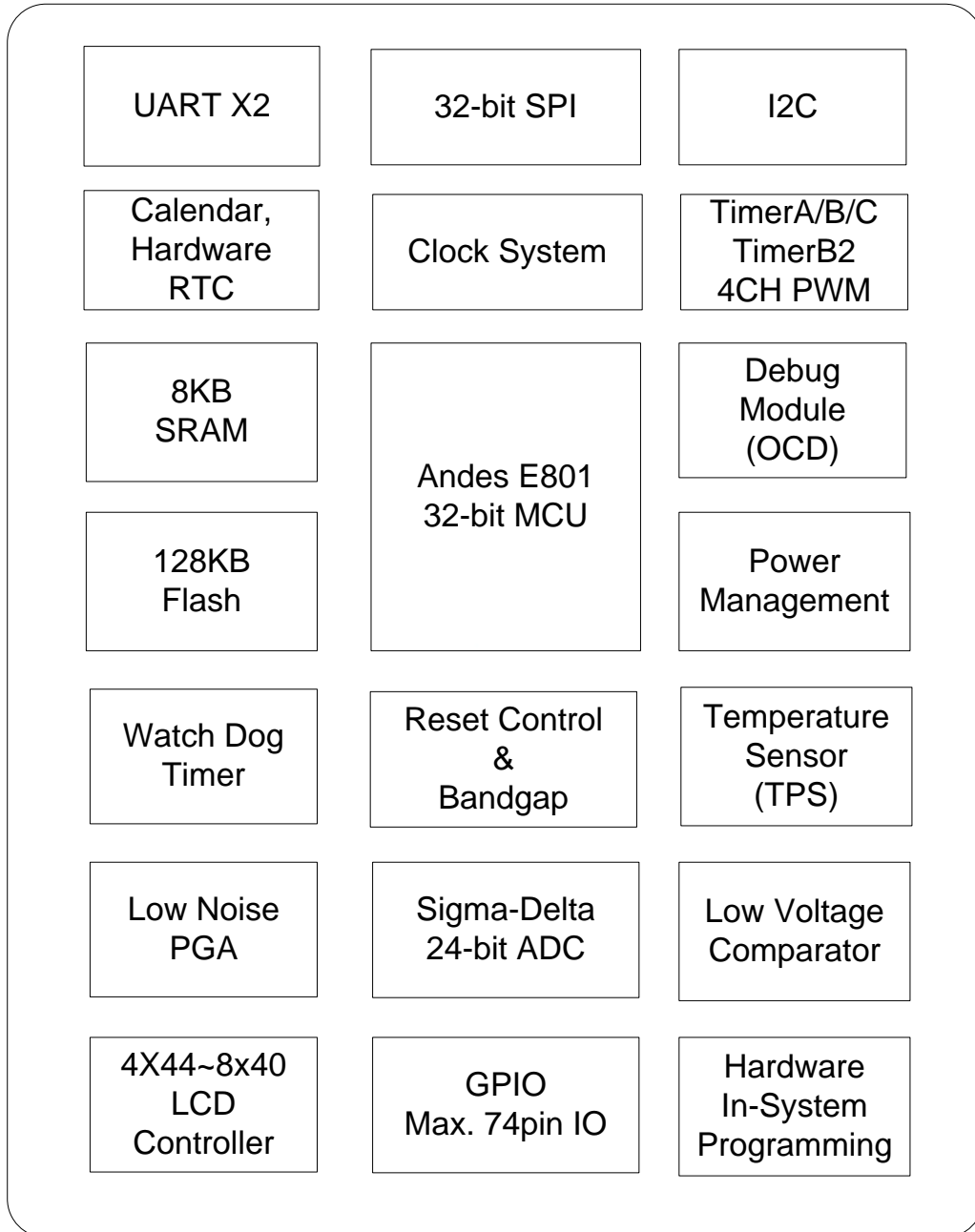


圖4-1 HY16F3910 内部框图

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4.2. 中央處理器核心方框圖

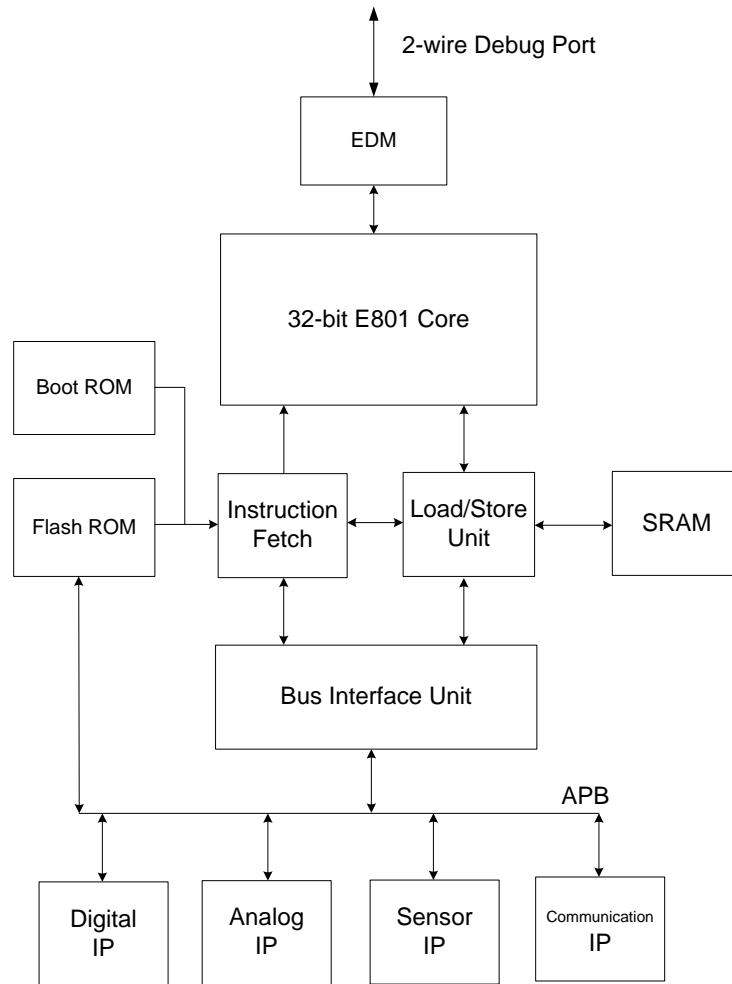


圖4-2 中央處理器核心方框圖

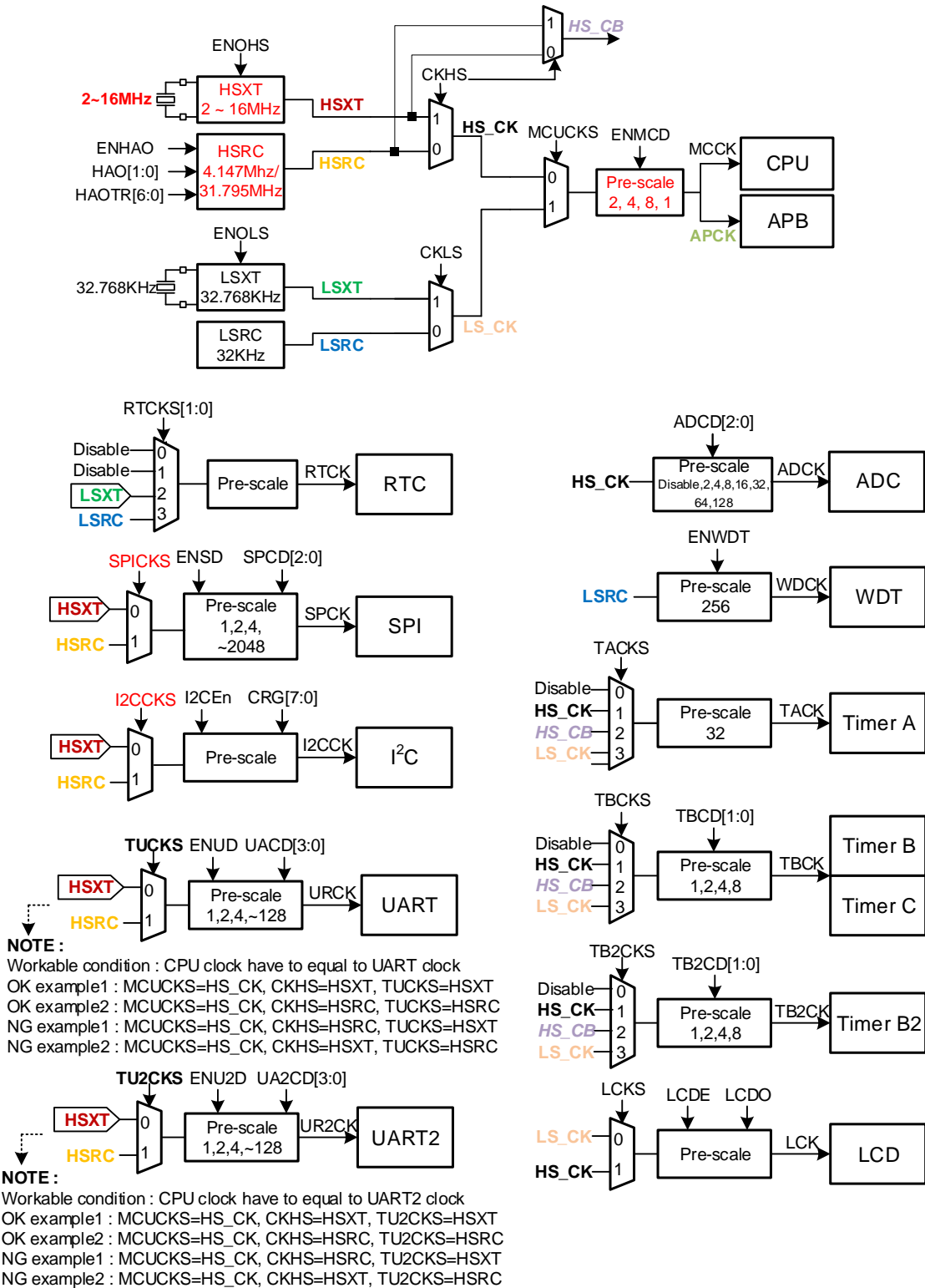
4.3. 相關的支援文檔

檔案名稱	描述
UG-HY16F3910	HY16F3910 系列用戶手冊
APD-HY16IDE0xx	HY16F3910 C 函數庫手冊
APD-HY16IDE0xx	HY16F3910 各 IP 使用說明書
APD-HY16IDE001	HY16F 系列 IDE 軟體使用說明書/ HY16F Series Device 安裝程式
APD-HY16IDE0xx	HY16F3910 ICE 硬體使用說明書
APD-HY16IDE006	HY16F 系列燒錄器使用說明書

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

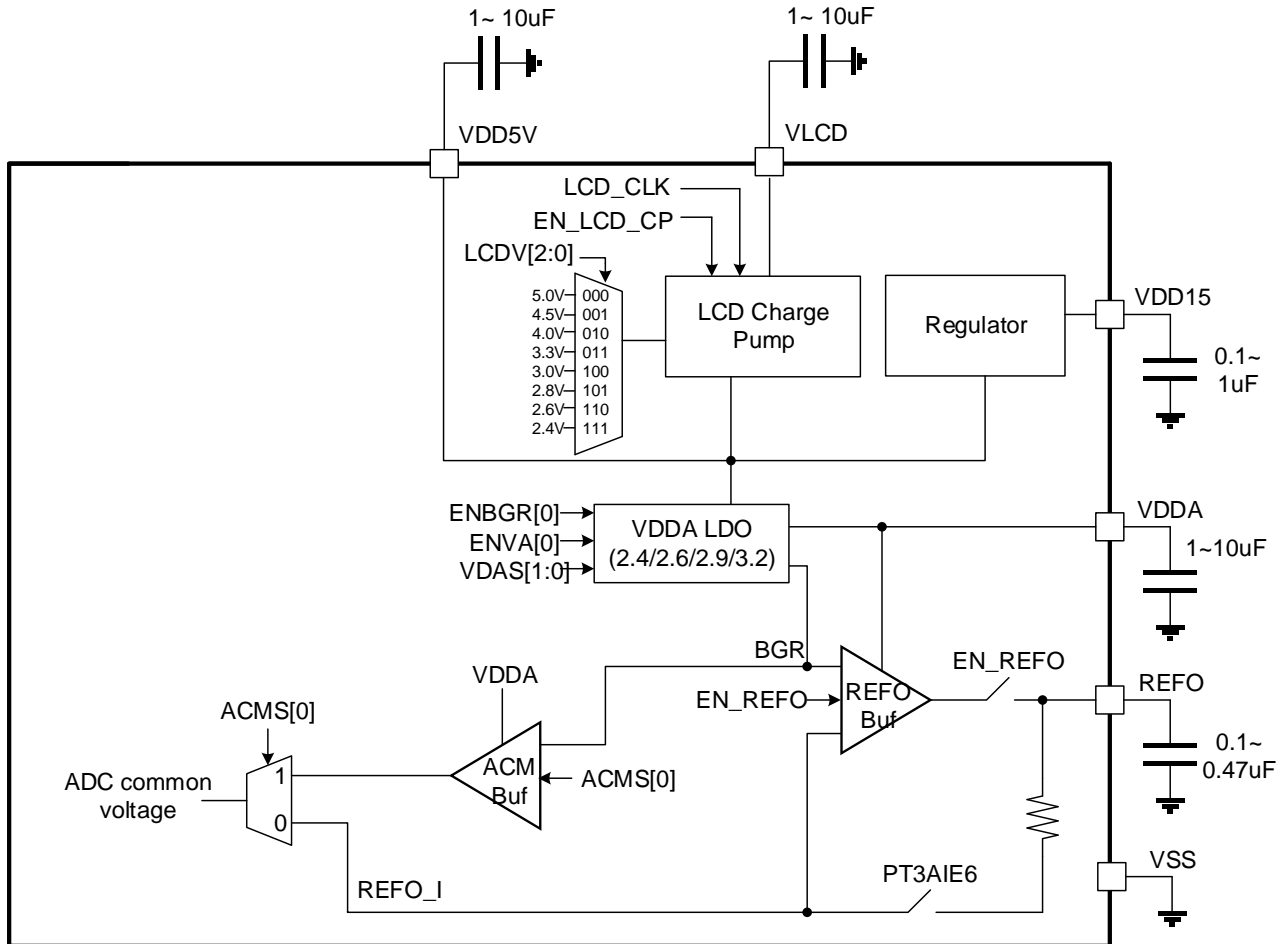
4.4. 時鐘系統網絡



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

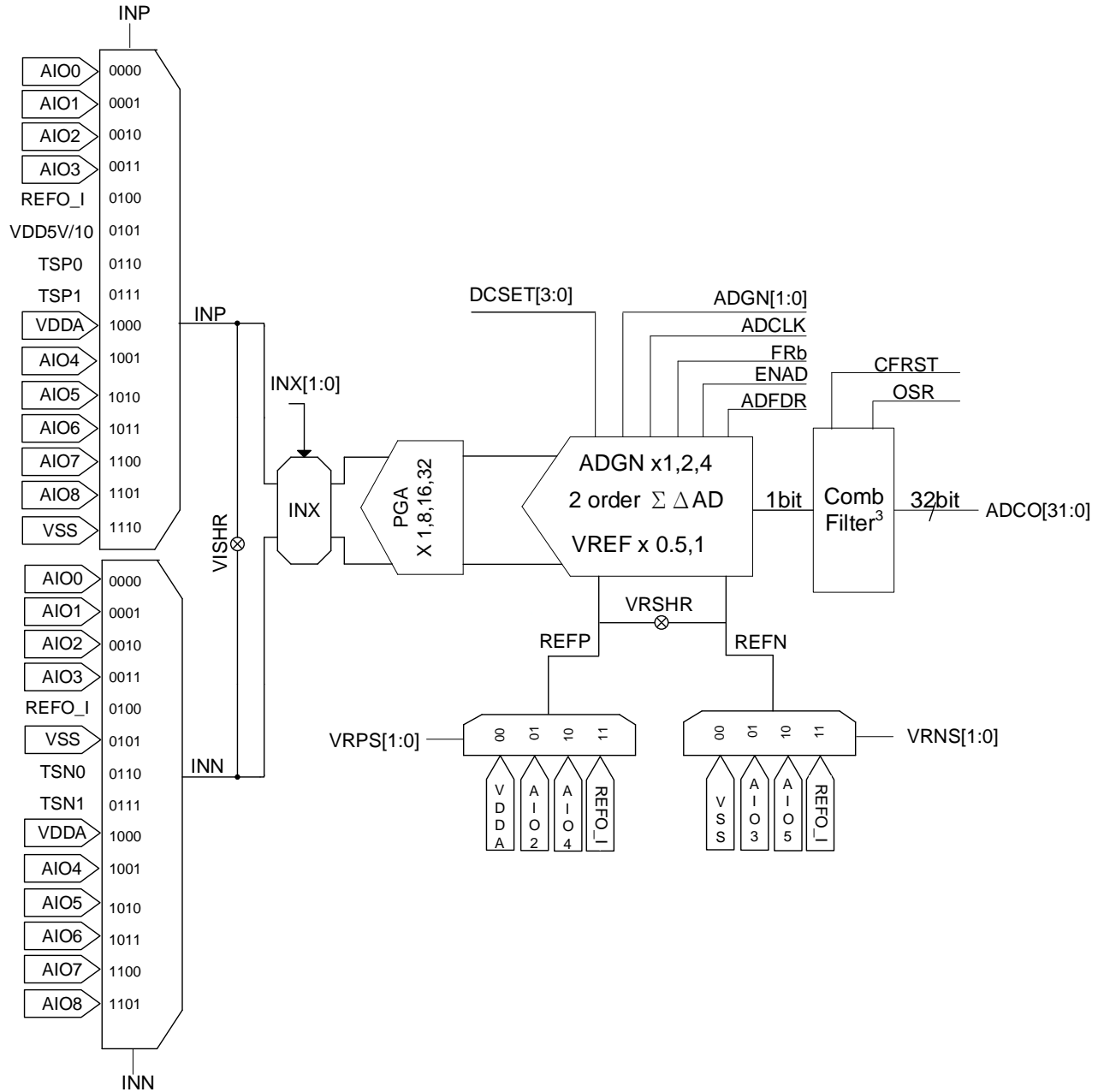
4.5. 電源系統網絡



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

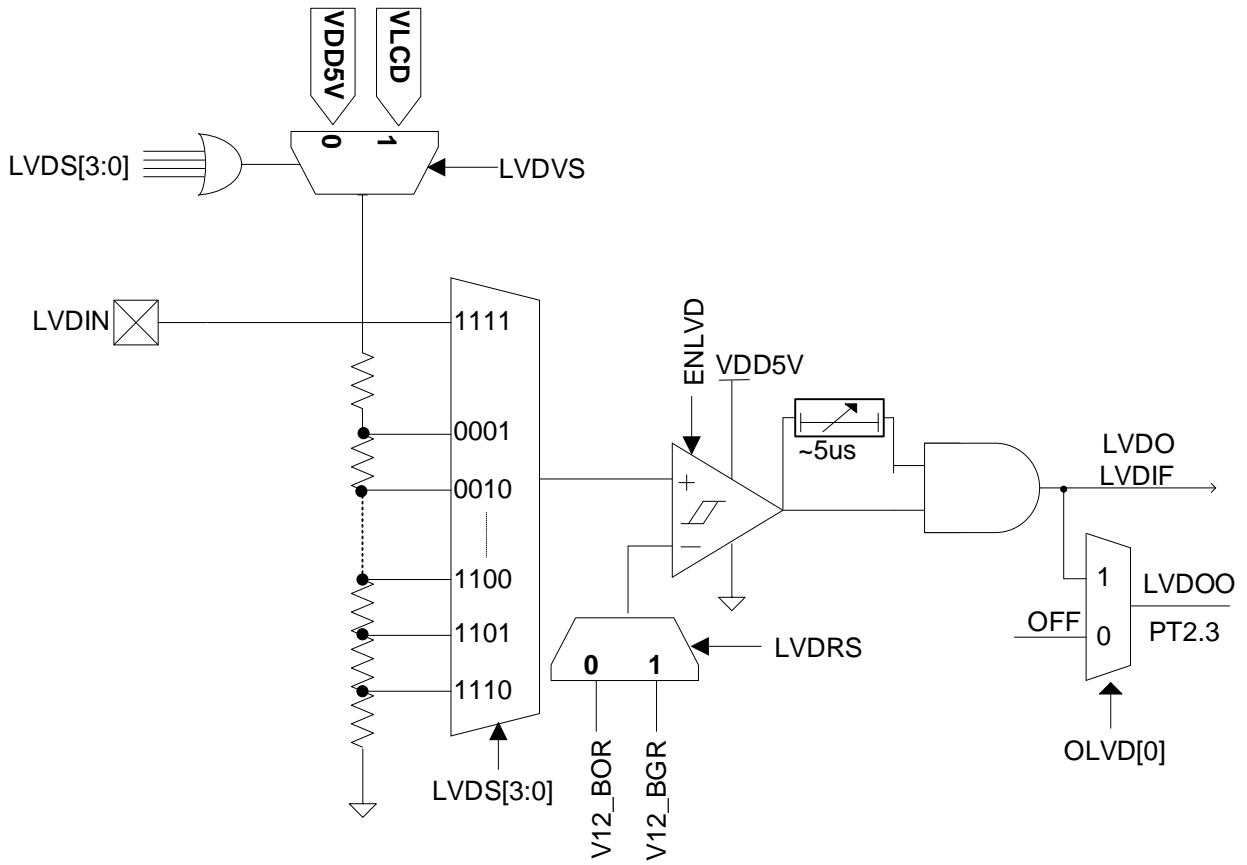
4.6. 24-bit ΣΔADC 網路



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

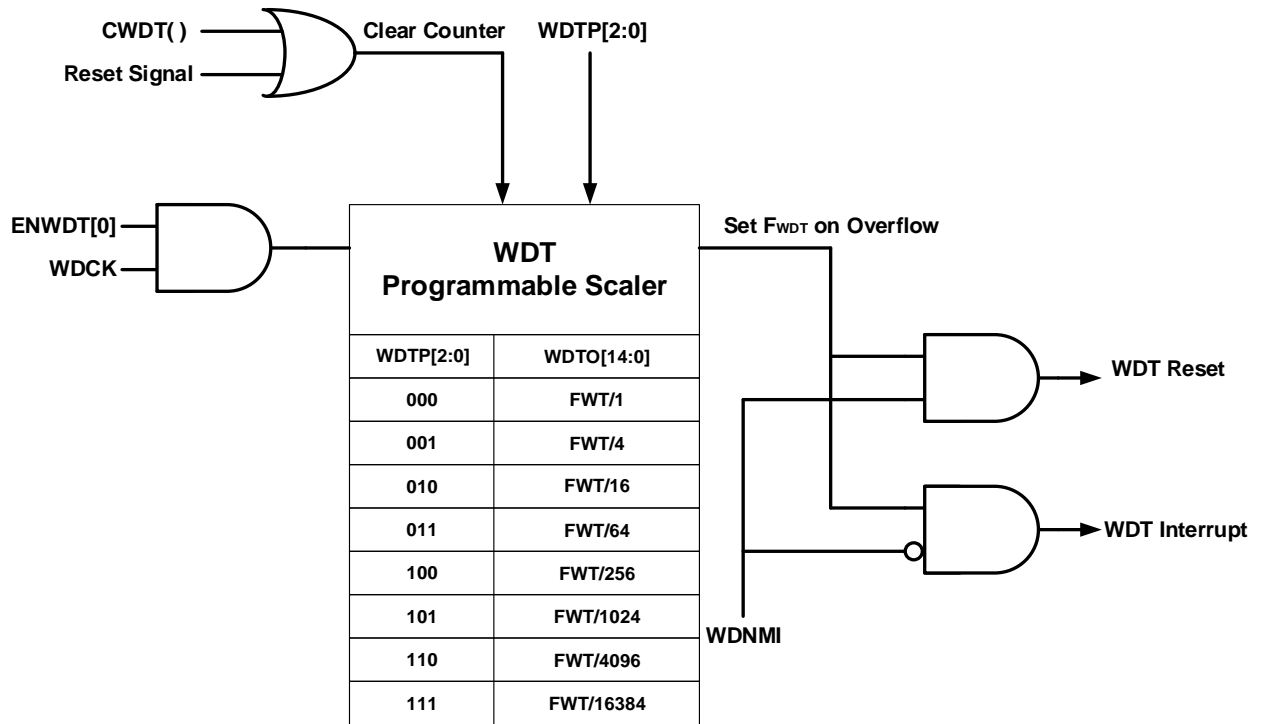
4.7. 低電壓比較器網路



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

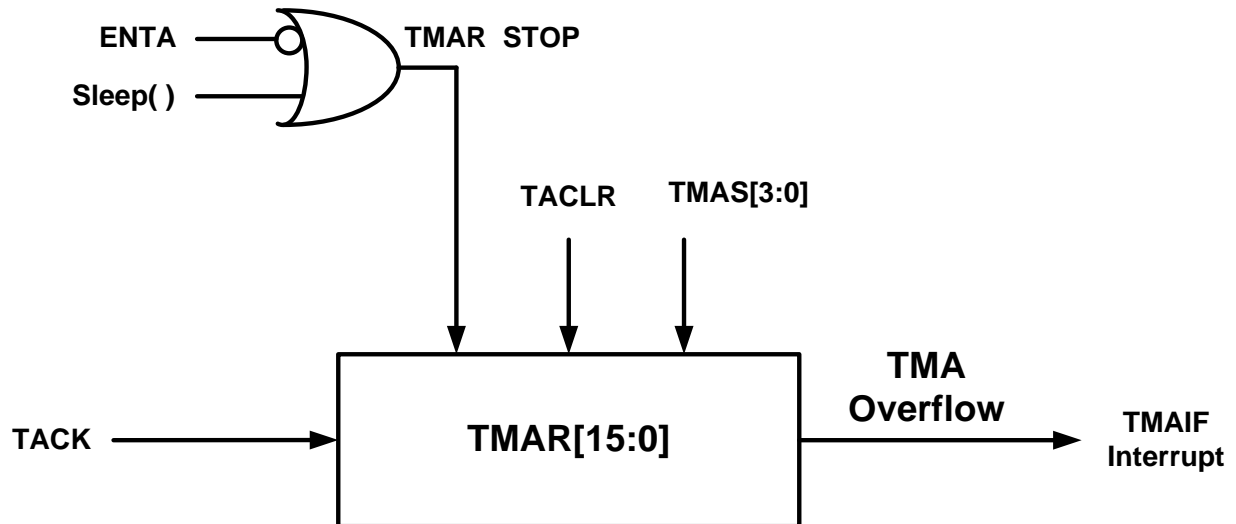
4.8. 看門狗(WDT)網路



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4.9. 定時計數器 A 網路

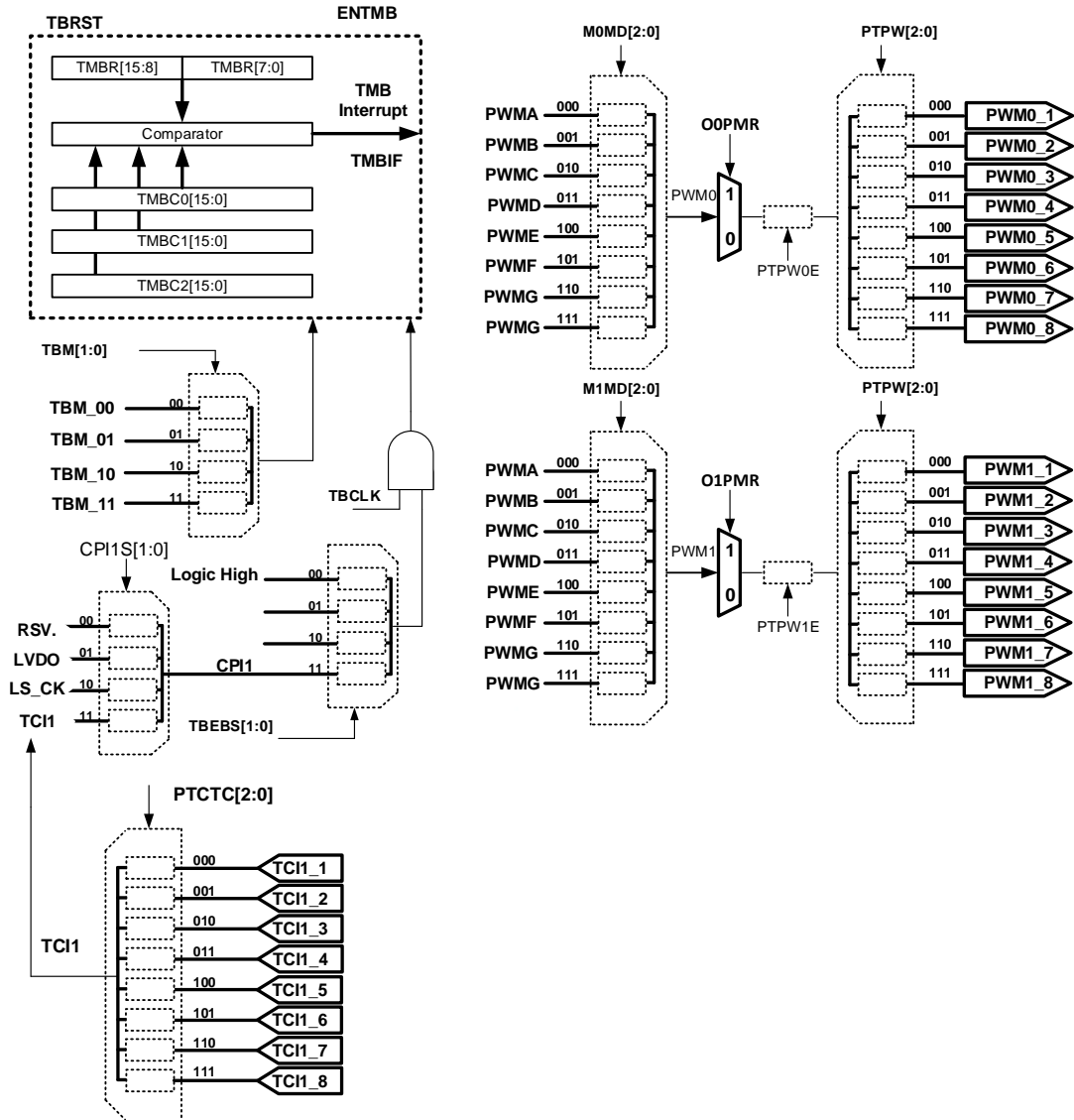


TMAS[3:0]	TMAR[15:0]	TMAS[3:0]	TMAR[15:0]
0000	TACK/2	1000	TACK/512
0001	TACK/4	1001	TACK/1024
0010	TACK/8	1010	TACK/2048
0011	TACK/16	1011	TACK/4096
0100	TACK/32	1100	TACK/8192
0101	TACK/64	1101	TACK/16384
0110	TACK/128	1110	TACK/32768
0111	TACK/256	1111	TACK/65536

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

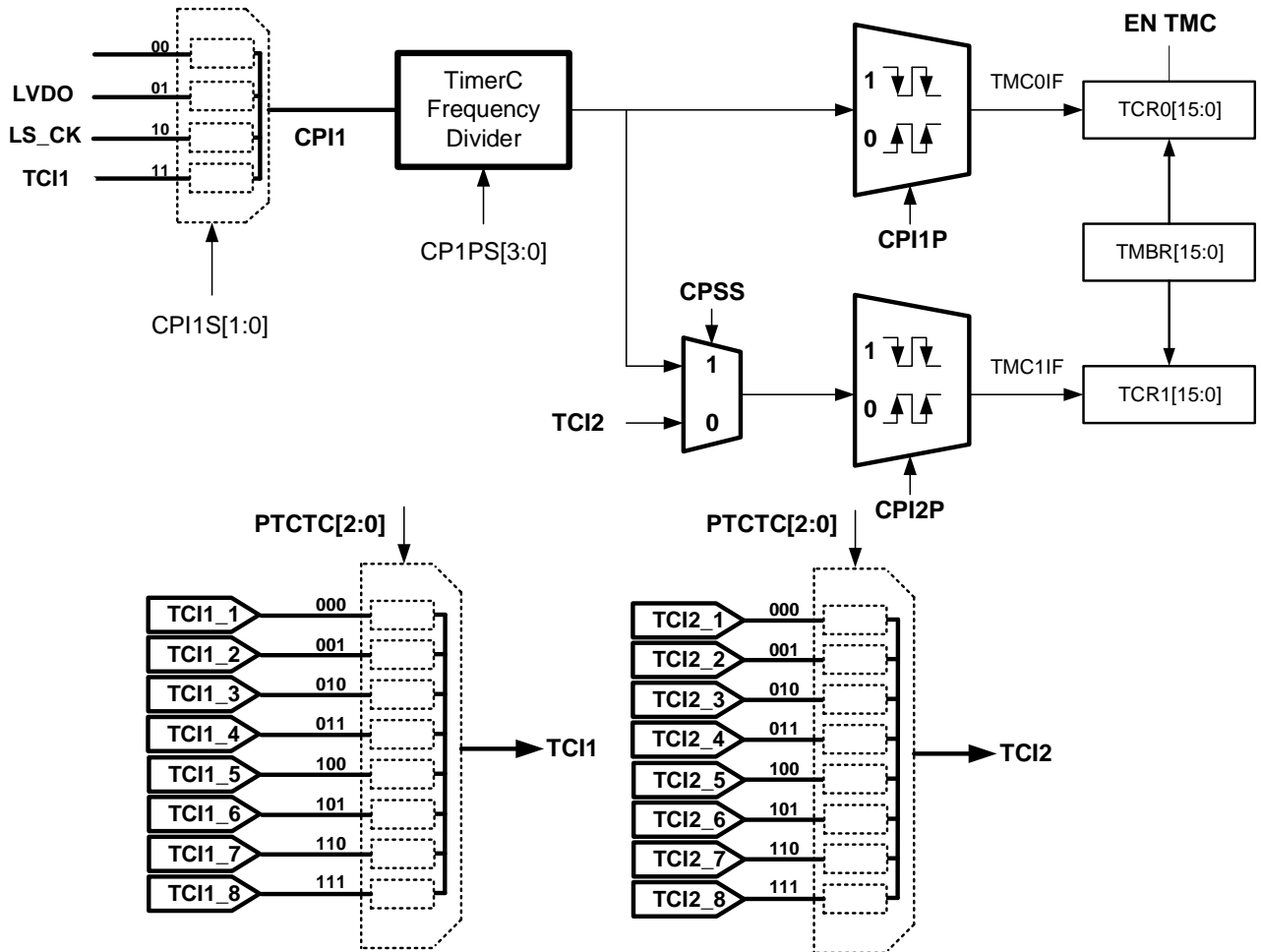
4.10. 定時計數器 B 網路



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4.11. 定時計數器 C 網路

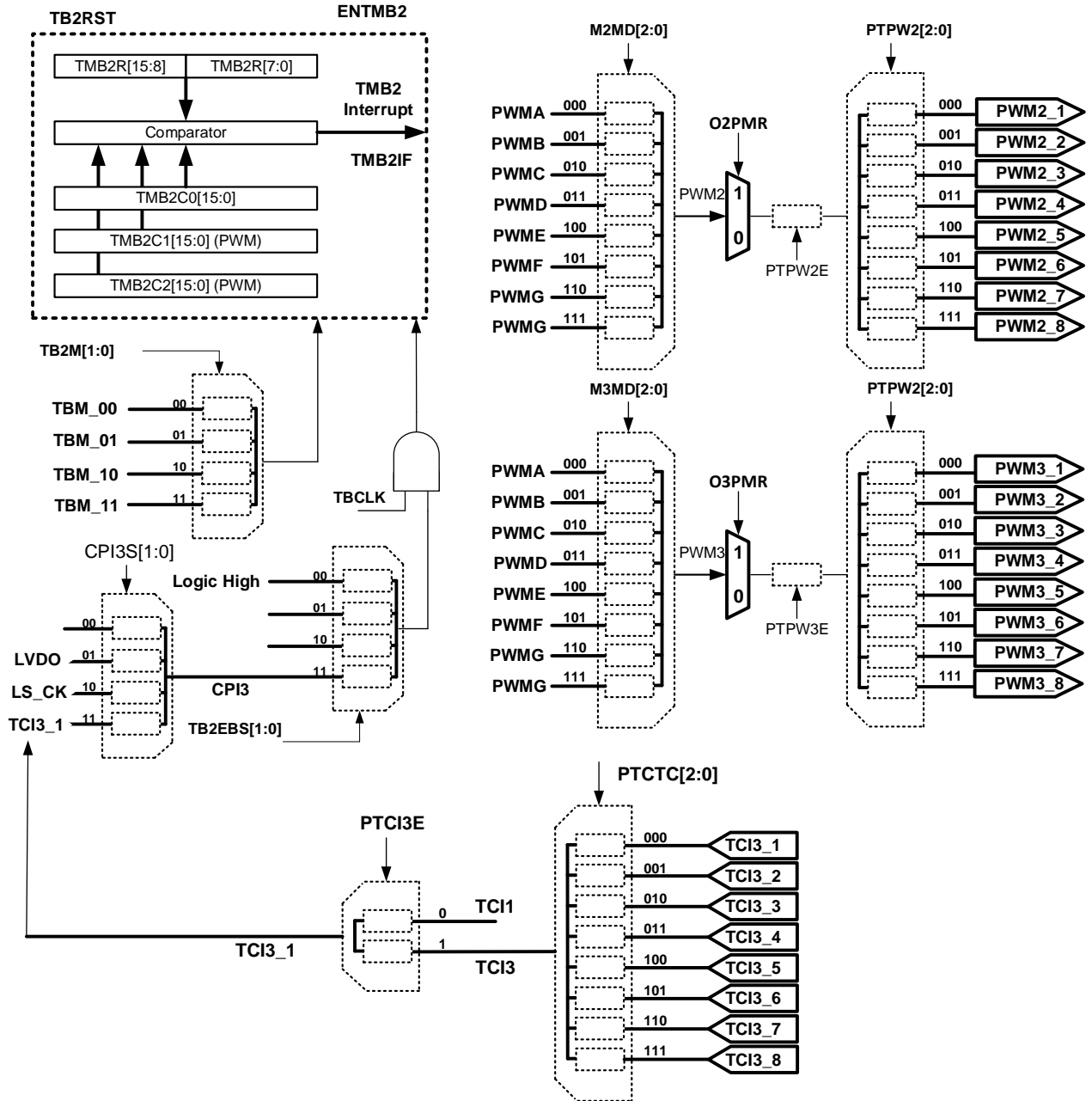


CP1PS[3:0]	CPI1 Divider	CP1PS[3:0]	CPI1 Divider
0000	CPI1/1	1000	CPI1/256
0001	CPI1/2	1001	CPI1/512
0010	CPI1/4	1010	CPI1/1024
0011	CPI1/8	1011	CPI1/2048
0100	CPI1/16	1100	CPI1/4096
0101	CPI1/32	1101	CPI1/8192
0110	CPI1/64	1110	CPI1/16384
0111	CPI1/128	1111	CPI1/32768

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

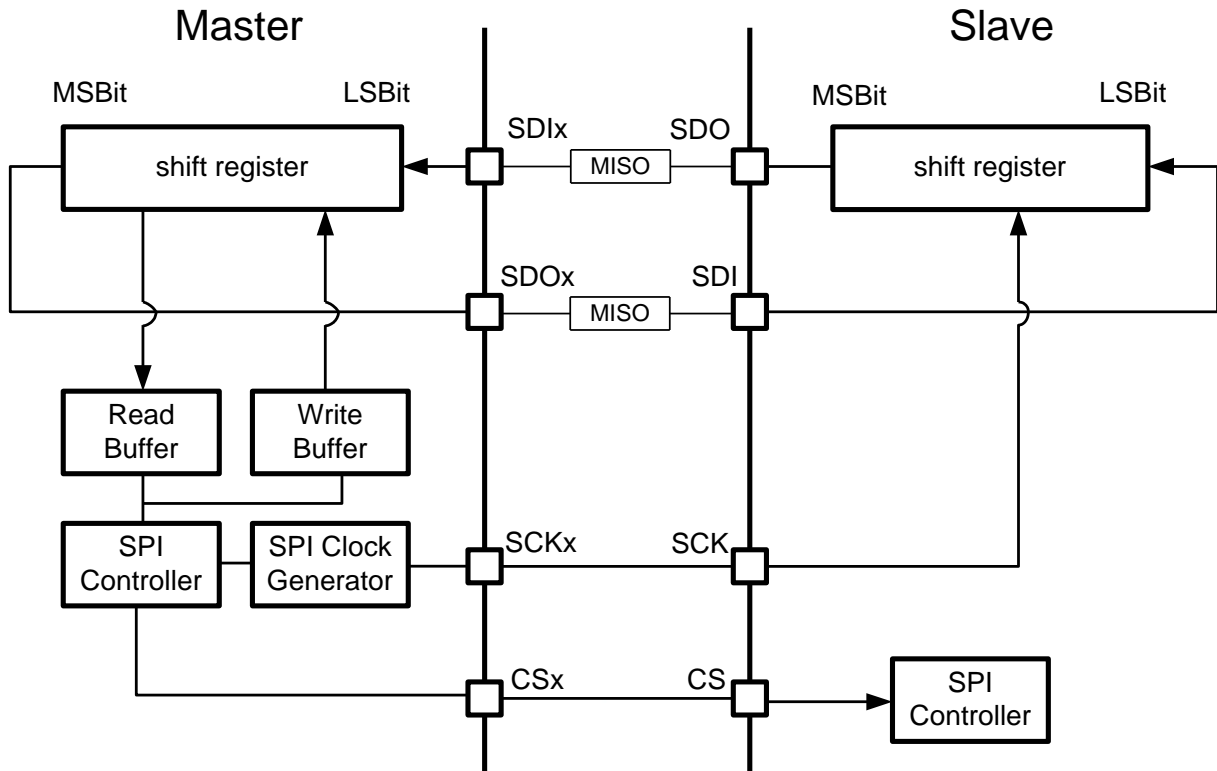
4.12. 定時計數器 B2 網路



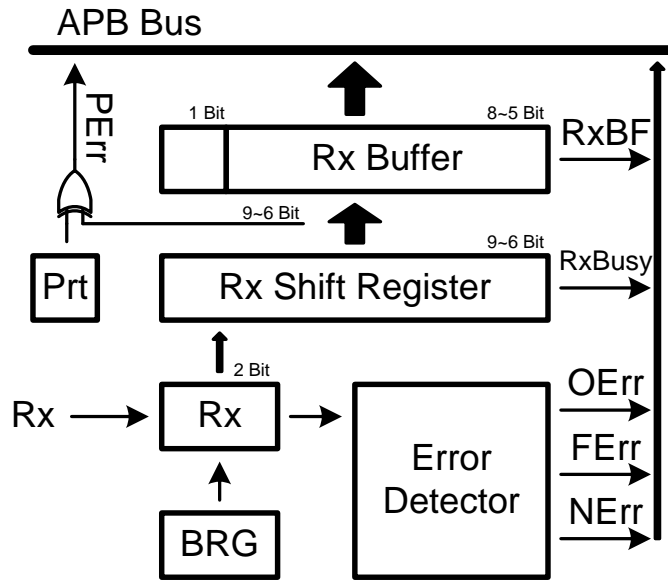
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4.13. 32-bit SPI 網路



4.14. UART1/UART2 網路



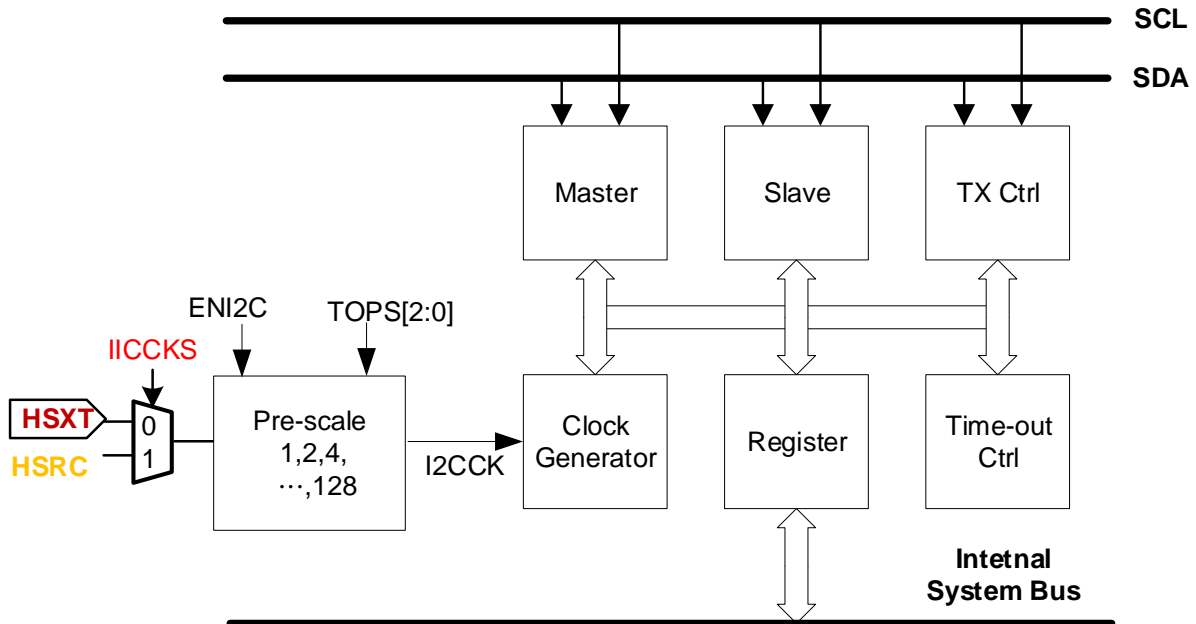
UART Receive Block Diagram

HY16F3910

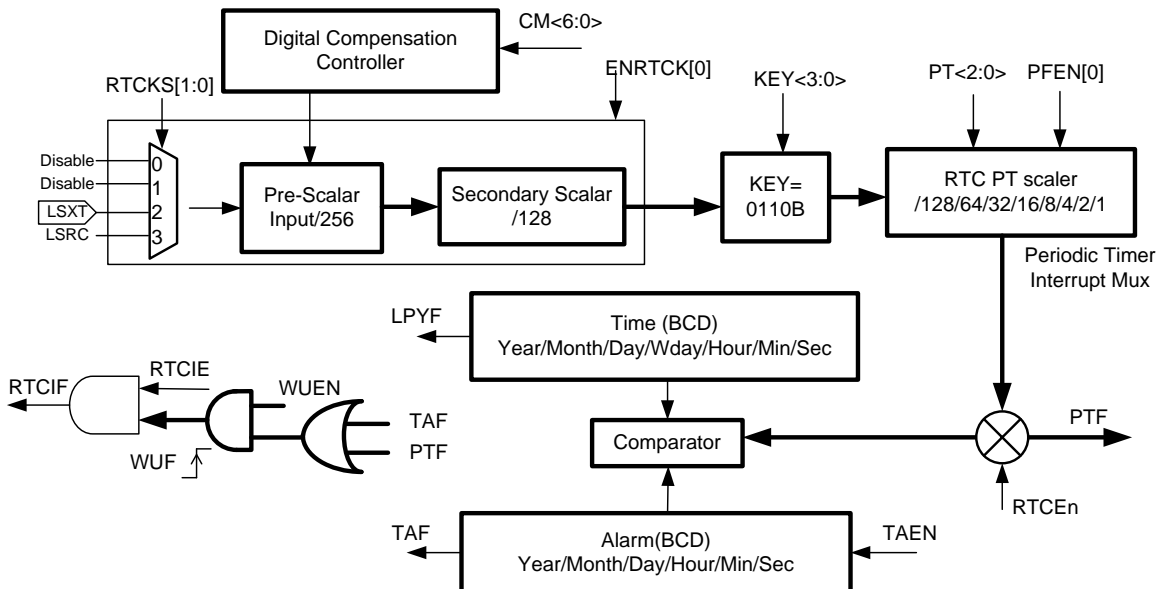
21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



4.15. I²C 網路



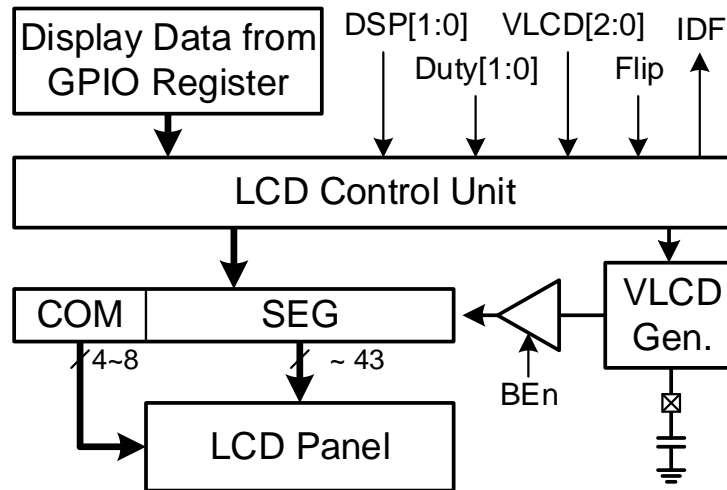
4.16. 硬體萬年曆 RTC 網路



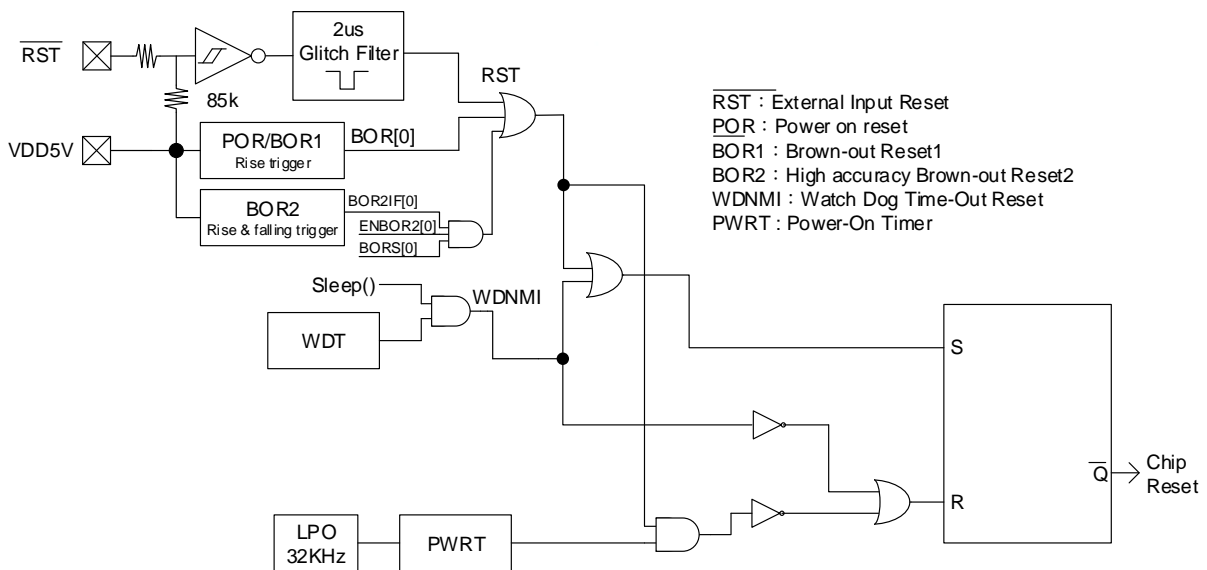
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

4.17. LCD 網路



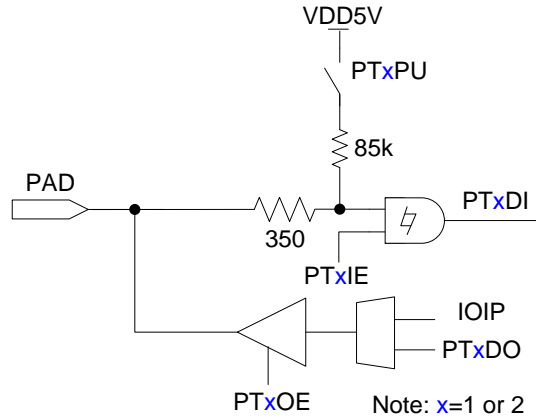
4.18. Reset/BOR1/BOR2 網路



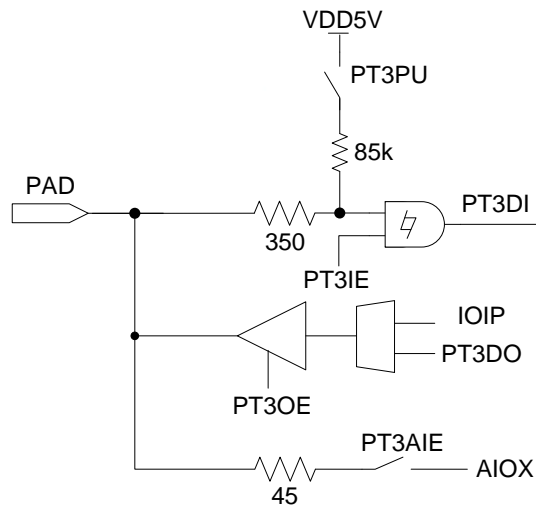
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

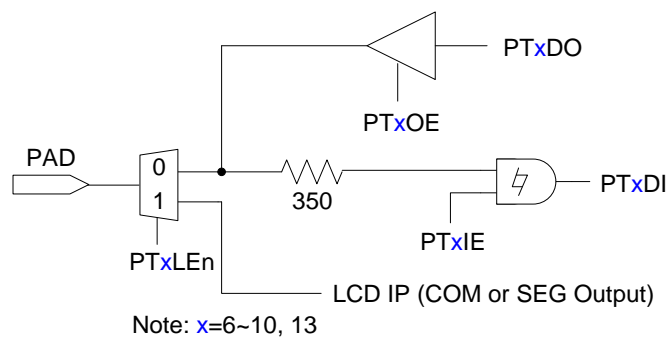
4.19. PT Port 1~2 網路



4.20. PT Port3 網路



4.21. PT Port6~10、13 網路



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



5. 電氣特性

Absolute maximum ratings over operating free-air temperature (unless otherwise noted)

Voltage applied at VDD5V to VSS	-0.2 V to 6.0 V
Voltage applied to any pin	-0.2 V to VDD5V + 0.3 V
Diode current at any device terminal.....	±2mA
Storage temperature, Tstg: (UN programmed device)	-55°C to 150°C
(Programmed device)	-40°C to 85°C
Soldering Temperature (10 Sec)	+260°C
Maximum output current sink by any PORT1 to PORT13 I/O PIN	20mA

5.1. Recommended Operating Conditions

VDD= VDD5V= 3.0V, TA=25°C, Unless Otherwise Noted

Parameter	Sym.	Test Conditions	Min.	Typ.	Max.	Unit
Supply Voltage	VDD5V	Digital power	2.0		5.5	V
Supply Voltage	VDDA	Analog power	2.4		3.6	V
Supply Current	I_Sleep	Sleep Mode, @BOR2 OFF, VDD15 low power mode		1.8	4	uA
	I_Idle01	LSRC=32KHz, MCCK= LSRC/1, LSRC(LPO) IDLE Mode		4.5	8	uA
	I_Idle02	LSXT=32768Hz MCCK= LSRC/1, LSXT IDLE Mode		6	12	uA
	I_Idle03	HSRC=4.147MHz, MCCK= HSRC /1, HSRC IDLE Mode		80	120	uA
	I_Idle04	HSRC=31.795MHz, MCCK= HSRC /2, HSRC IDLE Mode		275	410	uA
		I_Free Run01	HSRC=4.147MHz, MCCK= HSRC/1		0.7	
	I_Free Run02	HSRC=31.795MHz, MCCK= HSRC /2,		2.5		mA
Power Up Delay	t _{PU,DLY}	Power on or wake up from sleep mode		4.1	7	ms

Note: HSRC=31.795MHz, MCCK= HSRC /2, CPU operate at VDD5V>=3V.

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



5.2. Clock System

Typical values are at T_A=25°C and VDD= VDD5V= 3.0V, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
External High Speed Oscillator						
VDD5V	Operation voltage		2.0		5.5	V
F _{XHS}	High speed oscillator frequency	OHS_HS = 0b			4	MHz
		OHS_HS = 1b			8	MHz
		OHS_HS = 1b			16	MHz
I _{XHS}	High speed oscillator current	F _{XHS} = 16MHz, OHS_HS = 1b		130		uA
D _{XHS}	Duty of high oscillator		40		60	%
External Low Speed Oscillator						
F _{XLS}	Low speed oscillator frequency	VDD5V = 2.0V ~ 5.5V		32.768		KHz
I _{XLS}	Low speed oscillator current			2		uA
D _{XLS}	Duty of low speed oscillator		40		60	%
Internal High Speed Oscillator						
F _{HAO}	Internal high speed oscillator frequency	F _{HAO} = 4.147MHz, F _{HAO} = 4.147MHz, after trim	-10% -2%	4.147	+10% +2%	MHz
		F _{HAO} = 31.795MHz, F _{HAO} = 31.795MHz, after trim	-10% -2%	31.795	+10% +2%	MHz
	Voltage coefficient	VDD5V = 2.0V ~ 5.5 V		1		%
T _{HAO}	Temperature coefficient	-40~85°C		5		%
I _{HAO}	Internal high speed oscillator current	F _{HAO} = 4.147MHz		50		uA
		F _{HAO} = 31.795MHz (VDD5V>= 3.0V)		180		uA
D _{HAO}	Duty of oscillator		40		60	%
WT _{HAO}	Wake up time	F _{HAO} = 4.147MHz		15		us
Internal Low Speed Oscillator						
F _{LPO}	Internal low speed oscillator frequency		-20%	32	+20%	KHz
	Voltage coefficient	VDD5V = 2.0V ~ 5.5V		1		%
T _{LPO}	Temperature coefficient	-40~85°C		5		%
I _{LPO}	Internal low speed oscillator current			2.5		uA
D _{LPO}	Duty of low speed oscillator		40		60	%

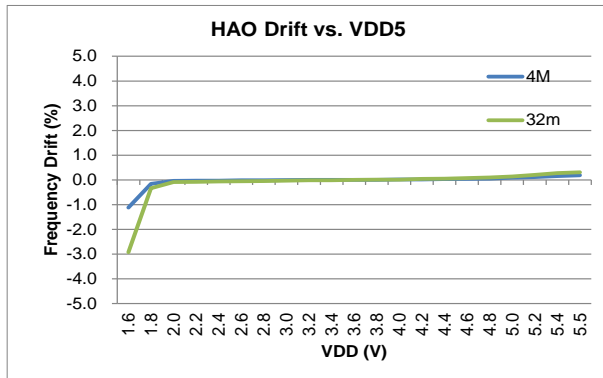


Figure5.2-1 HAO vs. VDD5V

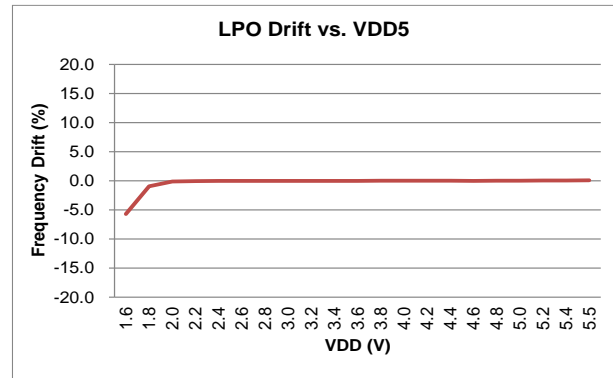


Figure5.2-2 LPO vs. VDD5V

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

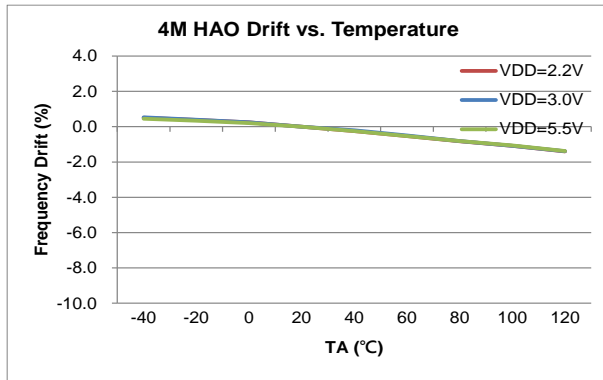


Figure5.2-3 HAO vs. Temperature

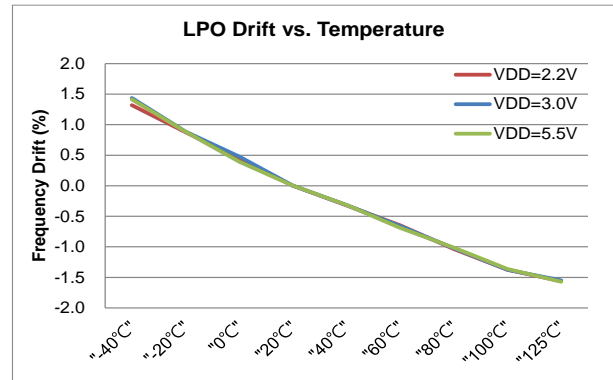


Figure5.2-4 LPO vs. Temperature

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



5.3. Power Management System

Typical values are at $T_A=25^{\circ}\text{C}$ and $VDD=VDD5V=3.0\text{V}$, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
VDDA LDO (Analog power)						
	Output voltage error		-5		5	%
	Capacitor loading		0.1	1	10	uF
	Settling time	Capacitor loading = 0.1uF, 99% of VDDA		100		us
	Operation current	Bias + Band gap + VDDA LDO		35	50	uA
	Dropout voltage	VDD=2.9V, VDAS[1:0]=10b, $I_L=10\text{mA}$		0.4		V
	Select VDDA output voltage, VDD=5.5V, $I_L=0.1\text{mA}$	VDAS[1:0]=00b	-5%	2.4	+5%	V
		VDAS[1:0]=01b		2.6		
		VDAS[1:0]=10b		2.9		
		VDAS[1:0]=11b		3.2		
	Select VDDA output voltage, VDD=2.6V, $I_L=10\text{mA}$	VDAS[1:0]=00b	-6%	2.4	+5%	V
	Voltage coefficient	VDD5V = 2.5 ~ 3.6V		0.2		%/V
		VDD5V = 3.6 ~ 5.5V		0.2		%/V
	Temperature coefficient			100		ppm/ $^{\circ}\text{C}$
VDD15 LDO (Digital Core power)						
	Output voltage		1.35	1.5	1.65	V
	Capacitor loading		0.1	0.47	1	uF
	Dropout voltage	Load = 10mA		0.2		V
	Voltage coefficient	VDD5V= 2.0 ~ 3.6V		0.5		%/V
		VDD5V= 3.6 ~ 5.5V		1		%/V
	Temperature coefficient			200		ppm/ $^{\circ}\text{C}$
REFO Buffer (Bnadgap reference Buffer)						
	Output voltage		1.1	1.2	1.3	V
	Capacitor loading		0.022	0.1	1	uF
	Operation current			20		uA
	Output current		-1		1	mA
	Temperature coefficient	VDDA=2.9 V		80		ppm/ $^{\circ}\text{C}$
	Voltage coefficient	VDDA= 2.4V ~ 3.6V		0.2		%/V

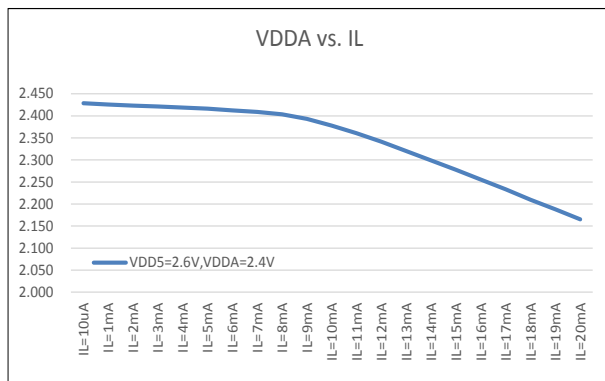


Figure5.3-1 VDDA vs. IL

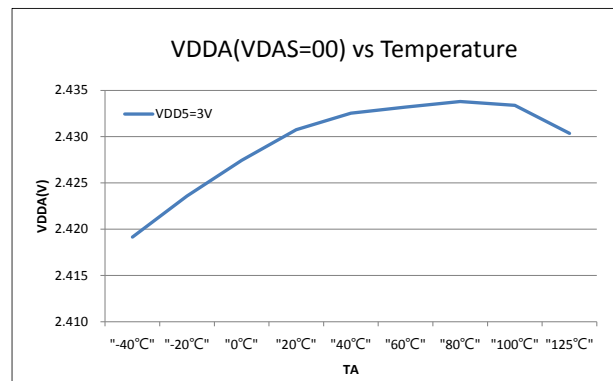


Figure5.3-2 VDDA vs. Temperature

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

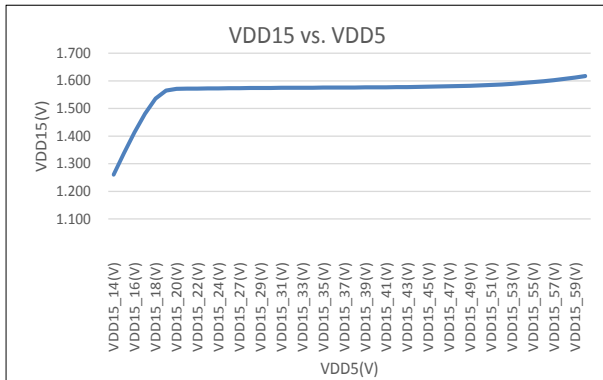


Figure 5.3-3 VDD15 vs. VDD5

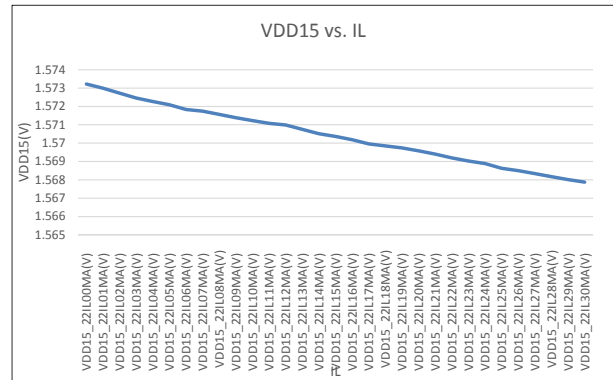


Figure 5.3-4 VDD15 vs. IL

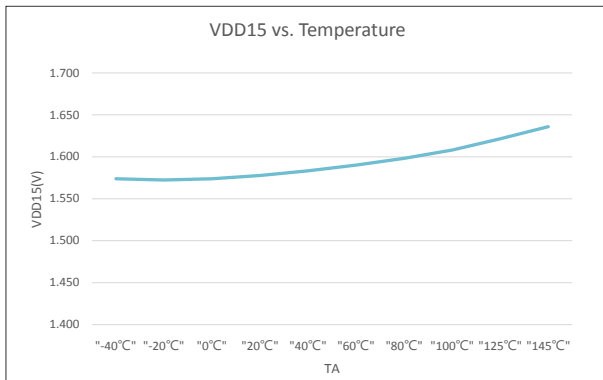


Figure 5.3-5 VDD15 vs. Temperature

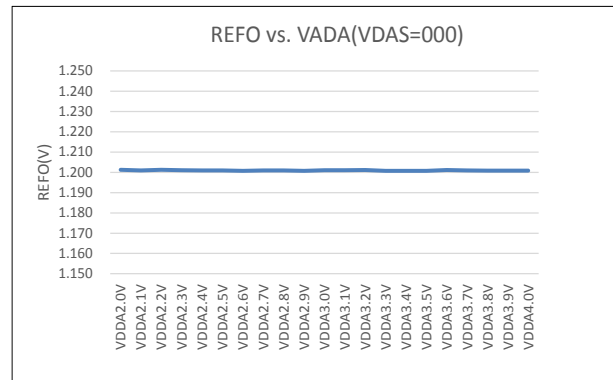


Figure 5.3-6 REFO vs. VDDA

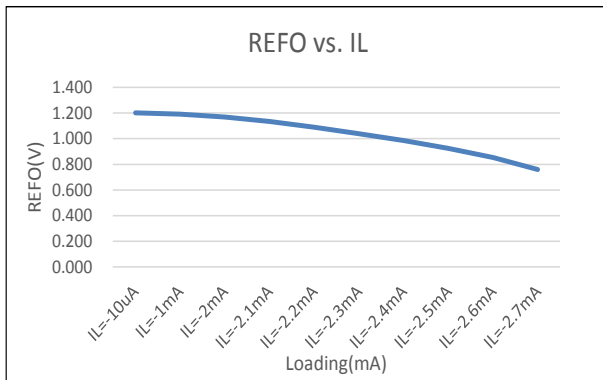


Figure 5.3-7 REFO vs. IL

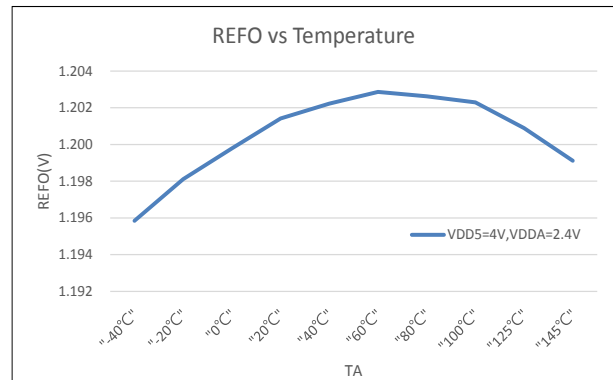


Figure 5.3-8 REFO vs. Temperature

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



5.4. Reset Management System

Typical values are at $T_A=25^\circ\text{C}$ and $V_{DD}=V_{DD5V}=3.0\text{V}$, Unless otherwise noted.

Sym.	Parameter	Min.	Typ.	Max.	Unit	
BOR1	Pulse length needed to accepted reset internally, t_{d-LVR}	2			us	
	V_{DD5V} Start Voltage to accepted reset internally ($H \rightarrow L$), V_{LVR1}	1.2	1.4	1.6	V	
	Temperature drift, $T_A=-40^\circ\text{C} \sim 85^\circ\text{C}$		30		%	
	BOR1 current, I_{BOR1} , (include BOR1 and VDD15 LDO)		2.5	5	uA	
BOR2	Pulse length needed to accepted reset internally, t_{d-LVR2}	2			uS	
	V_{DD5V} Start Voltage to accepted reset internally ($L \rightarrow H$), V_{HYS2} , and BORTH[2:0]:	000b		1.7		V
		001b		2.0		
		010b		2.2		
		011b		2.5		
		100b		2.7		
		101b		3.0		
		110b		3.6		
		111b		4.0		
	V_{DD} Start Voltage to accepted reset internally ($H \rightarrow L$), V_{LVR2} , and BORTH[2:0]:	000b~111b	13%	$V_{HYS2}-0.06\text{V}$	13%	V
Hysteresis, $V_{HYS2-LVR2}$		60		mV		
BOR2 current, I_{BOR2}		10	15	uA		
Temperature Drift		5		%		
RST	Pulse length needed as RST pin to accepted reset internally, t_{d-RST}	2			us	
	Input Voltage to accepted reset voltage		1.1		V	
	Reset release voltage		1.6		V	

BOR1/BOR2 : Brownout Reset 1/2
RST : External Reset pin

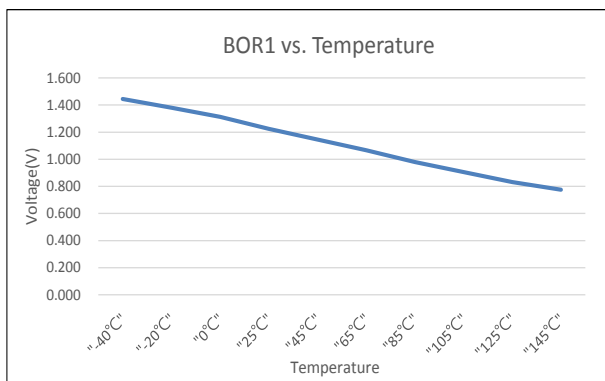


Figure5.4-1 BOR1 vs. Temperature

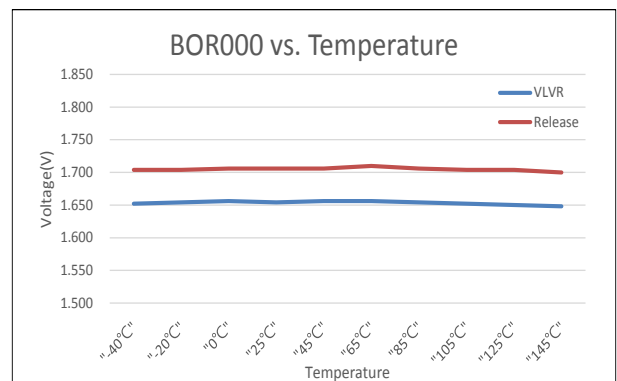


Figure5.4-2 BOR2 vs. Temperature

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

5.5. GPIO Port System

Typical values are at $T_A=25^{\circ}\text{C}$ and $V_{DD}=V_{DD5V}=3.3\text{V}$, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
PT 1 ~ 3 GPIO Port						
R_{PU}	Internal pull high resistor		65	85	105	kΩ
V_{IH}	Input high voltage		$0.75 \cdot V_{DD5V}$			V
V_{IL}	Input low voltage				$0.3 \cdot V_{DD5V}$	V
V_{hys}	Input Voltage hysteresis($V_{IH} - V_{IL}$)			$0.3 \cdot V_{DD5V}$		V
I_{LKG}	Leakage Current				0.1	uA
V_{OH}	High-level output voltage	$V_{DD5V}=3.3\text{V}$, $I_{OH}=-10\text{mA}$,	$V_{DD5V}-0.4$			
		$V_{DD5V}=5\text{V}$, $I_{OH}=-15\text{mA}$,	$V_{DD5V}-0.4$			
V_{OL}	Low-level output voltage	$V_{DD5V}=3.3\text{V}$, $I_{OL}=10\text{mA}$			$V_{SS}+0.4$	
		$V_{DD5V}=5\text{V}$, $I_{OL}=15\text{mA}$			$V_{SS}+0.4$	
PT 6 ~ 10、13 GPIO Port						
R_{PU}	Internal pull high resistor			NA		
V_{IH}	Input high voltage		$0.75 \cdot V_{DD5V}$			V
V_{IL}	Input low voltage				$0.3 \cdot V_{DD5V}$	V
V_{hys}	Input Voltage hysteresis($V_{IH} - V_{IL}$)			$0.3 \cdot V_{DD5V}$		V
I_{LKG}	Leakage Current				0.1	uA
V_{OH}	High-level output voltage	$V_{DD5V}=3.3\text{V}$, $I_{OH}=10\text{mA}$,	$V_{DD5V}-0.5$			
		$V_{DD5V}=5\text{V}$, $I_{OH}=15\text{mA}$,	$V_{DD5V}-0.5$			
V_{OL}	Low-level output voltage	$V_{DD5V}=3.3\text{V}$, $I_{OL}=-10\text{mA}$			$V_{SS}+0.4$	
		$V_{DD5V}=5\text{V}$, $I_{OL}=-15\text{mA}$			$V_{SS}+0.4$	

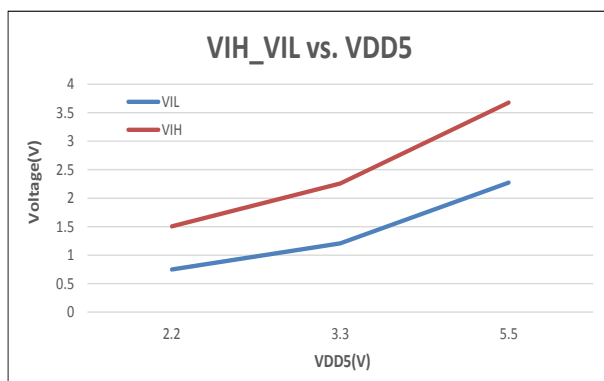


Figure 5.4-1 VIH/VIL vs. VDD5V

HY16F3910

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

5.6. ADC Management System

All specifications at $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{DDA} = \text{REFP} = 2.4\text{V}$, $\text{REFN} = \text{VSS}$, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
Analog Inputs						
	Full-scale input voltage ($V_{\text{INP}} - A_{\text{INN}}$)	Considering ADC performance matches ADC ENOB table. $\text{REFP} = V_{\text{DDA}}$, $\text{REFN} = \text{VSS}$ V_{REF} be set to 1/2 only	$\pm 0.5 * V_{\text{REF}} / \text{Gain}$			V
		Considering ADC performance matches ADC ENOB table. $\text{REFP} = \text{REFO}_I$ $\text{REFN} = \text{VSS}$ V_{REF} be set to 1 only	$\pm V_{\text{REF}} / \text{Gain}$			
	Common-mode input range	Gain = 1, @ 25°C	$\text{VSS} - 0.2\text{V}$		V_{DDA}	V
System Performance						
	Resolution	No missing codes		24		Bits
	Data rate			ADC Clock / OSR		SPS
	Digital filter settling time	Full setting		3		Data
	Integral nonlinearity (INL)	Differential input End-point fit, OSR=65536		30		PPM
	ADC Gain drift			5	10	ppm/ $^\circ\text{C}$
	Normal-mode rejection	$f_{\text{IN}} = 60\text{Hz} \pm 1\text{Hz}$, Output rate = 15 SPS		70		dB
	Common-mode rejection	$\Delta V_{\text{DDA}} = 0.1\text{V}$ @ DC		80		dB
	Input-referred noise	Output rate = 31 SPS, ADC Gain = 1		2.04		μV , rms
	Power-supply rejection	$\Delta V_{\text{DDA}} = 0.1\text{V}$ @ DC		80		dB
Voltage Reference Input						
	Voltage reference input	$V_{\text{REF}} = \text{REFP} - \text{REFN}$			V_{DDA}	V
	Positive Reference Input	REFP , @ 25°C	$V_{\text{DDA}}/2$		V_{DDA}	V
	Negative Reference Input	REFN , @ 25°C	VSS		$V_{\text{DDA}}/2$	V
ADC Modulator Current						
ADC	ADC Modulator	$V_{\text{DD5V}} = 3.3\text{V}$, $V_{\text{DDA}} = 2.4\text{V}$, ADC Clock = 1Mhz		300		μA
PGA	ADC PGA	$V_{\text{DD5V}} = 3.3\text{V}$, $V_{\text{DDA}} = 2.4\text{V}$		700		μA

HY16F3910

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



ADC ENOB and RMS Noise

Typical values are at TA=25°C and VDD5V(VDD)= 3.3V, VDDA=2.4V and A/D Clock=4M/4=1MHz, unless otherwise noted. HY16F3910 provides important input noise specification that aims at $\Sigma\Delta$ ADC. Below two Tables lists out the relations of typical noise specification, Gain, Output rate, and maximum input voltage of single end. Test condition configuration and external input signal short with 1K load cell, voltage reference: 1.2V and 1024 records were sampled.

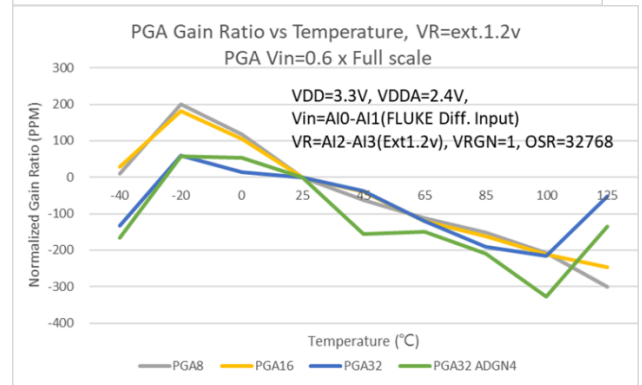
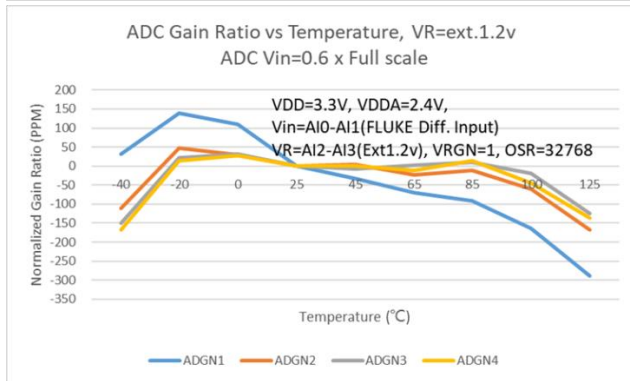
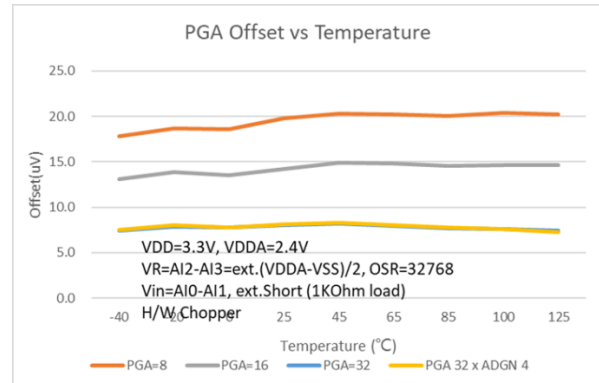
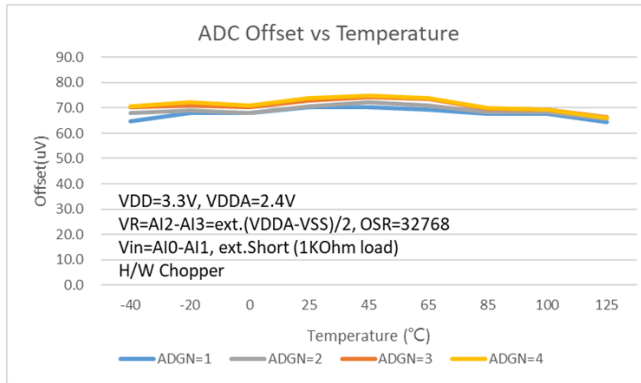
NOTE : Because the settable over-sampling rate (OSR) range is 64~32768, the output rate range that HY16F3910 can support is 15625Hz~31Hz. Below two tables do not show the ADC ENOB and RMS Noise performance of each stage of OSR.

<i>ENOB(RMS) with OSR/GAIN at CPUCK=4MHz, A/D Clock=4M/4=1MHz, VDDA=2.4V, VREF=A12-A13=VDDA-VSS, VRGN=0.5, Vin=A10-A11, ext short with 1K load cell</i>									
OSR					128	512	2048	8196	32768
Output rate(Hz)					7813	1953	488	122	31
Gain	=	PGAGN	x	ADGN					
1	=	off	x	1	16.48	17.5	18.47	19.15	20.18
2	=	off	x	2	16.38	17.61	18.19	19	20.25
3	=	off	x	3	16.22	17.22	18.17	19.06	20.19
4	=	off	x	4	15.84	16.92	17.97	19	20.34
8	=	8	x	1	16.5	17.52	18.43	19.07	19.7
16	=	16	x	1	16.13	17.11	18.18	19.09	19.7
32	=	32	x	1	16.15	16.81	17.63	18.83	19.71
32	=	8	x	4	15.3	15.94	17.23	18	19.05
64	=	16	x	4	14.55	15.77	16.67	17.53	18.44
128	=	32	x	4	14.18	15.14	16.2	17.37	18.15

<i>RMS Noise(uV) with OSR/GAIN at CPUCK=4MHz, A/D Clock=4M/4=1MHz, VDDA=2.4V, VREF=A12-A13=VDDA-VSS, VRGN=0.5; Vin=A10-A11, ext short with 1K load cell</i>									
OSR					128	512	2048	8196	32768
Output rate(Hz)					7813	1953	488	122	31
Gain	=	PGAGN	x	ADGN					
1	=	off	x	1	26.376	13.049	6.672	4.146	2.038
2	=	off	x	2	14.145	6.043	4.043	2.311	0.966
3	=	off	x	3	10.559	5.275	2.739	1.472	0.674
4	=	off	x	4	10.337	4.881	2.356	1.151	0.454
8	=	8	x	1	3.257	1.603	0.858	0.547	0.369
16	=	16	x	1	2.112	1.065	0.508	0.272	0.184
32	=	32	x	1	1.041	0.657	0.371	0.162	0.088
32	=	8	x	4	1.874	1.204	0.490	0.288	0.139
64	=	16	x	4	1.570	0.676	0.363	0.200	0.139
128	=	32	x	4	1.016	0.522	0.252	0.111	0.065

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver



HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4x44~8x40 LCD Driver

5.7. Internal Temperature Sensor

Typical values are at $T_A=25^{\circ}\text{C}$, $V_{DD}=V_{DD5V}=3.0\text{V}$, and $V_{DDA}=2.4\text{V}$, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
TC_S	Sensor temperature drift			172		$\mu\text{V}/^{\circ}\text{C}$
KT	Absolute temperature scale 0K			-286		$^{\circ}\text{C}$
TC_{ERR}	One point calibrate error temperature	Calibration at 25°C of -40°C ~ 85°C		± 2		$^{\circ}\text{C}$

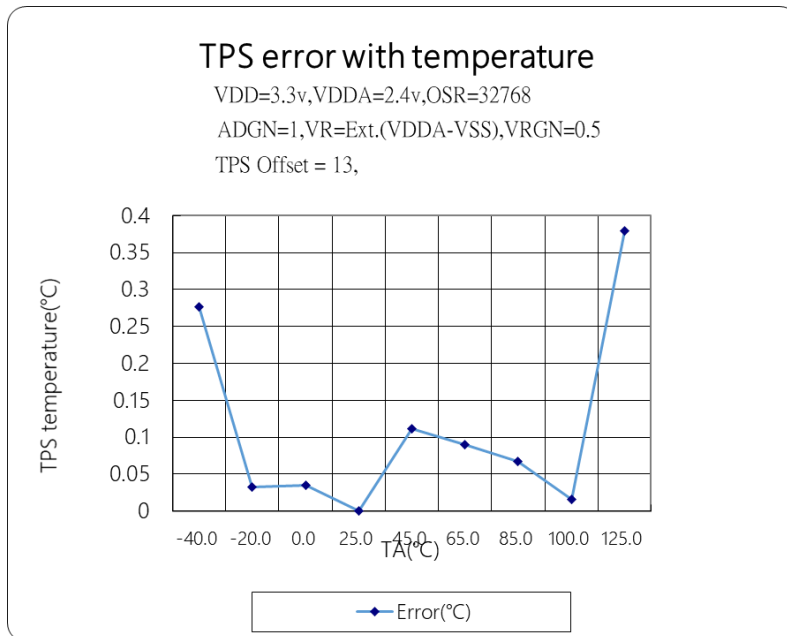


Figure5.8-1 ADC Temperature Sensor Error

5.8. LVD Comparator Management System

Typical values are at TA=25°C and VDD= VDD5V= 3.0V, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit	
LVD	Operation current, I _{V12_BOR}			2.5		uA	
	Operation current, I _{V12_BGR}			10		uA	
	V12_BOR Reference Voltage		1.1	1.2	1.3	V	
	V12_BOR Reference Voltage Temperature drift			200		PPM/°C	
	V12_BOR Reference Voltage to VDD5V Voltage drift			±2		%/V	
	V12_BGR Reference Voltage		1.15	1.2	1.25	V	
	V12_BGR Reference Voltage Temperature drift			50		PPM/°C	
	V12_BGR Reference Voltage to VDD5V Voltage drift			±2		%/V	
	Compare reference voltage temperature drift, T _A = -40°C ~ 85 °C				50		ppm/°C
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1111b				LVDIN		V
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1110b				4.0	5%	
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1101b				3.6		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1100b				3.3		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1011b				3.0		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1010b				2.9		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1001b				2.8		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=1000b				2.7		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0111b				2.6		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0110b				2.5		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0101b				2.4		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0100b				2.3		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0011b				2.2		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0010b				2.1		
	Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0001b				2.0		
Detect V _{DD5V} voltage rang by user option, V _{SVS} LVDS [3:0]=0000b				Off			

LVD : Low Voltage Detect

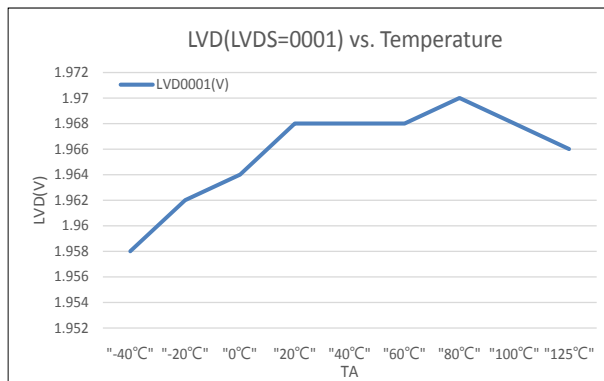


Figure5.8-1 LVD vs. Temperature

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver



5.9. LCD System

Typical values are at T_A=25°C, VDD= VDD5V= 3.3V, and C_{VLCD}=4.7uF, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit	
I _{LCD}	Operation Current Charge Pump Mode	W/O Panel		20		uA	
V _{LCD}	Supply Voltage Range	VLCD	With Buffer, ENLCDP[0]=0b	2.5		5.5	V
		ENLCDP[0]=1b @VDD5V > 2.0V	VLCD=111b, @VDD5V>=2.75V		5.0		V
			VLCD=110b @VDD5V>=2.5V		4.5		
			VLCD=101b @VDD5V>=2.2V		3.94		
			VLCD=100b @VDD5V>=2V		3.3		
			VLCD=011b		3.0		
			VLCD=010b		2.8		
VDD Voltage drift	ENLCDP[0]=1b		5		%		
Z _{LCD}	Output Impedance With LCD Buffer	F _{LCD} = LS_CK/32/9, VLCD = 3 V		10		KΩ	

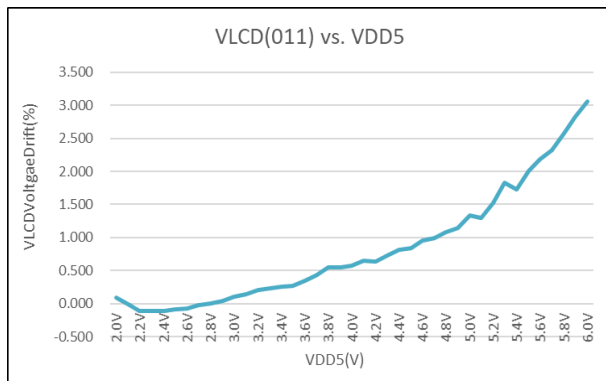


Figure 5.9-1 VLCD vs. VDD5V

5.10. Flash Memory

Typical values are at T_A=-40°C~ 85°C, VDD= VDD5V= 3.3V, Unless otherwise noted.

Sym.	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
	V _{DD5V} Supply voltage		2.0		5.5	V
	Program/Erase supply current				4	mA
	Data retention time		10			Years
	Number of program/Erase cycles(Endurance)		100			K Cycles
	Mass Erase time		10			ms
	Sector Erase time		2			ms
	Word Write time		20			us

HY16F3910

21-bit ENOB ΣADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

6. 訂貨資訊

下單品名 ¹	封裝型式	引腳數	封裝型式 描述方式		程式碼 編號 ²	出貨包裝 形式	個裝 數量	材料 組成	MSL ³
HY16F3910-N088	QFN	88	N	088	-	Tray	168	Green ⁴	MSL-3
HY16F3910-L080	LQFP	80	L	080	-	Tray	160	Green ⁴	MSL-3
HY16F3910-L064	LQFP	64	L	064	-	Tray	250	Green ⁴	MSL-3

HY16F3910-N088

↑ ↑
IC型號 IC封裝型式

¹ 產品名稱品名封裝型式描述方式裝型程式碼編號 (空白片 / 標準品 / 代客燒錄碼):

例如：您的需求是 HY16F3910 不帶程式碼的空白片且需要的產品是封裝片 QFN88 出貨，則下單品名為 HY16F3910-N088，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的 HY16F3910 代客燒錄服務申請的程式碼編號為 001，而需求的產品是封裝片 QFN88 出貨，則下單品名為 HY16F3910-N088-001，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的需求是 HY16F3910 不帶程式碼的空白片且需要的產品是封裝片 LQFP80 出貨，則下單品名為 HY16F3910-L080，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的 HY16F3910 代客燒錄服務申請的程式碼編號為 005，而需求的產品是封裝片 LQFP80 出貨，則下單品名為 HY16F3910-L080-005，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的需求是 HY16F3910 不帶程式碼的空白片且需要的產品是封裝片 LQFP64 出貨，則下單品名為 HY16F3910-L064，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

例如：您的 HY16F3910 代客燒錄服務申請的程式碼編號為 009，而需求的產品是封裝片 LQFP64 出貨，則下單品名為 HY16F3910-L064-009，且需以 Tray 出貨，則除下單品名外，請特別註明出貨包裝形式為 Tray

² 程式碼編號：

“式碼編號裝形式為外，請為標準品或代客燒錄申請的程式碼編號，而空白晶片不帶此碼。

³ MSL:

濕度敏感性等級係依據 IPC/JEDEC J-STD-020 的規範加以試驗分級，並參考 IPC/JEDEC J-STD-033 的標準處理、包裝、運輸與使用。

⁴ Green (RoHS & no Cl/Br):

HYCON 產品皆為 Green Product，符合 RoHS 指令，REACH 高關注物質(SVHC)以及無鹵素規定 (Br<900ppm or Cl<900ppm or (Br+Cl)<1500ppm)。

HY16F3910

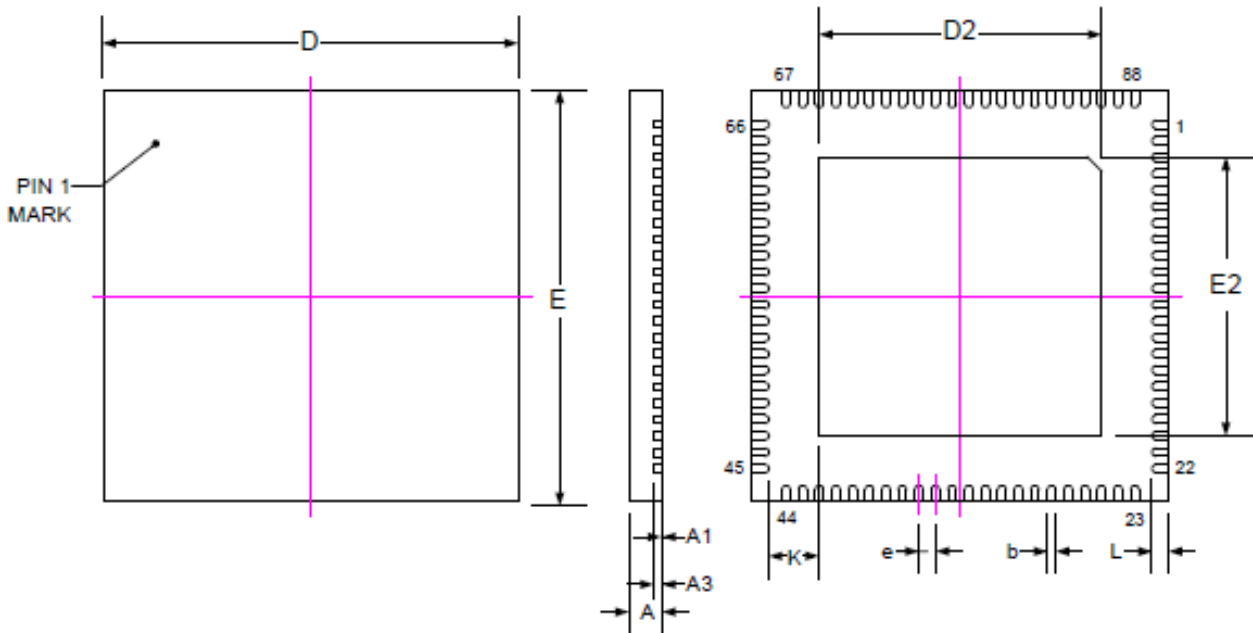
21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7. 封裝尺寸資訊

7.1. QFN88(N088) (TYPE 1)

7.1.1. Package Dimensions QFN88(10x10)

Unit: mm



SYMBOLS	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF.		
b	0.15	0.20	0.25
D	10.00 BSC		
E	10.00 BSC		
e	0.40 BSC		
D2	6.75	6.80	6.85
E2	6.75	6.80	6.85
L	0.30	0.40	0.50
K	1.08	1.20	1.33

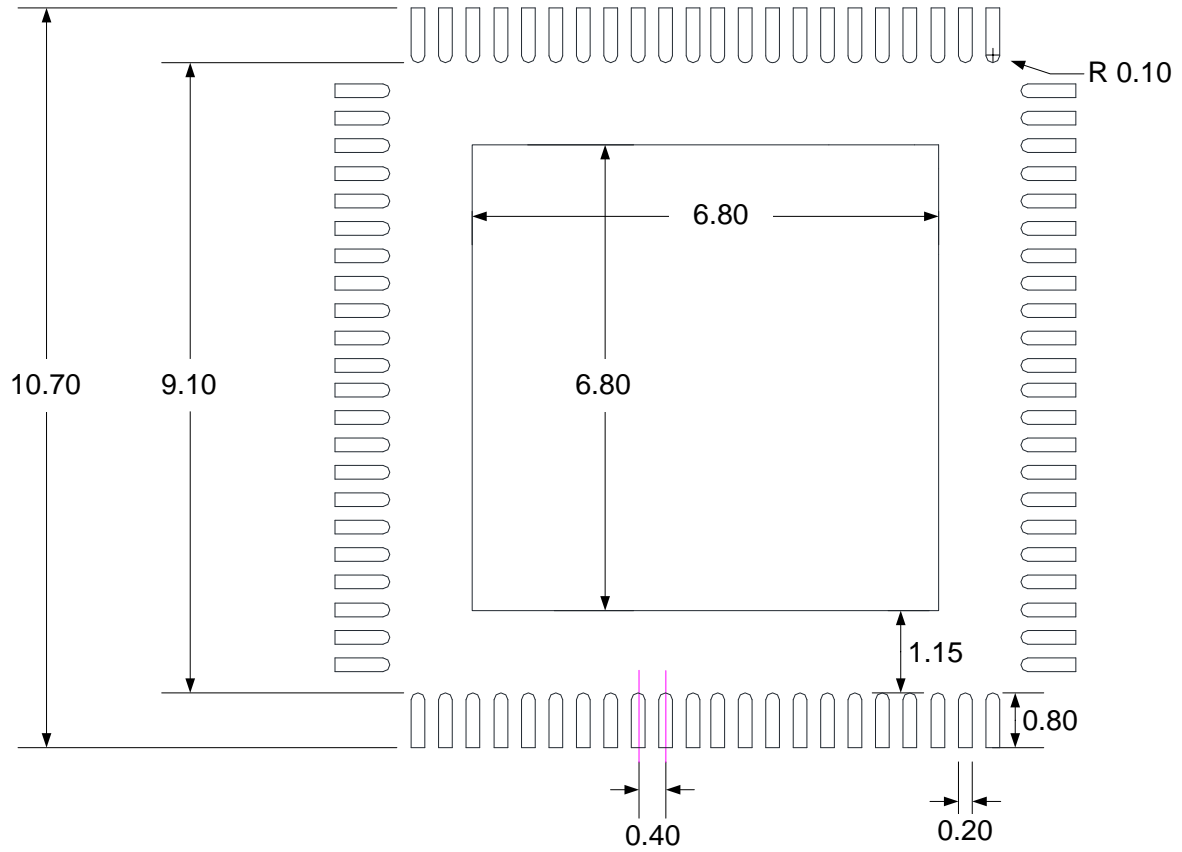
Note:

1. All dimensions refer to JEDEC OUTLINE MO-220.
2. Do not include Mold Flash or Protrusions.
3. Unit: mm
4. https://www.hycontek.com/wp-content/uploads/QFN_DFN_PCB.pdf

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7.1.2. Land Pattern Design Recommendations



Note:

1. Publication IPC-7351 is recommended for alternate designs
2. Unit : mm

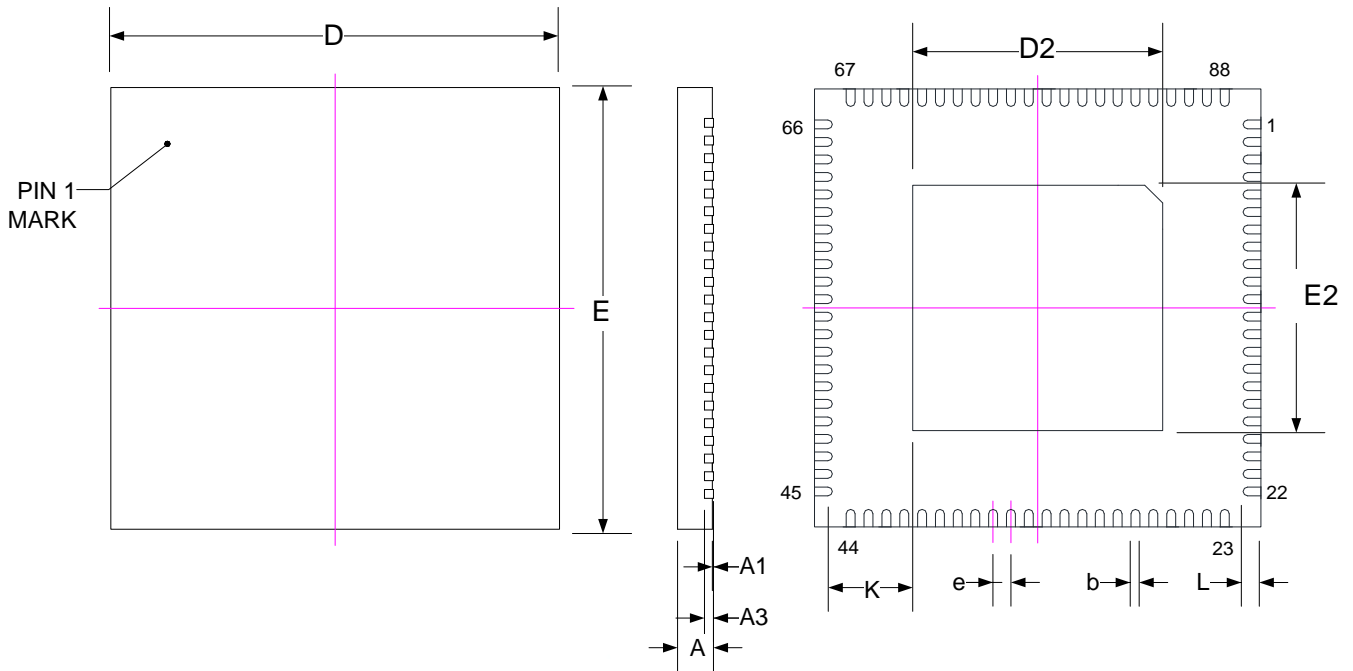
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7.2. QFN88(N088) (TYPE 2)

7.2.1. Package Dimensions QFN88(10x10)

Unit: mm



SYMBOLS	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF.		
b	0.15	0.20	0.25
D	10.00 BSC		
E	10.00 BSC		
e	0.40 BSC		
D2	5.45	5.60	5.75
E2	5.45	5.60	5.75
L	0.30	0.40	0.50
K	1.62	1.80	1.98

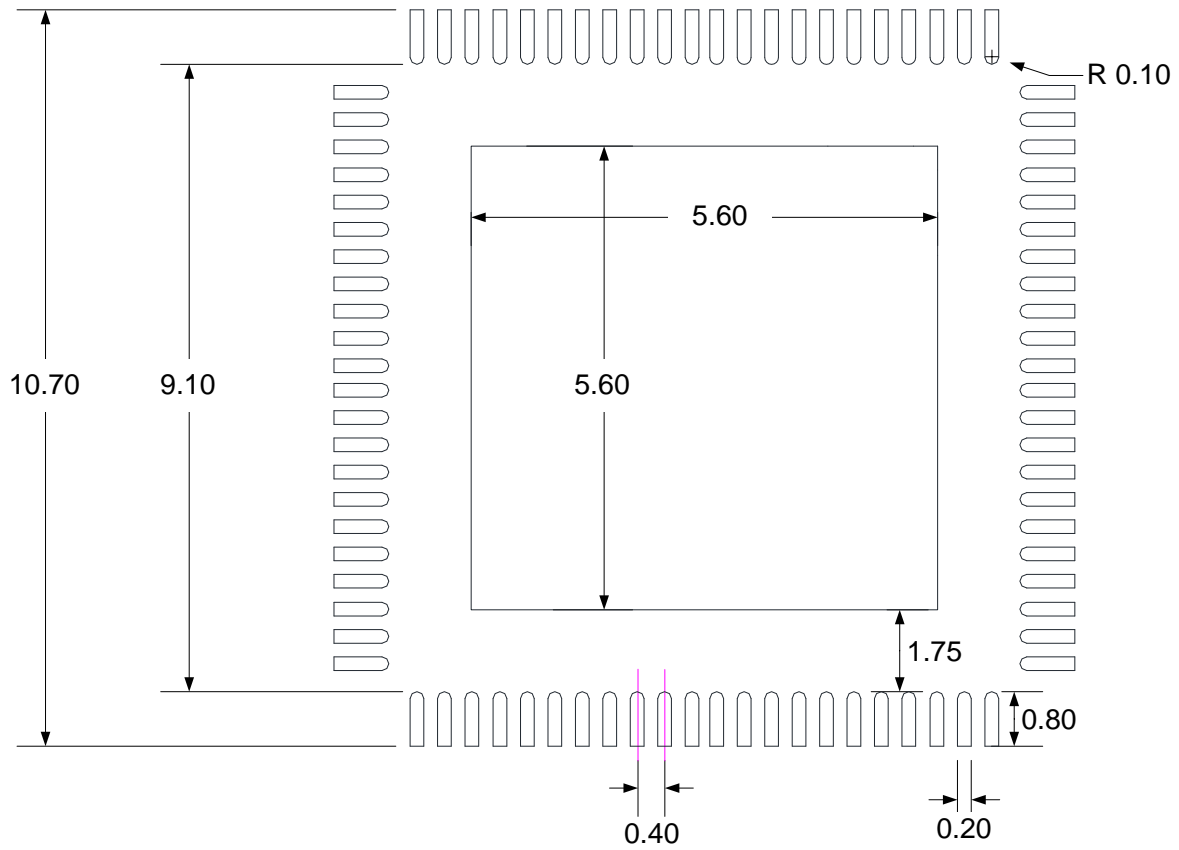
Note:

1. All dimensions refer to JEDEC OUTLINE MO-220.
2. Do not include Mold Flash or Protrusions.
3. Unit: mm.
4. https://www.hycontek.com/wp-content/uploads/QFN_DFN_PCB.pdf

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7.2.2. Land Pattern Design Recommendations



Note:

1. Publication IPC-7351 is recommended for alternate designs
2. Unit : mm

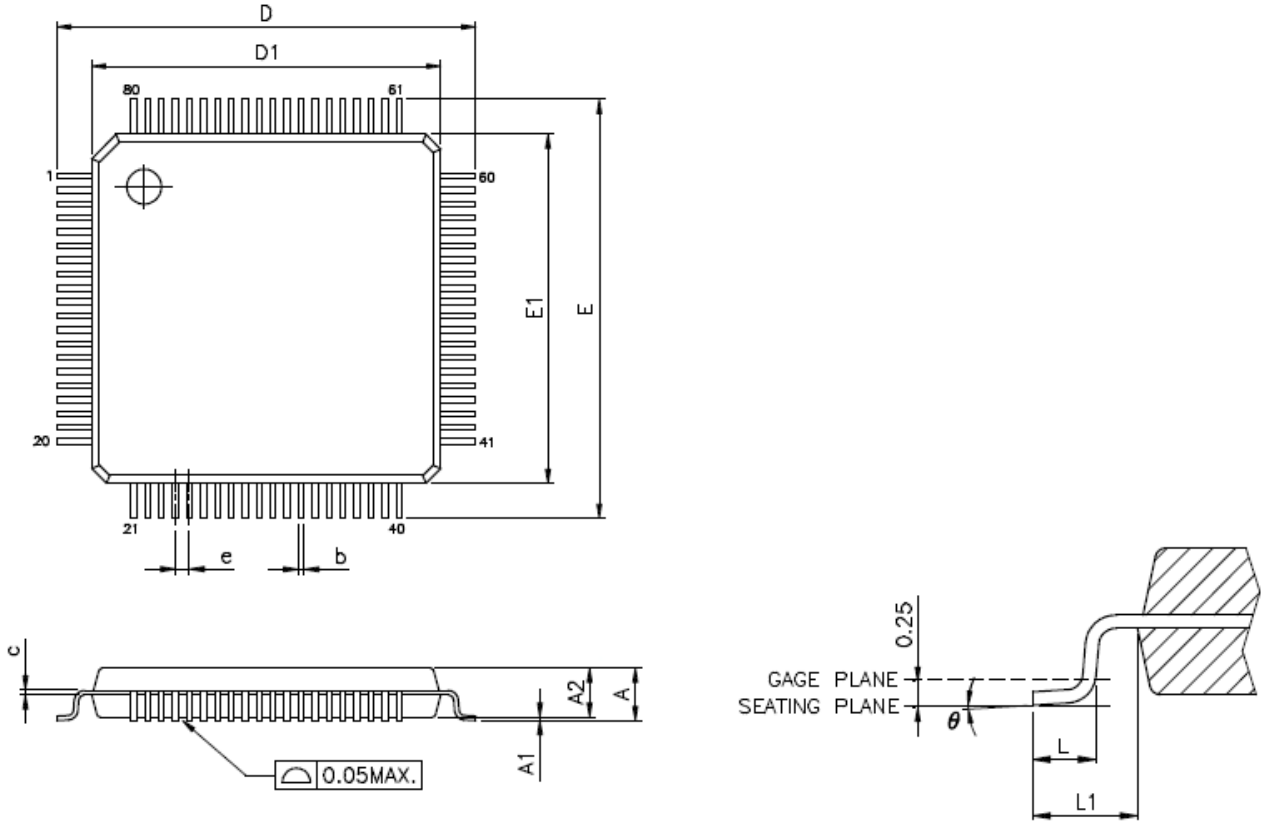
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7.3. LQFP80(L080)

7.3.1. Package Dimensions LQFP80(10x10)

Unit: mm



SYMBOLS	MIN.	NOM.	MAX.
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.13	0.18	0.23
c	0.09	--	0.20
D	12.00 BSC		
D1	10.00 BSC		
E	12.00 BSC		
E1	10.00 BSC		
e	0.40 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	3.5°	7°

Note:

1. All dimensions refer to JEDEC OUTLINE MS-026.
2. Do not include Mold Flash or Protrusions.
3. Unit: mm.

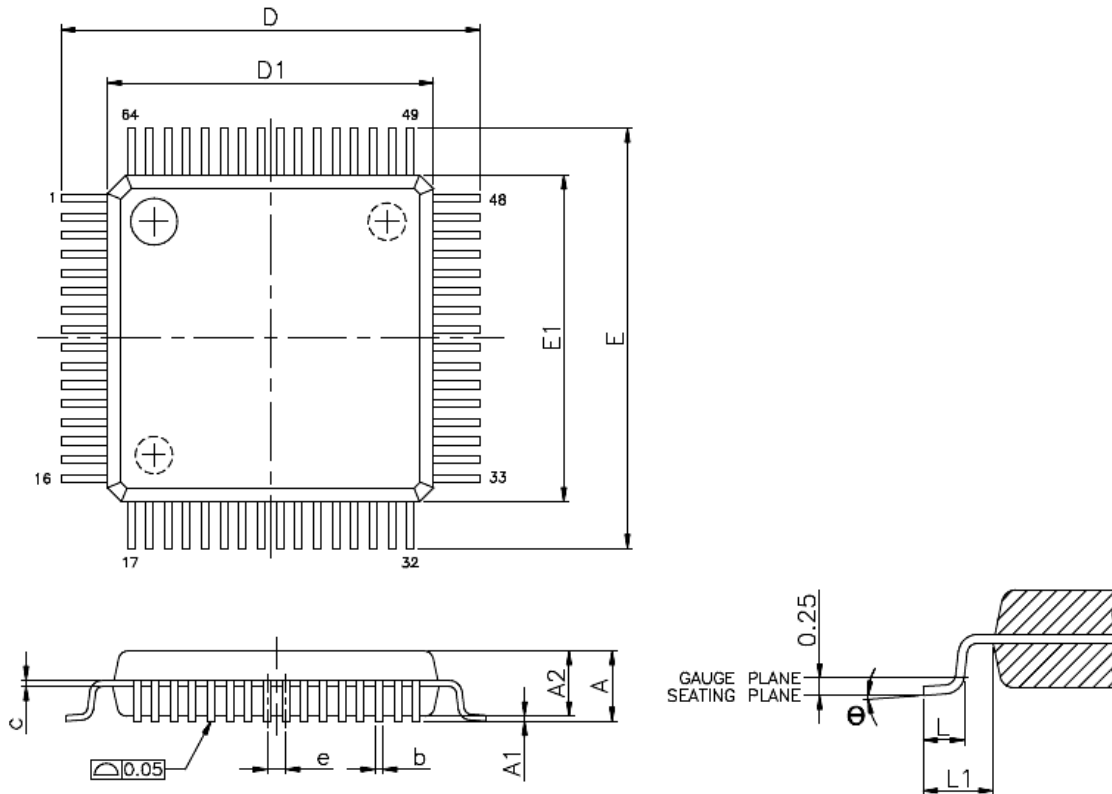
HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

7.4. LQFP64(L064)

7.4.1. Package Dimensions LQFP64(7x7)

Unit: mm



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX.
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
b	0.13	0.18	0.23
c	0.09	—	0.20
D	9.00 BSC		
D1	7.00 BSC		
e	0.40 BSC		
E	9.00 BSC		
E1	7.00 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	3.5°	7°

Note:

1. All dimensions refer to JEDEC OUTLINE MS-026.
2. Do not include Mold Flash or Protrusions.
3. Unit: mm.

HY16F3910

21-bit ENOB ΣΔADC, 32-bit MCU & 128KB Flash
4X44~8X40 LCD Driver

8. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

文件版次	頁次	日期	摘要
V01	ALL	2021/11/24	初版發行
V02	ALL	2022/08/22	1. 修正 IC 選型總表的字體描述, pin 修正為 package. 2. 移除連結 http://www.hycontek.com/attachments/MSP/OJTI-HM-2013-002.pdf , 該連結已經不支持 3. 補充 ADC ENOB Table 的文字描述 4. SDRV1 與 SDRV2 的 pin 腳功能說明修正為 Reserved, 內部測試不開放使用.
V03	ALL	2022/10/05	1. 修改 UART 與 UART2 系統頻率圖, 開放 HSXT 的頻率源使用設置, 並新增範例說明. 2. 修改 WDT 的 WDTO 除頻設置數值.
V04	ALL	2022/11/02	1. 頻率系統圖把 GPIO 移除 2. VDD15 規格從 0.1uF 修正為 1uF 3. HY16F3910 應用電路圖修改. VDD5V 新增 0.1uF 濾波電容, VDD15 修改為 1uF 電容, 血壓器傳感電路斷開 pin3 與 pin1/pin6